

ΑΝΙΧΝΕΥΣΗ ΚΑΙ ΔΙΟΡΘΩΣΗ ΠΑΡΑΜΕΤΡΙΚΩΝ ΣΦΑΛΜΑΤΩΝ ΣΕ R-2R DAC ΜΕΤΑΤΡΟΠΕΙΣ

Η  
ΜΕΤΑΠΤΥΧΙΑΚΗ ΕΡΓΑΣΙΑ ΕΞΕΙΔΙΚΕΥΣΗΣ

Υποβάλλεται στην

ορισθείσα από την Γενική Συνέλευση Ειδικής Σύνθεσης  
του Τμήματος Πληροφορικής  
Εξεταστική Επιτροπή

από την

Σταυρούλα Αλεξίου

ως μέρος των Υποχρεώσεων

για τη λήψη

του

ΜΕΤΑΠΤΥΧΙΑΚΟΥ ΔΙΠΛΩΜΑΤΟΣ ΣΤΗΝ ΠΛΗΡΟΦΟΡΙΚΗ

ΜΕ ΕΞΕΙΔΙΚΕΥΣΗ ΣΤΙΣ ΤΕΧΝΟΛΟΓΙΕΣ-ΕΦΑΡΜΟΓΕΣ

Ιούλιος 2012

## **ΑΦΙΕΡΩΣΗ**

---

Στην οικογένειά μου που με στήριξε όλα τα χρόνια των σπουδών μου.

## **ΕΥΧΑΡΙΣΤΙΕΣ**

---

Ευχαριστώ θερμά τον κύριο Τσιατούχα Γεώργιο, Επίκουρο Καθηγητή του Τμήματος Πληροφορικής του Πανεπιστημίου Ιωαννίνων για την συνεχή υποστήριξη και επίβλεψη κατά τη διάρκεια εκπόνησης της μεταπτυχιακής εργασίας. Πάντα θαύμαζα το επιστημονικό ενδιαφέρον και το πνεύμα αναζήτησης που τον διακρίνουν. Μάλιστα αυτά τα στοιχεία ήταν που με ενεργοποιούσαν κάθε φορά που αντιμετώπιζα μια δύσκολη στιγμή και με έκαναν να προσπαθώ ακόμα περισσότερο, με επιμονή και στωικότητα. Τον ευχαριστώ επίσης για την υπομονή του και για την άψογη συνεργασία που είχαμε κατά τη διάρκεια των σπουδών μου.

Επιπλέον θα ήθελα να ευχαριστήσω όλους τους καθηγητές του Τμήματος Πληροφορικής που μου έδωσαν την δυνατότητα να φοιτήσω στο μεταπτυχιακό πρόγραμμα σπουδών και να δω το όνειρό μου να γίνεται πραγματικότητα.

Νιώθω την ανάγκη να ευχαριστήσω επίσης την οικογένειά μου και τους φίλους μου που ήταν δίπλα μου όλα τα χρόνια των σπουδών μου και μου χάρισαν αξέχαστες αναμνήσεις.

Τέλος, ευχαριστώ πολύ τους συνάδελφους μεταπτυχιακούς που μοιραστήκαμε ευχάριστες ακαδημαϊκές στιγμές και εύχομαι καλή σταδιοδρομία στη ζωή τους.

## **ΠΡΟΛΟΓΟΣ**

---

Για να βρεις τον σωστό άνεμο, πρέπει να ξέρεις ποιο λιμάνι είναι ο προορισμός σου....

Σενέκας

## ΠΕΡΙΕΧΟΜΕΝΑ

---

	Σελ
ΑΦΙΕΡΩΣΗ	ii
ΕΥΧΑΡΙΣΤΙΕΣ	iii
ΠΡΟΛΟΓΟΣ	iv
ΠΕΡΙΕΧΟΜΕΝΑ	v
ΕΥΡΕΤΗΡΙΟ ΠΙΝΑΚΩΝ	vii
ΕΥΡΕΤΗΡΙΟ ΣΧΗΜΑΤΩΝ	viii
ΕΠΕΞΗΓΗΣΕΙΣ ΣΥΜΒΟΛΙΣΜΩΝ	xi
ΠΕΡΙΛΗΨΗ	xii
EXTENDED ABSTRACT IN ENGLISH	xiv
ΚΕΦΑΛΑΙΟ 1. ΕΙΣΑΓΩΓΗ	1
1.1. Στόχοι	1
1.2. Δομή της Διατριβής	2
ΚΕΦΑΛΑΙΟ 2. ΧΑΡΑΚΤΗΡΙΣΤΙΚΑ ΨΗΦΙΟ-ΑΝΑΛΟΓΙΚΩΝ ΜΕΤΑΤΡΟΠΕΩΝ (DAC)	3
2.1. Γενικά για τους DAC	3
2.2. Προδιαγραφές DAC	5
2.3. Τύποι DAC	12
ΚΕΦΑΛΑΙΟ 3. ΤΕΧΝΙΚΕΣ ΕΛΕΓΧΟΥ ΚΑΙ ΕΠΙΔΙΟΡΘΩΣΗΣ R-2R DAC	21
3.1. Έλεγχος Ορθής Λειτουργίας Αναλογικών Κυκλωμάτων	21
3.2. Τεχνικές Ελέγχου σε Αναλογικά Κυκλώματα	26
3.3. Παραδοσιακές Τεχνικές Ελέγχου DAC Κυκλωμάτων	27
3.4. Τεχνική Ελέγχου Βασισμένη σε Κώδικες	28
3.5. Τεχνική Ελέγχου Loop-Back	29
3.6. Ενσωματωμένη Τεχνική για την Ανίχνευση Κατασκευαστικών Ελαττωμάτων σε R-2R DAC με τη χρήση Συγκριτή	31
3.7. Τεχνική για Επιδιόρθωση R-2R DAC	35
3.8. Τεχνική Τοπικής Διόρθωσης Αντιστάσεων σε R-2R DAC	41
ΚΕΦΑΛΑΙΟ 4. ΤΕΧΝΙΚΕΣ ΓΙΑ ΑΝΙΧΝΕΥΣΗ ΚΑΙ ΔΙΟΡΘΩΣΗ ΠΑΡΑΜΕΤΡΙΚΩΝ ΣΦΑΛΜΑΤΩΝ ΣΕ R-2R DAC	42
4.1. Εισαγωγή	42
4.2. Σχεδίαση R-2R Κυκλώματος DAC	43
4.3. Τεχνική Ανίχνευσης και Διόρθωσης Ελαττωματικών Αντιστάσεων σε R-2R DAC	46
4.4. Πειραματικά Αποτελέσματα Τεχνικής Ανίχνευσης και Διόρθωσης Ελαττωματικών Αντιστάσεων σε R-2R DAC	51
4.5. Διόρθωση Παραμετρικών Σφαλμάτων στις Αντιστάσεις με τη Χρήση Διακοπών	59
4.6. Τεχνική Τοπικής Διόρθωσης στις Τιμές των Αντιστάσεων	60

4.6. Πειραματικά Αποτελέσματα Τεχνικής Τοπικής Διόρθωσης στις Τιμές των Αντιστάσεων	63
ΚΕΦΑΛΑΙΟ 5. ΣΥΜΠΕΡΑΣΜΑΤΑ	75
5.1. Συμπεράσματα	75
5.2. Συγκρίσεις	76
ΑΝΑΦΟΡΕΣ	78
ΣΥΝΤΟΜΟ ΒΙΟΓΡΑΦΙΚΟ	81

## **ΕΥΡΕΤΗΡΙΟ ΠΙΝΑΚΩΝ**

---

Πίνακας	Σελ
Πίνακας 4.1 Τιμές αντιστάσεων R-2R δικτύωματος DAC.	46
Πίνακας 4.2 Οι τιμές των αντιστάσεων 20K και 40K όπως διαμορφώνονται με βάση 9 διαφορετικά ποσοστά διακύμανσης.	54
Πίνακας 4.3 Πιθανές αποκλίσεις σε αντίσταση με ονομαστική τιμή 20K (άρα βασική αντίσταση $R'=19K$ ) και επιλογή του διακόπτη που διορθώνει το παραμετρικό σφάλμα.	63

## ΕΥΡΕΤΗΡΙΟ ΣΧΗΜΑΤΩΝ

---

Σχήμα	Σελ
Σχήμα 2.1 Ψηφιο-Αναλογικός Μετατροπέας (DAC).	5
Σχήμα 2.2 Ιδανική καμπύλη μεταφοράς για ένα 3-bit DAC.	7
Σχήμα 2.3 Διαφορική μη-γραμμικότητα (DNL).	8
Σχήμα 2.4 Μη-γραμμικότητα ολοκλήρωσης (INL).	9
Σχήμα 2.5 Μετατόπιση (Offset).	10
Σχήμα 2.6 Σφάλμα απολαβής (Gain Error).	10
Σχήμα 2.7 Χαρακτηριστικά ενός DAC.	12
Σχήμα 2.8 Block Diagram Delta Sigma Μετατροπέα.	13
Σχήμα 2.9 4-bit DAC με αντιστάσεις με δυαδικά βάρη.	13
Σχήμα 2.10 4-bit DAC με πηγές ρεύματος.	14
Σχήμα 2.11 4-bit DAC με πυκνωτές.	14
Σχήμα 2.12α DAC με δικτύωμα R-2R.	15
Σχήμα 2.12β DAC με δικτύωμα R-2R.	15
Σχήμα 2.13α DAC με κώδικα θερμομέτρου.	16
Σχήμα 2.13β Διαφορετική τοπολογία DAC με κώδικα θερμομέτρου.	16
Σχήμα 2.14 15-bit Υβριδικός DAC αντίστασης-πυκνωτή	17
Σχήμα 2.15 6-bit Τμηματοποιημένος DAC.	18
Σχήμα 2.16 Κυκλικός DAC.	18
Σχήμα 2.17 Βασική αρχιτεκτονική Current Steering DAC.	19
Σχήμα 2.18 Current Steering DAC με πηγές ρεύματος που έχουν δυαδικά βάρη.	20
Σχήμα 3.1 Κατασκευαστικά ελαττώματα.	22
Σχήμα 3.2 Μοντέλο τεχνικής ελέγχου βασισμένης σε κώδικες.	28
Σχήμα 3.3 Μεικτού σήματος ολοκληρωμένο κύκλωμα	30
Σχήμα 3.4 Τοπολογία R-2R DAC.	31
Σχήμα 3.5 Απόκριση R-2R DAC όταν δεν υπάρχουν σφάλματα.	32
Σχήμα 3.6 Τοπολογία συμβατικού R-2R DAC N-bits.	36
Σχήμα 3.7 Μέση τιμή σφάλματος INL συναρτήσει του αριθμού των bits της ψηφιακής λέξης εισόδου (Resolution) και του διαστήματος ανοχής στις τιμές των αντιστάσεων του κυκλώματος (Tolerance).	37
Σχήμα 3.8 Διακύμανση σφάλματος INL συναρτήσει του αριθμού των bits της ψηφιακής λέξης εισόδου (Resolution) και του διαστήματος ανοχής στις τιμές των αντιστάσεων του κυκλώματος (Tolerance).	38
Σχήμα 3.9 Προτεινόμενη αρχιτεκτονική για επιδιόρθωση.	39
Σχήμα 3.10 Μέση τιμή σφάλματος INL συναρτήσει της ανάλυσης του DAC (NR-bits) για διαφορετικό πλήθος bits των R-2R δικτυωμάτων (NC-bits) και ανοχή στις τιμές των αντιστάσεων 1%.	40



Σχήμα 3.11 Μέση τιμή σφάλματος INL συναρτήσει του πλήθους bits των R-2R δικτυωμάτων (NC-bits) για διαφορετική ανάλυση του DAC (NR-bits) και ανοχή στις τιμές των αντιστάσεων 1%.	40
Σχήμα 4.1 Τοπολογία 8-bit R-2R DAC.	45
Σχήμα 4.2 Απόκριση R-2R DAC στην περίπτωση που στο κύκλωμα δεν υπάρχουν σφάλματα (fault free περίπτωση).	47
Σχήμα 4.3 Τοπολογία R-2R DAC με διακόπτες που αντιστρέφουν το κύκλωμα (επιτρέπουν ορθή – ανάστροφη λειτουργία του κυκλώματος).	50
Σχήμα 4.4 Τοπολογία R-2R DAC με διακόπτες που κατοπτρίζουν το δικτύωμα των αντιστάσεων και επιπλέον διακόπτες που χωρίζουν το κύκλωμα σε δύο τμήματα με δυνατότητα εσωτερικού καθρεπτισμού σε κάθε τμήμα.	51
Σχήμα 4.5 Απόκριση R-2R DAC χωρίς την παρουσία σφάλματος.	53
Σχήμα 4.6 Απόκριση R-2R DAC στην περίπτωση που έχω μεταβάλλει την αντίσταση $R_{11}$ σύμφωνα με το Πίνακα 4.2.	55
Σχήμα 4.7 Απόκριση R-2R DAC στην περίπτωση που έχω μεταβάλλει την αντίσταση $R_{26}$ σύμφωνα με το Πίνακα 4.2.	56
Σχήμα 4.8 Χαρακτηριστική εισόδου-εξόδου υπό την παρουσία σφάλματος DNL.	57
Σχήμα 4.9 Χαρακτηριστική εισόδου-εξόδου υπό την παρουσία σφάλματος INL.	58
Σχήμα 4.10 Διόρθωση της ελαττωματικής αντίστασης ανάλογα με το σφάλμα της με ανοχή $\pm 5\%$ .	62
Σχήμα 4.11 Δομή του διακόπτη.	63
Σχήμα 4.12 Απόκριση ενός DAC με (πράσινο χρώμα) και χωρίς (κόκκινο χρώμα) την παρουσία σφαλμάτων στο κύκλωμα.	66
Σχήμα 4.13 Στιγμιότυπο DNL σφάλματος.	67
Σχήμα 4.14 Στιγμιότυπο INL σφάλματος.	68
Σχήμα 4.15 Απόκριση του κυκλώματος μετά από τη διόρθωση της αντίστασης $R_{26}$ με καθρεπτισμό (διόρθωση με τη χρήση της πρώτης τεχνικής).	69
Σχήμα 4.16 Στιγμιότυπο σφάλματος DNL μετά την εφαρμογή της πρώτης τεχνικής διόρθωσης.	70
Σχήμα 4.17 Στιγμιότυπο σφάλματος INL μετά την εφαρμογή της πρώτης τεχνικής διόρθωσης.	71
Σχήμα 4.18 Απόκριση του κυκλώματος μετά από την τοπική διόρθωση των αντιστάσεων $R_{10}$ και $R_{19}$ (δηλαδή διόρθωση με τη χρήση της δεύτερης τεχνικής).	72
Σχήμα 4.19 Στιγμιότυπο σφάλματος DNL μετά την εφαρμογή της δεύτερης τεχνικής διόρθωσης.	72
Σχήμα 4.20 Στιγμιότυπο σφάλματος INL μετά την εφαρμογή της δεύτερης τεχνικής διόρθωσης.	73



## **ΕΠΕΞΗΓΗΣΕΙΣ ΣΥΜΒΟΛΙΣΜΩΝ**

---

ADC: Αναλογικός-Ψηφιακός Μετατροπέας – Analog-to-Digital Converter

DAC: Ψηφιακός-Αναλογικός Μετατροπέας – Digital-to-Analog Converter

CD: Ψηφιακός Δίσκος – Compact Disc

DVD: Ψηφιακός Δίσκος Βίντεο – Digital Video Disc

MP3: Πρότυπο Ψηφιακής Κωδικοποίησης Ήχου – MPEG-1 Audio Layer 3

DVI: Ψηφιακή Εικονική Διεπαφή - Digital Visual Interface

HDMI: Υψηλής Ανάλυσης Διεπαφή Πολυμέσων - High-Definition Multimedia Interface

RAM: Μνήμη Τυχαίας Προσπέλασης – Random Access Memory

RAMDAC: Random Access Memory Digital-to-Analog Converter

VoIP: Πρωτόκολλο για Φωνητική Συνομιλία σε Πραγματικό Χρόνο στο Διαδίκτυο – Voice over IP

LSB: Λιγότερο Σημαντικό Ψηφίο – Least Significant Bit

MSB: Περισσότερο Σημαντικό Ψηφίο - Most Significant Bit

DNL: Διαφορική Μη-Γραμμικότητα – Differential Non Linearity

INL: Μη-Γραμμικότητα Ολοκλήρωσης – Integral Non Linearity

SNR: Λόγος Σήματος προς Θόρυβο – Signal-to-Noise Ratio

DR: Δυναμικό Διάστημα – Dynamic Range

BIST: Ενσωματωμένος Αυτοέλεγχος - Built In Self Test

IFA: Ανάλυση με Εισαγωγή Σφαλμάτων - Inductive Fault Analysis

## ΠΕΡΙΛΗΨΗ

---

Σταυρούλα Αλεξίου του Γρηγορίου και της Ιωάννας.

MSc, Τμήμα Πληροφορικής, Πανεπιστήμιο Ιωαννίνων, Μήνας Αποφοίτησης, Ιούλιος 2012.

Ανίχνευση και Διόρθωση Παραμετρικών Σφαλμάτων σε R-2R DAC Μετατροπείς.

Επιβλέπωντας: Γεώργιος Τσιατούχας.

Η κατασκευαστική διαδικασία επιφέρει διακυμάνσεις στις παραμέτρους των κυκλωματικών στοιχείων στα ολοκληρωμένα κυκλώματα. Το γεγονός αυτό έχει ως αποτέλεσμα ένα κύκλωμα να παρουσιάζει απόκλιση σε σχέση με την αναμενόμενη συμπεριφορά του. Τα σφάλματα που οφείλονται στις ανωτέρω διακυμάνσεις ονομάζονται παραμετρικά σφάλματα (parametric faults). Η συμπεριφορά ενός κυκλώματος μπορεί εύκολα να μελετηθεί εξετάζοντας την απόκρισή του. Στον κόσμο των αναλογικών και μεικτού σήματος κυκλωμάτων, υπάρχουν συγκεκριμένες προδιαγραφές με βάση τις οποίες ελέγχουμε αν ένα κύκλωμα παρουσιάζει αναμενόμενη συμπεριφορά (λειτουργεί κανονικά) ή όχι.

Οι Ψηφιο-Αναλογικοί Μετατροπείς (Digital-to-Analog Converters – DACs) είναι εξαιρετικής σημασίας μεικτού σήματος κυκλώματα, καθώς αποτελούν δομικά στοιχεία πολλών σύγχρονων συστημάτων. Η συνεισφορά του (των) DAC στη συνολική απόδοση ενός συστήματος είναι κρίσιμη. Η ύπαρξη ενός DAC με παραμετρικά σφάλματα που θα τον θέσουν εκτός προδιαγραφών θα επιβαρύνει σημαντικά τις επιδόσεις του σχετικού συστήματος. Συνεπώς, η σχεδίαση DAC με δυνατότητα διόρθωσης των χαρακτηριστικών τους αποτελεί ουσιαστική παράμετρο στις προδιαγραφές.

Στην παρούσα εργασία προτείνονται τεχνικές για την ανίχνευση, εντοπισμό και διόρθωση παραμετρικών σφαλμάτων στο δικτύωμα των αντιστάσεων της R-2R κατηγορίας DAC. Πιο συγκεκριμένα, εκμεταλλευόμαστε την συμμετρία στην τοπολογία του δικτύωματος των αντιστάσεων και με την χρήση διακοπών επιτυγχάνουμε την κατοπτρική του επανατοποθέτηση στο κύκλωμα σύμφωνα με διάφορα σενάρια. Με αυτόν τον τρόπο μπορούμε να εντοπίσουμε παραμετρικά σφάλματα στις αντιστάσεις και να τα διορθώσουμε

μεταθέτοντας αυτές τις αντιστάσεις σε τμήματα του δικτύωματος όπου η συμβολή τους στην αλλοίωση των χαρακτηριστικών του κυκλώματος είναι μικρή και εντός των αποδεκτών από τις προδιαγραφές ορίων. Εναλλακτικά, για τις αντιστάσεις όπου δεν μπορεί να εφαρμοστεί η ανωτέρω τεχνική, παρέχεται η δυνατότητα τοπικής διόρθωσής τους με μεταβολή της τιμής τους ανάλογα με την απόκλιση που έχουν υποστεί.

## **EXTENDED ABSTRACT IN ENGLISH**

---

Alexiou, Stavroula. MSc, Computer Science Department, University of Ioannina, Greece. July, 2012.

Detection and Correction of Parametric Faults in R-2R DAC Converters.

Thesis Supervisor: Yiorgos Tsiatouhas.

The integrated circuits' manufacturing process causes variations in the parameters of the circuit's elements. As a result, a circuit shows deviation from the expected behavior. Faults related to these variations are called parametric faults. The behavior of a circuit can be easily studied by examining its response. In the world of analog and mixed signal circuits, there are well defined specifications against which we check if a circuit presents the expected behavior (operates properly) or not.

The Digit-to-Analog Converters or DACs are very important mixed signal circuits, as they are components of many modern systems. The contribution of a DAC (or DACs) in the overall system performance is critical. The existence of a DAC with parametric faults that set it out of the predefined specifications, will affect significantly the performance of the system. Therefore, the design of DACs with the ability to correct their characteristics is an essential requirement in the specifications.

In this thesis, we propose techniques for the detection, location and correction of parametric faults in the ladder network of R-2R DACs. More specifically, we exploit the symmetry in the topology of the resistor ladder network and with the use of proper switches we achieve its mirroring placement under different scenarios. In this way, we can identify parametric faults in the resistors and correct them by moving these resistors in proper places in the ladder topology where their contribution on the circuit's characteristics is small and within the acceptable limits of the specifications. Alternatively, for these resistors in which the above technique cannot be applied, it is feasible to correct them locally by trimming their value.

# ΚΕΦΑΛΑΙΟ 1. ΕΙΣΑΓΩΓΗ

---

## 1.1 Στόχοι

## 1.2 Δομή της Διατριβής

---

### 1.1. Στόχοι

Είναι γνωστό ότι τα ολοκληρωμένα κυκλώματα εμφανίζουν αποκλίσεις σε σχέση με την αναμενόμενη συμπεριφορά τους. Αυτό οφείλεται σε διακυμάνσεις στις παραμέτρους των κυκλωματικών στοιχείων που τα απαρτίζουν εξ αιτίας της κατασκευαστικής διαδικασίας. Τα σφάλματα που σχετίζονται με αυτές τις διακυμάνσεις ονομάζονται παραμετρικά σφάλματα (parametric faults).

Οι Ψηφιο-Αναλογικοί Μετατροπείς (Digital-to-Analog Converters – DACs) αποτελούν δομικά στοιχεία πολλών σύγχρονων συστημάτων. Η ενδεχόμενη ελαττωματική παρουσία τους σε ένα τέτοιο σύστημα επηρεάζει σημαντικά την συνολική απόδοση του συστήματος (αξιοπιστία, ακρίβεια, ταχύτητα, κατανάλωση, κόστος). Διαπιστώνουμε, λοιπόν, ότι υπάρχει μεγάλη ανάγκη ελέγχου της ορθής λειτουργίας κάθε DAC που κατασκευάζεται και σε περίπτωση που ανιχνεύονται σε αυτόν σφάλματα είναι σημαντική η αντιμετώπισή τους.

Στόχος της παρούσας διατριβής, είναι η ανάπτυξη τεχνικών για την ανίχνευση, εντοπισμό και διόρθωση παραμετρικών σφαλμάτων σε δικτύωματα R-2R DAC. Η τεχνική εστιάζεται στην ανίχνευση και διόρθωση παραμετρικών σφαλμάτων στις αντιστάσεις του κυκλώματος με τη χρήση διακοπών που επιτρέπουν την κατοπτρική επανατοποθέτηση του R-2R δικτύωματος στο κύκλωμα. Σε αυτήν την προσπάθεια συμβάλλουν σημαντικά οι υπάρχουσες συμμετρίες του δικτύωματος. Με αυτόν τον

τρόπο μπορούμε να ανιχνεύουμε παραμετρικά σφάλματα στις αντιστάσεις και να τα διορθώνουμε μεταθέτοντας τις σχετικές αντιστάσεις σε τμήματα του δικτύωματος όπου η συμβολή τους στην αλλοίωση των χαρακτηριστικών του κυκλώματος είναι μικρή και επομένως μέσα στις απαιτούμενες προδιαγραφές. Για τις αντιστάσεις που δεν μπορούν να διορθωθούν εφαρμόζοντας την πρώτη τεχνική, προτάθηκε μια δεύτερη που δίνει τη δυνατότητα τοπικής διόρθωσής τους με μεταβολή της τιμής των αντιστάσεων ανάλογα με την απόκλιση που έχουν υποστεί.

## **1.2. Δομή της Διατριβής**

Η διατριβή αποτελείται από 5 κεφάλαια. Στο πρώτο κεφάλαιο παρουσιάζονται οι στόχοι της εργασίας καθώς και η δομή της διατριβής. Στο δεύτερο κεφάλαιο γίνεται αναφορά στους Ψηφιο-Αναλογικούς Μετατροπείς (DAC) και αναλύονται τα κύρια χαρακτηριστικά τους. Στο τρίτο κεφάλαιο παρουσιάζονται τεχνικές που έχουν προταθεί στη βιβλιογραφία για τον έλεγχο της ορθής λειτουργίας DAC κυκλωμάτων και παρατίθενται τεχνικές ανίχνευσης και επιδιόρθωσης παραμετρικών σφαλμάτων σε αυτούς. Στο τέταρτο κεφάλαιο, παρουσιάζονται οι προτεινόμενες τεχνικές για τον έλεγχο ορθής λειτουργίας και τον εντοπισμό (διάγνωση) παραμετρικών σφαλμάτων στα δικτύωματα R-2R DAC κυκλωμάτων και αναπτύσσονται τεχνικές επιδιόρθωσής τους. Επίσης, παρουσιάζονται τα πειραματικά αποτελέσματα από την εφαρμογή των ανωτέρω τεχνικών. Στο τελευταίο κεφάλαιο καταγράφονται τα συμπεράσματα που προέκυψαν από την παρούσα διατριβή.



## ΚΕΦΑΛΑΙΟ 2. ΧΑΡΑΚΤΗΡΙΣΤΙΚΑ ΨΗΦΙΟ- ΑΝΑΛΟΓΙΚΩΝ ΜΕΤΑΤΡΟΠΕΩΝ (DAC)

---

2.1 Γενικά για τους DAC

2.2 Προδιαγραφές DAC

2.3 Τύποι DAC

---

### 2.1. Γενικά για τους DAC

Οι μετατροπείς πληροφοριών (κυκλώματα που μετατρέπουν το αναλογικό σήμα σε ψηφιακό και αντίστροφα) διαδραματίζουν ένα πολύ σημαντικό ρόλο στη σύγχρονη ψηφιακή εποχή. Ποσότητες όπως η τάση, το ρεύμα, ο χρόνος, το φορτίο, η θερμοκρασία, η πίεση εμφανίζονται σε αναλογική μορφή. Για την επεξεργασία, τη μεταφορά και την αποθήκευση των πληροφοριών που μεταφέρουν οι παραπάνω μεταβλητές, χρειάζεται η μετατροπή τους σε ψηφιακή μορφή. Γνωρίζουμε ότι ένα σήμα μεταφέρει πληροφορία. Έτσι, το κύκλωμα που μετατρέπει ένα αναλογικό σήμα σε ψηφιακό ονομάζεται *Αναλογικός-Ψηφιακός μετατροπέας (Analog to Digital Converter ή ADC)*. Το κύκλωμα που εκτελεί την αντίστροφη λειτουργία, δηλαδή μετατρέπει ένα ψηφιακό σήμα (συνήθως δυαδικό) σε αναλογικό ονομάζεται *Ψηφιακός-Αναλογικός μετατροπέας (Digital to Analog Converter ή DAC)*. Σε αυτή τη μελέτη θα ασχοληθούμε με τους DAC μετατροπείς.

Οι DAC μετατροπείς βρίσκουν σήμερα πολλές εφαρμογές. Χρησιμοποιούνται για την παραγωγή ηχητικών σημάτων από ψηφιακή πληροφορία σε συσκευές αναπαραγωγής μουσικής (CD-DVD-MP3). Οι ψηφιακές πληροφορίες που είναι αποθηκευμένες σε CD/DVD μετατρέπονται σε ήχο με τη βοήθεια ενός υψηλής ακρίβειας DAC. Το ίδιο

συμβαίνει και με τα αρχεία μορφής MP3 που έχουμε αποθηκευμένα στον υπολογιστή μας και μπορούμε να ακούσουμε από τα ηχεία μέσω ενός DAC που βρίσκεται στη κάρτα ήχου του υπολογιστή.

Τα ψηφιακά σήματα μετατρέπονται σε αναλογικά σε τηλεοράσεις και κινητά τηλέφωνα, δίνοντας πληροφορίες ώστε να εμφανίζονται τα χρώματα και οι αποχρώσεις στην οθόνη. Μέχρι το 2007, οι αναλογικές είσοδοι χρησιμοποιούνταν πιο συχνά από τις ψηφιακές, αλλά αυτό άλλαξε όταν επίπεδες οθόνες με DVI και συνδέσεις HDMI έγιναν πιο διαδεδομένες. Ένας βίντεο DAC ενσωματώνεται σε κάθε ψηφιακή συσκευή αναπαραγωγής βίντεο με αναλογικές εξόδους. Ο DAC συνήθως συνδυάζεται με κάποια μνήμη (RAM), η οποία περιέχει πίνακες μετατροπής για αντίθεση και φωτεινότητα και αποτελεί μια συσκευή που ονομάζεται RAMDAC.

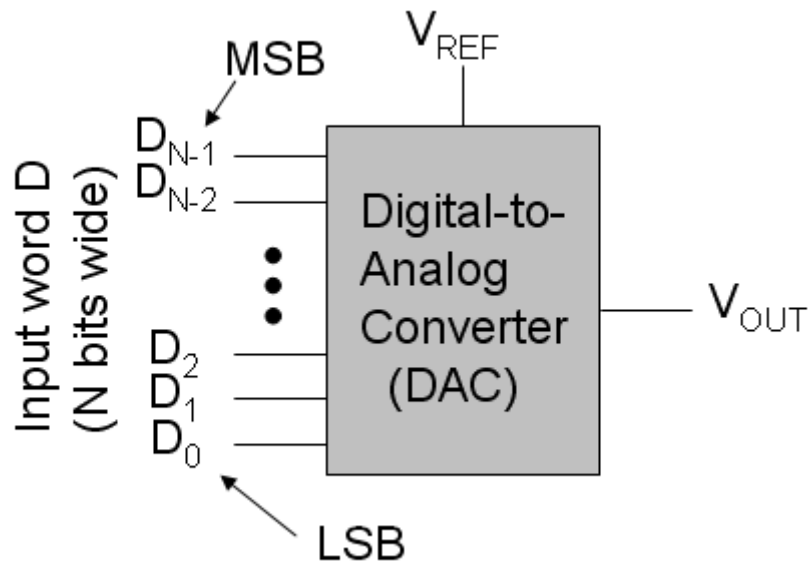
Σε εφαρμογές VoIP (Voice over IP), οι πληροφορίες που φτάνουν στο κινητό τηλέφωνο του δέκτη με τη μορφή ηλεκτρομαγνητικού κύματος (αναλογικό σήμα) μετατρέπονται μέσω ενός ADC σε ψηφιακή μορφή, επεξεργάζονται (ώστε να φέρουμε το σήμα σε συχνότητες που είναι δυνατόν να γίνουν αντιληπτές από το ανθρώπινο αυτί) και στη συνέχεια με τη βοήθεια ενός DAC το σήμα μετατρέπεται από ψηφιακό σε αναλογικό που είναι πια η γνωστή μας φωνή που ακούμε στο ακουστικό. Μια ανάλογη διαδικασία πραγματοποιείται και από τη πλευρά του πομπού. Το αναλογικό σήμα που παράγεται από το πομπό (φωνή) μεταφέρεται σε έναν ADC που το μετατρέπει σε ψηφιακό. Το ψηφιακό σήμα υφίσταται κάποια επεξεργασία και στη συνέχεια μέσω ενός DAC επανέρχεται σε αναλογική μορφή (ηλεκτρομαγνητικό κύμα) και είναι έτοιμο να σταλεί μέσω της κεραίας στο δίκτυο που αναλαμβάνει την επικοινωνία πομπού-δέκτη.

Σήμερα λόγω του κόστους και κατ' επέκταση της ανάγκης για κυκλώματα που καταλαμβάνουν μικρότερη επιφάνεια, οι DAC κατασκευάζονται σχεδόν αποκλειστικά σε ολοκληρωμένα κυκλώματα (Integrated Circuits). Υπάρχουν πολλές αρχιτεκτονικές DAC που έχουν διαφορετικά πλεονεκτήματα και μειονεκτήματα. Η καταλληλότητα ενός DAC για μια συγκεκριμένη εφαρμογή καθορίζεται από ένα σύνολο προδιαγραφών καθώς επίσης από την ταχύτητα και το κόστος που θέτει η εφαρμογή.

## 2.2. Προδιαγραφές DAC

Ένα σύνολο από χαρακτηριστικά καθορίζουν την απόδοση ενός DAC. Είναι γεγονός ότι οι περισσότεροι μετατροπείς πληροφοριών έχουν παρόμοιους περιορισμούς απόδοσης. Τόσο οι DAC όσο και οι ADC μπορούν να χρησιμοποιήσουν ως αναλογικό σήμα είτε την τάση είτε το ρεύμα. Στην παρούσα μελέτη εξετάζουμε Ψηφιο-Αναλογικούς μετατροπείς DAC που έχουν ως αναλογικό σήμα την τάση.

Στο Σχήμα 2.1 δίδεται το σύμβολο ενός DAC όπου μια ψηφιακή λέξη N-bit ( $D_0, D_1, \dots, D_{N-1}$ ), συνήθως σε δυαδική μορφή μετατρέπεται σε μια αναλογική τάση στην έξοδο  $V_{OUT}$ .



Σχήμα 2.1 Ψηφιο-Αναλογικός Μετατροπέας (DAC).

Για την έξοδο του DAC έχουμε ότι:

$$V_{out} = F V_{REF} \quad \text{Εξ. 2.1}$$

όπου  $V_{out}$  η αναλογική τάση εξόδου και  $V_{ref}$  η τάση αναφοράς. Το F είναι ένας παράγοντας που καθορίζεται από τη λέξη εισόδου D (εύρους N-bit).

Ο αριθμός των συνδυασμών εισόδου, που αντιπροσωπεύονται από τη λέξη εισόδου  $D$ , σχετίζονται με τον αριθμό των bit της λέξης σύμφωνα με τον τύπο:

$$\text{Αριθμός συνδυασμών εισόδου} = 2^N \quad \text{Εξ. 2.2}$$

Έτσι, για παράδειγμα, ένας 4-bit DAC έχει συνολικά  $2^4$  ή 16 συνολικές τιμές εισόδου. Για μια  $N$ -bit λέξη, η τιμή του παράγοντα  $F$  δίνεται από τον ακόλουθο τύπο:

$$F = \frac{D}{2^N} \quad \text{Εξ. 2.3}$$

Επομένως, αν έχουμε ένα 3-bit DAC και η είσοδος  $D$  είναι  $(100)_2 = (4)_{10}$  με  $V_{ref} = 5V$  τότε για το  $F$  έχουμε ότι:

$$F = \frac{100}{2^3} = \frac{4}{2^3} = \frac{4}{8}$$

Η αναλογική τάση που εμφανίζεται στην έξοδο θα είναι:

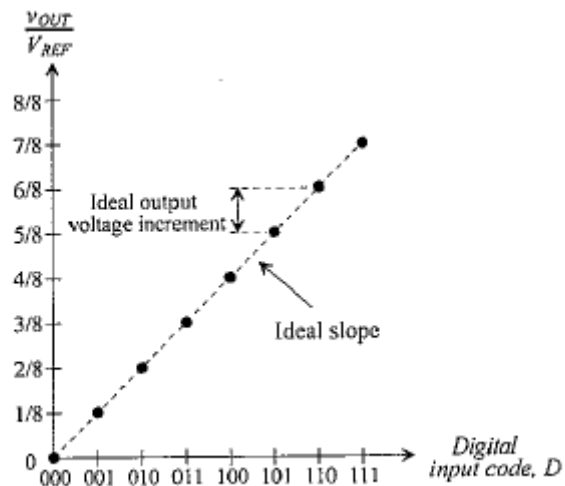
$$V_{out} = \frac{4}{8} \cdot 5V = 2.5V$$

Για την περίπτωση του 3-bit DAC βλέπουμε στο Σχήμα 2.2 την καμπύλη μεταφοράς (χαρακτηριστική εισόδου-εξόδου). Ο  $X$  άξονας αναπαριστά την ψηφιακή λέξη  $D$  (από 000 σε 111) ενώ ο  $Y$  άξονας αναπαριστά την τιμή  $V_{out} / V_{ref}$ . Παρατηρούμε ότι η καμπύλη μεταφοράς δεν είναι συνεχής. Η είσοδος είναι ένα διακριτό ψηφιακό σήμα που μπορεί να πάρει 8 τιμές, άρα αντίστοιχα παράγονται 8 τάσεις εξόδου. Η μέγιστη αναλογική έξοδος που μπορεί να παραχθεί από ένα 3-bit DAC είναι:

$$V_{OUT(max)} = \frac{7}{8} \cdot V_{REF} \quad \text{Εξ. 2.4}$$

Γενικά, η μέγιστη τάση ονομάζεται τάση πλήρους κλίμακας  $V_{FS}$  και για κάθε  $N$ -bit DAC η έκφρασή της είναι η ακόλουθη:

$$V_{FS} = \frac{2^N - 1}{2^N} \cdot V_{REF} \quad \text{Εξ. 2.5}$$



Σχήμα 2.2 Ιδανική καμπύλη μεταφοράς για ένα 3-bit DAC.

Το λιγότερο σημαντικό ψηφίο (LSB) αναφέρεται στο δεξιότερο bit της ψηφιακής λέξης εισόδου. Το LSB καθορίζει τη μικρότερη πιθανή μεταβολή στην αναλογική τάση εξόδου. Ένα LSB μπορεί να οριστεί ως εξής:

$$1 \text{ LSB} = \frac{V_{REF}}{2^N} \quad \text{Εξ. 2.6}$$

Για παράδειγμα, για τον 3-bit DAC έχουμε ότι:  $1 \text{ LSB} = V_{ref} / 2^3 = 5/2^3 = 5/8 \text{ V} = 0.625\text{V}$ .

Παρατηρούμε ότι θεωρώντας την τάση αναφοράς  $V_{ref}$  σταθερή, τότε καθώς ο αριθμός  $N$  των bit αυξάνεται, η τιμή της τάσης ενός LSB μειώνεται.

Το περισσότερο σημαντικό ψηφίο (MSB) αναφέρεται στο αριστερότερο bit της ψηφιακής λέξης εισόδου. Αν, για παράδειγμα, η ψηφιακή λέξη εισόδου είναι  $D=(100)_2$  ή  $D_2D_1D_0$  τότε το MSB είναι το ψηφίο  $D_2$  ενώ το LSB είναι το ψηφίο  $D_0$ . Το MSB αναγκάζει την έξοδο να αλλάξει κατά  $1/2 V_{ref}$ .

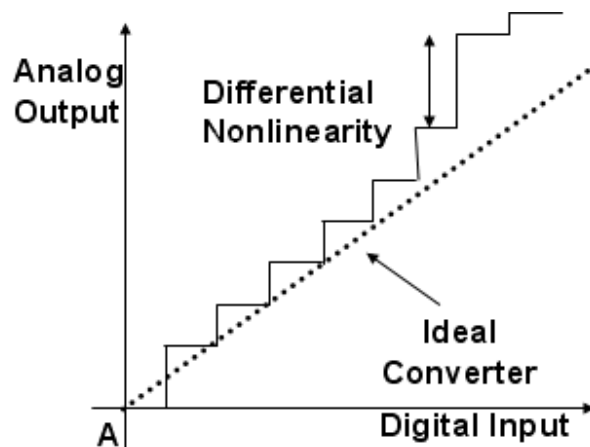
Τα λειτουργικά χαρακτηριστικά ενός DAC είναι τα ακόλουθα:

#### **Διαφορική μη-γραμμικότητα (Differential Non Linearity - DNL)**

Είναι η μέγιστη απόκλιση του βήματος εξόδου κατά τη μετάβαση μεταξύ δύο διαδοχικών κωδικών λέξεων από το ιδανικό βήμα του ενός LSB (μεγαλύτερο σε ύψος

“σκαλοπάτι”), όπως φαίνεται στο Σχήμα 2.3. Ουσιαστικά πρόκειται για τη διαφορά μεταξύ της ιδανικής και της πραγματικής εξόδου ενός DAC. Η προδιαγραφή DNL μετρά πόσο καλά ένας DAC μπορεί να παράγει ομοιόμορφα αναλογικά LSB πολλαπλάσια στην έξοδό του.

Γενικά, ένας DAC θα πρέπει να έχει DNL μικρότερο από  $\pm 1/2$  LSB εάν πρόκειται να είναι N-bit ακριβής. Αν το DNL για έναν DAC είναι μικρότερο από  $-1$  LSB, τότε ο DAC θεωρείται μη-μονοτονικός, που σημαίνει ότι η αναλογική τάση εξόδου δεν είναι αύξουσα ή φθίνουσα καθώς ο ψηφιακός κώδικας εισόδου αυξάνεται. Ένας DAC πρέπει να έχει μονοτονικότητα εάν πρόκειται να λειτουργήσει χωρίς σφάλμα. Ο όρος  $\pm 1/2$  LSB δηλώνει το μέγιστο σφάλμα σε ένα μετατροπέα πληροφοριών (DAC ή ADC).



Σχήμα 2.3 Διαφορική μη-γραμμικότητα (DNL).

### Μη-γραμμικότητα ολοκλήρωσης (Integral Non Linearity - INL)

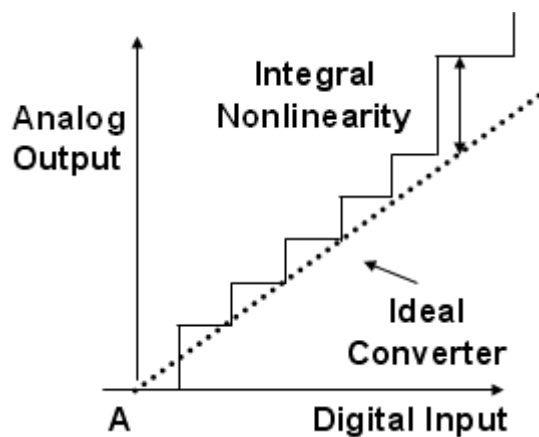
Είναι η μέγιστη διαφορά απόκλισης της χαρακτηριστικής εισόδου/εξόδου από την ιδανική χαρακτηριστική όπως φαίνεται στο Σχήμα 2.4, δηλαδή την ευθεία που περνά διαμέσου των δύο ακραίων σημείων (πρώτης και τελευταίας τιμής εξόδου). Το INL ορίζει τη γραμμικότητα της συνολικής καμπύλης μεταφοράς. Ένας μετατροπέας με N-bit ψηφιοποίηση πρέπει να έχει DNL και INL μικρότερο από  $\pm 1/2$  LSB. Για παράδειγμα, ένας 13-bit DAC που έχει περισσότερο από  $\pm 1/2$  LSB του DNL ή του INL έχει στη πραγματικότητα ψηφιοποίηση ενός 12-bit DAC.

Η τιμή του  $\frac{1}{2}$  LSB σε Volts είναι:

$$0.5 \text{ LSB} = \frac{V_{REF}}{2^{N+1}} \quad \text{Εξ. 2.7}$$

Υπάρχουν αρκετές μέθοδοι που προσδιορίζουν το INL. Μια από αυτές συγκρίνει τις τιμές εξόδου της ιδανικής χαρακτηριστικής ανεξάρτητα από τις θέσεις των πρώτων και τελευταίων τιμών εξόδου. Εάν ο DAC έχει μετατόπιση τάσης ή σφάλμα απολαβής, αυτό συμπεριλαμβάνεται στο INL. Συνήθως, όμως, η μετατόπιση και το σφάλμα απολαβής καθορίζονται ως ξεχωριστές προδιαγραφές.

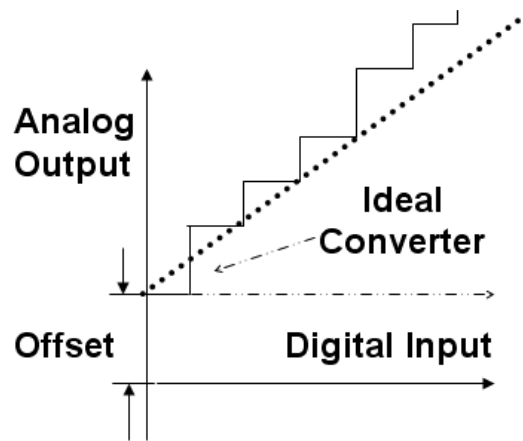
Μια άλλη μέθοδος προσπαθεί να ελαχιστοποιήσει το σφάλμα INL κατασκευάζοντας τη χαρακτηριστική ευθεία έτσι ώστε να περνά όσο πιο κοντά γίνεται στη πλειοψηφία των τιμών εξόδου. Η μέθοδος αυτή, όμως, δε χρησιμοποιείται τόσο ευρέως όσο η προηγούμενη.



Σχήμα 2.4 Μη-γραμμικότητα ολοκλήρωσης (INL).

### Μετατόπιση (Offset)

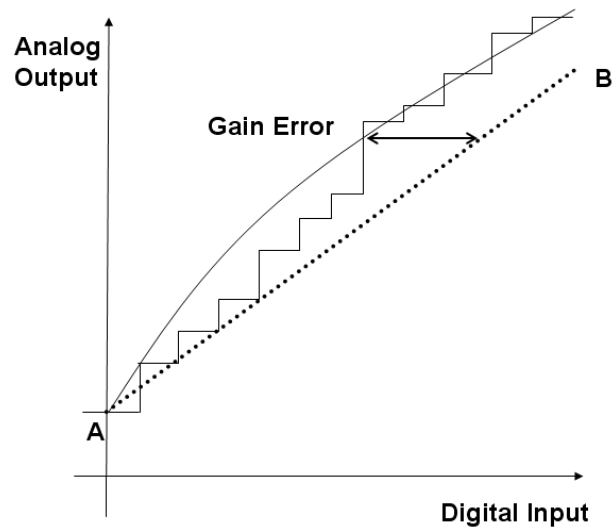
Είναι η κάθετη μετατόπιση της χαρακτηριστικής σύμφωνα με το Σχήμα 2.5. Καθορίζει την έξοδο του μετατροπέα όταν ο ψηφιακός κώδικας εισόδου είναι ίσος με μηδέν. Γενικά η αναλογική έξοδος πρέπει να είναι 0V για  $D=0$ . Έτσι, η μετατόπιση υπάρχει όταν η αναλογική τάση εξόδου δεν παίρνει τη τιμή 0V. Η μετατόπιση φαίνεται στη γραφική παράσταση της καμπύλης μεταφοράς.



Σχήμα 2.5 Μετατόπιση (Offset).

### Σφάλμα απολαβής (Gain Error)

Είναι η απόκλιση από την ιδανική κλίση της AB όπως φαίνεται στο Σχήμα 2.6. Ένα σφάλμα κέρδους υπάρχει όταν η κλίση της εφαπτομένης της καμπύλης μεταφοράς είναι διαφορετική από τη κλίση της ευθείας στην ιδανική περίπτωση.



Σχήμα 2.6 Σφάλμα Απολαβής (Gain Error).

### Καθυστέρηση (Latency)

Αυτή η προδιαγραφή ορίζει το συνολικό χρόνο από τη στιγμή που η ψηφιακή λέξη εισόδου αλλάζει, μέχρι τη χρονική στιγμή που η αναλογική τιμή εξόδου έχει πάρει την τελική της τιμή, μέσα σε κάποια καθορισμένα όρια.



### Λόγος σήματος προς θόρυβο (Signal-to-Noise Ratio - SNR)

Το σήμα-προς-θόρυβο ορίζεται ως ο λόγος της ενέργειας του σήματος προς την ενέργεια του θορύβου στην αναλογική έξοδο. Στις εφαρμογές ενισχυτών, αυτή η προδιαγραφή μετράται χρησιμοποιώντας μια ημιτονοειδής είσοδο. Για έναν DAC μια ψηφιακή ημιτονοειδής κυματομορφή παράγεται μέσω ενός A/D.

### Δυναμικό εύρος (Dynamic Range)

Δυναμικό εύρος ορίζεται ως ο λόγος του μεγαλύτερου σήματος εξόδου προς το μικρότερο σήμα εξόδου. Για τους DAC, το δυναμικό εύρος σχετίζεται με τη ψηφιοποίηση του μετατροπέα. Για παράδειγμα, ένας N-bit DAC μπορεί να παράγει μια μέγιστη έξοδο από  $(2^N-1)$  πολλαπλάσια από LSB και μια ελάχιστη τιμή από 1 LSB. Επομένως, το δυναμικό εύρος σε decibels είναι:

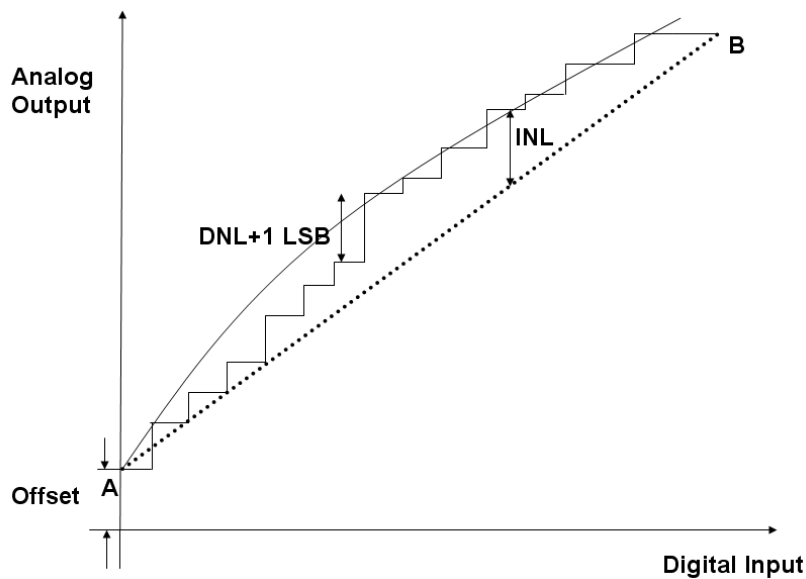
$$DR = 20 \text{Log} \left( \frac{2^N - 1}{1} \right) \approx 6.02 \cdot N \text{ dB} \quad \text{Εξ. 2.8}$$

Ένας 16-bit μετατροπέας πληροφοριών έχει δυναμικό διάστημα 96.33 dB.

### Μονοτονικότητα (Monotonicity)

Καθώς αυξάνεται ο κώδικας εισόδου σε ένα DAC, η έξοδος θα πρέπει να μεταβάλλεται με μονότονο τρόπο (δηλαδή αύξουσα ή φθίνουσα). Αν δεν συμβαίνει αυτό, τότε λέμε ότι ο DAC δεν έχει μονότονη συμπεριφορά, [4].

Συγκεντρωτικά τα χαρακτηριστικά ενός DAC απεικονίζονται στο Σχήμα 2.7, [2].

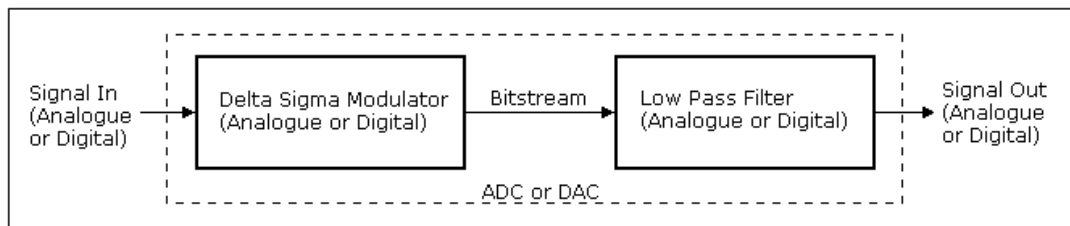


Σχήμα 2.7 Χαρακτηριστικά ενός DAC.

### 2.3. Τύποι DAC

Μερικά από τα πιο γνωστά είδη μετατροπέων DAC είναι τα ακόλουθα:

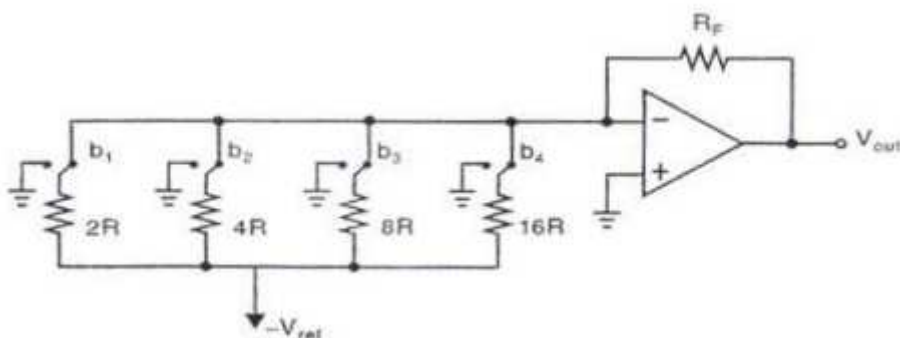
**Delta-Sigma DAC:** Είναι τοπολογίες DAC που βασίζονται στην πυκνότητα παλμού (pulse density) και τη διαμόρφωση θορύβου, τεχνικές που επιτρέπουν τη χρήση μικρότερης ανάλυσης DAC (πχ 1-bit DAC), [12]. Ένας Delta-Sigma DAC αποτελείται από έναν Delta Sigma διαμορφωτή που παράγει μια ακολουθία από bit (bitstream) και ένα χαμηλοπερατό φίλτρο, όπως φαίνεται και στο Σχήμα 2.8. Ο διαμορφωτής υλοποιείται σε ψηφιακή τεχνολογία ώστε να διαβάζει την ψηφιακή είσοδο, ενώ το χαμηλοπερατό φίλτρο σε αναλογική τεχνολογία ώστε να παράγει αναλογική έξοδο και να σχηματιστεί τελικά ο DAC. Το bitstream είναι ένα σήμα χαμηλής συχνότητας που μεταφέρει πληροφορία μαζί με θόρυβο και έχει εύρος 1-bit. Επειδή θέλουμε να έχουμε αναλογική έξοδο, το bitstream θα μετατραπεί σε αναλογικό σήμα από ένα 1-bit DAC που μετατρέπει την ψηφιακή πληροφορία (0/1) σε δύο ακριβή αναλογικά επίπεδα τάσης.



Σχήμα 2.8 Block Diagram Delta Sigma Μετατροπέα.

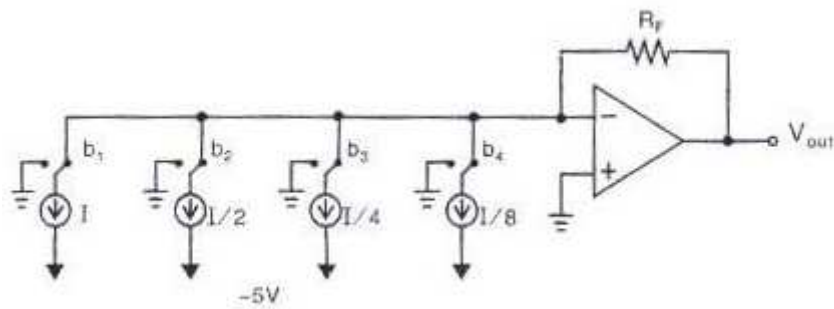
**DAC με δυαδικά βάρη:** Αποτελείται από μεμονωμένα ηλεκτρικά μέρη που συνδέονται το καθένα με ένα bit της ψηφιακής εισόδου. Οι επιμέρους τάσεις ή ρεύματα κάθε κλάδου αθροίζονται και έτσι προκύπτει η τιμή εξόδου. Είναι μία από τις ταχύτερες μεθόδους μετατροπής, αλλά δεν έχει καλή ακρίβεια, λόγω της ύπαρξης των επιμέρους τάσεων ή ρευμάτων. Επίσης, είναι αρκετά ακριβή εξαιτίας της ύπαρξης του παράγοντα δύο στα επιμέρους τμήματα και έτσι αυτός ο τύπος DAC περιορίζεται συνήθως σε ανάλυση των 8-bit ή μικρότερη.

**DAC με αντιστάσεις:** περιέχει ένα δικτύωμα παράλληλων αντιστάσεων. Κάθε αντίσταση συνεισφέρει ή όχι ανάλογα με την ψηφιακή είσοδο όπως βλέπουμε στο Σχήμα 2.9.



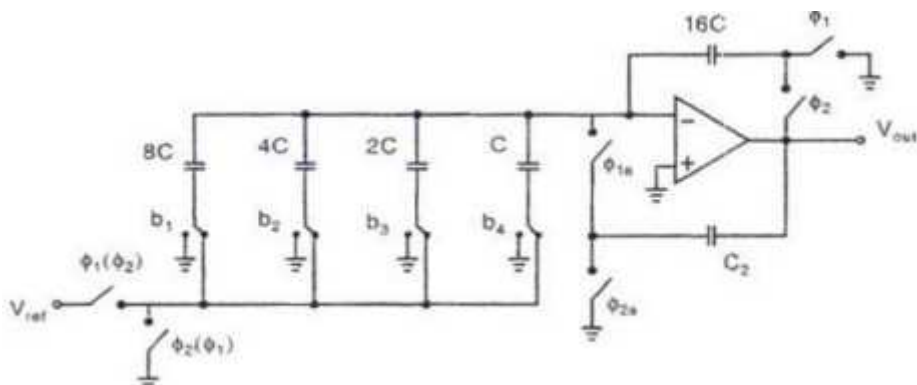
Σχήμα 2.9 4-bit DAC με αντιστάσεις με δυαδικά βάρη.

**DAC με πηγές ρεύματος:** διαφορετικές πηγές ρεύματος επιλέγονται με βάση την ψηφιακή είσοδο. Ένας DAC με πηγές ρεύματος απεικονίζεται στο Σχήμα 2.10.



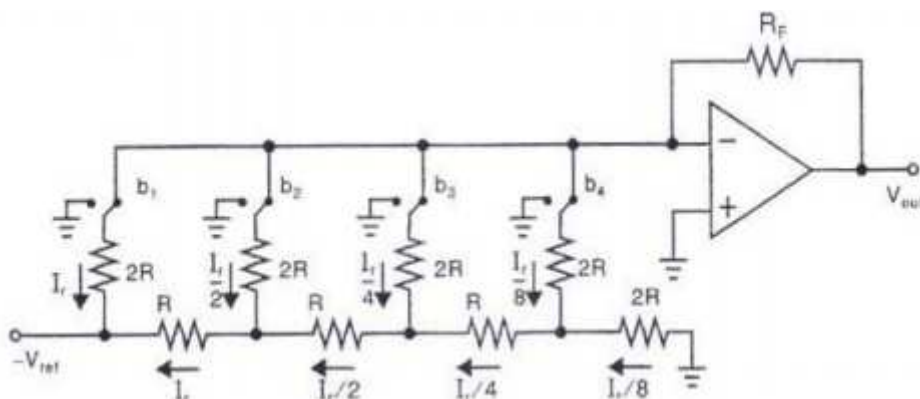
Σχήμα 2.10 4-bit DAC με πηγές ρεύματος.

**DAC με πυκνωτές:** περιέχει ένα δικτύωμα παράλληλων πυκνωτών. Κάθε πυκνωτής συνδέεται ή όχι με διακόπτες ανάλογα με την ψηφιακή είσοδο. Ένα παράδειγμα DAC με πυκνωτές βλέπουμε στο Σχήμα 2.11.

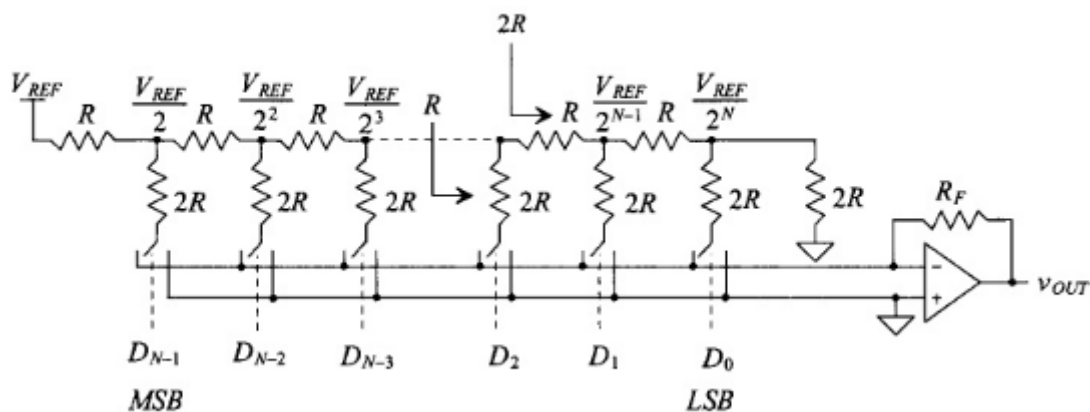


Σχήμα 2.11 4-bit DAC με πυκνωτές.

**DAC με δικτύωμα R-2R:** Αποτελείται από ένα δικτύωμα παράλληλων αντιστάσεων που έχουν μόνο δυο τιμές R και 2R όπως φαίνεται και στα Σχήματα 2.12α και 2.12β, γεγονός που βελτιώνει την ακρίβεια. Η απλοποιημένη αυτή αρχιτεκτονική χαρακτηρίζεται από χαμηλό κόστος και κάνει αποδοτική χρήση της επιφάνειας του κυκλώματος, [16], [17].

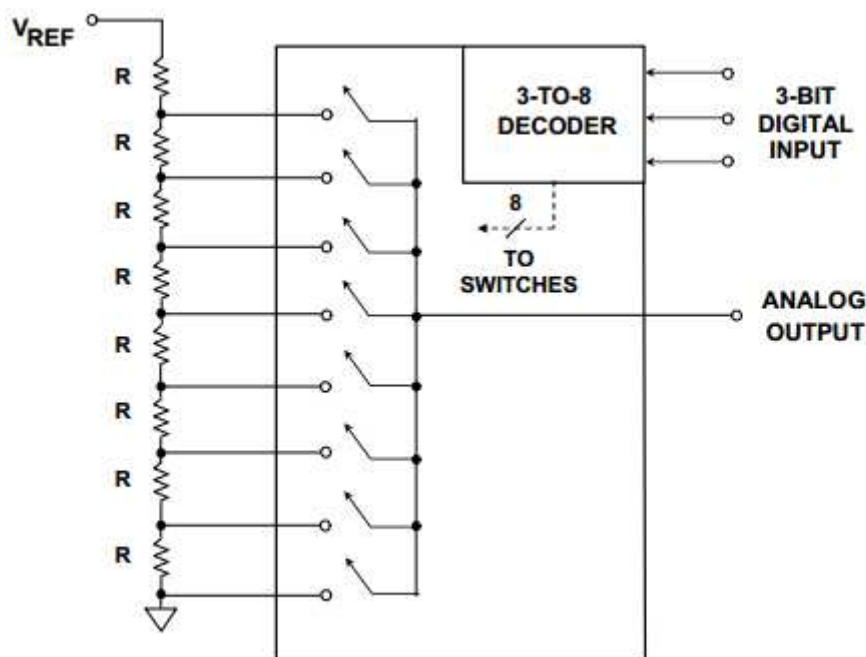


Σχήμα 2.12α DAC με δικτύωμα R-2R.

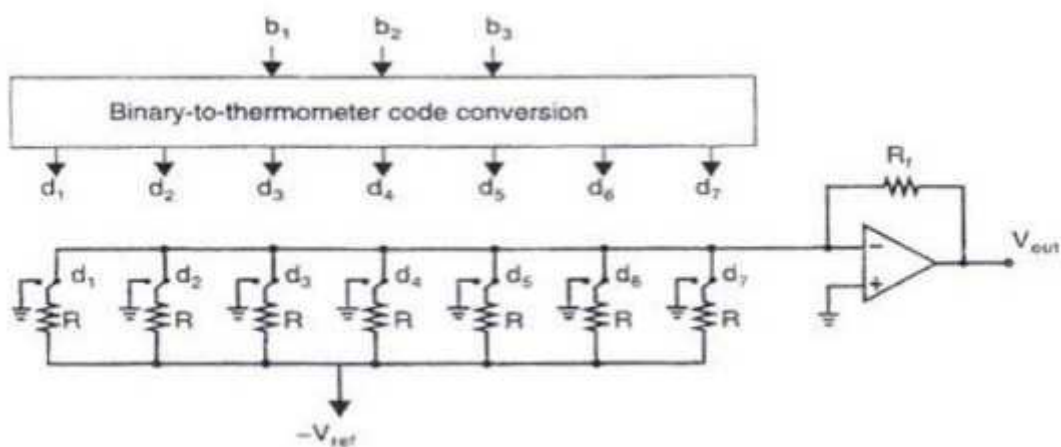


Σχήμα 2.12β DAC με δικτύωμα R-2R.

**DAC με κώδικα θερμομέτρου (Thermometer coded DAC):** Είναι η πιο γρήγορη και υψηλότερης ακρίβειας αρχιτεκτονική DAC, με αδύνατο σημείο το υψηλό κόστος, [22]-[24]. Με τον συγκεκριμένο τύπο DAC έχουν επιτευχθεί ταχύτητες μετατροπής μεγαλύτερες από 1 δισεκατομμύρια δείγματα ανά δευτερόλεπτο. Η συγκεκριμένη αρχιτεκτονική έχει πολύ καλή γραμμικότητα με κόστος τη μεγάλη επιφάνεια και την κατανάλωση ενέργειας. Παράδειγμα αυτού του είδους DAC βλέπουμε στα Σχήματα 2.13α και 2.13β.

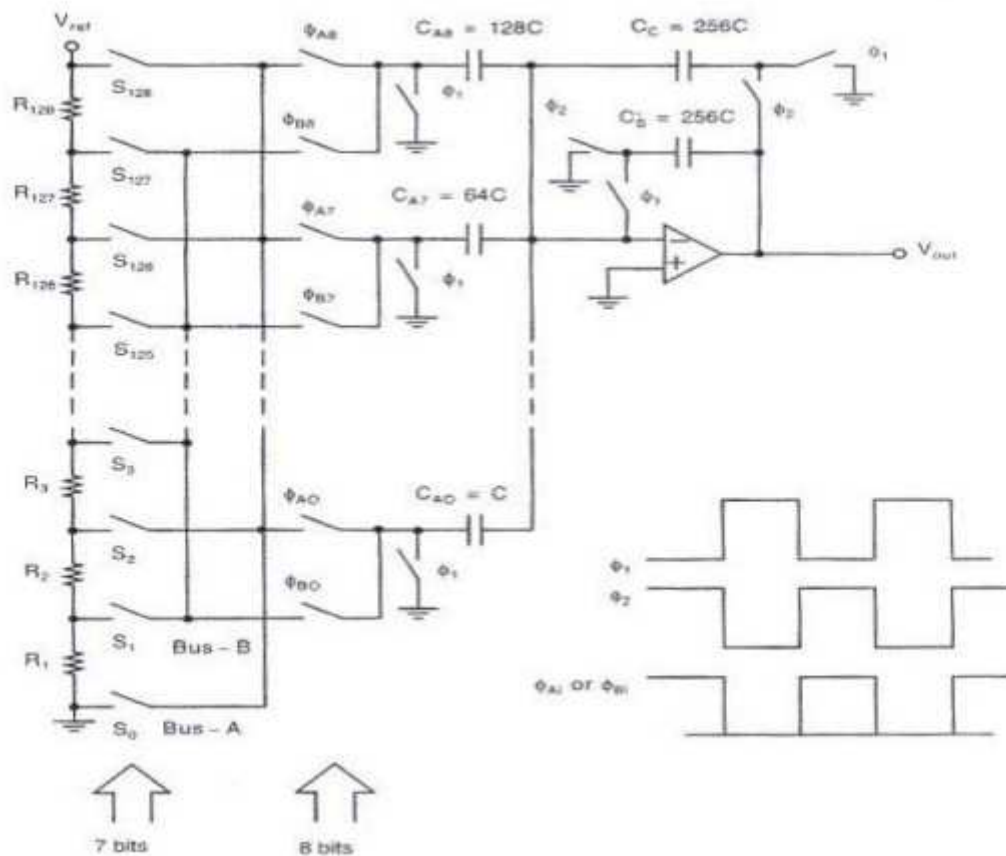


Σχήμα 2.13α DAC με κώδικα θερμομέτρου.



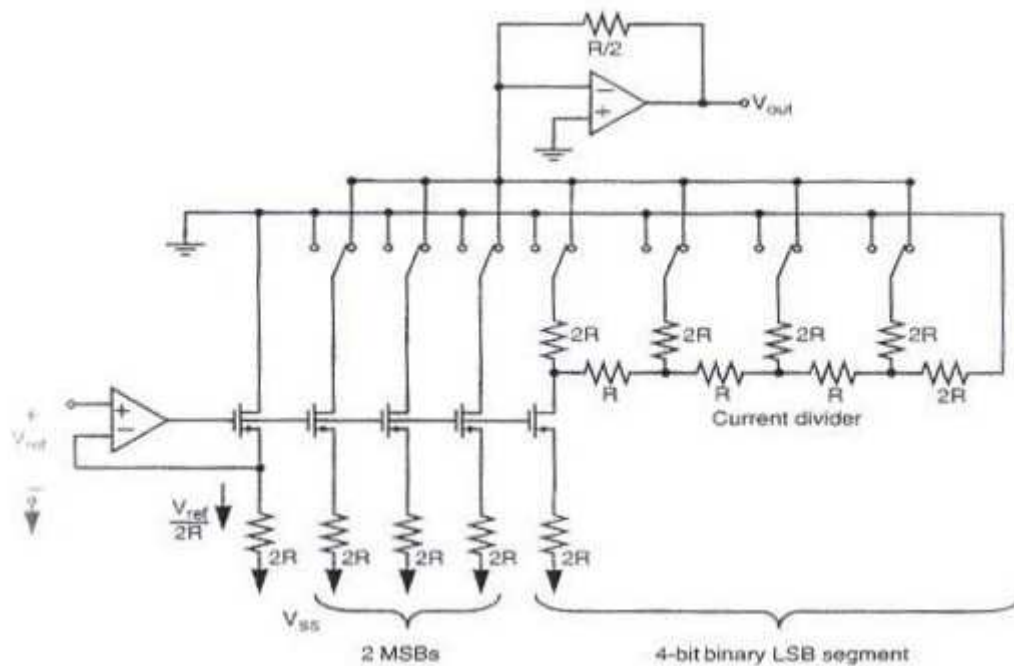
Σχήμα 2.13β Διαφορετική τοπολογία DAC με κώδικα θερμομέτρου.

**Υβριδικός DAC (Hybrid DAC):** Χρησιμοποιεί ένα συνδυασμό των προηγούμενων τεχνικών. Τα περισσότερα ολοκληρωμένα κυκλώματα DAC είναι αυτού του τύπου λόγω της δυσκολίας να έχουν χαμηλό κόστος, υψηλή ταχύτητα και υψηλή ακρίβεια ταυτόχρονα. Συνδυάζει τα πλεονεκτήματα της γραμμικότητας και της αποδοτικής εκμετάλλευσης της επιφάνειας του κυκλώματος, [18], [19]. Ένα παράδειγμα υβριδικού DAC απεικονίζεται στο Σχήμα 2.14.



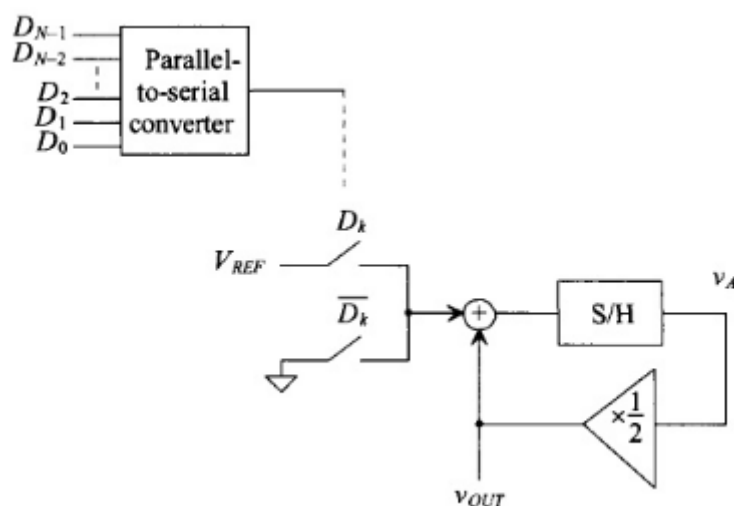
Σχήμα 2.14 15-bit Υβριδικός DAC αντίστασης-πυκνωτή.

**Τμηματοποιημένος DAC (Segmented DAC):** Συνδυάζει την τεχνική του DAC με κώδικα θερμομέτρου για τα πιο σημαντικά bits και την τεχνική του DAC με δυαδικά βάρη για τα λιγότερο σημαντικά bits, όπως φαίνεται και στο Σχήμα 2.15. Με τον τρόπο αυτό, επιτυγχάνεται ένα στάθμισμα μεταξύ της ακρίβειας (DAC με κώδικα θερμομέτρου) και του αριθμού των αντιστάσεων ή τις πηγές ρεύματος (DAC με δυαδικά βάρη).



Σχήμα 2.15 6-bit Τμηματοποιημένος DAC.

**Κυκλικός DAC (Successive-Approximation or Cyclic DAC):** Κατασκευάζει διαδοχικά την έξοδο κατά τη διάρκεια κάθε κύκλου. Τα μεμονωμένα bits της ψηφιακής εισόδου υπολογίζονται σε κάθε κύκλο λειτουργίας μέχρις ότου ολόκληρη η είσοδος να ληφθεί υπόψη. Ένας κυκλικός DAC απεικονίζεται στο Σχήμα 2.16.

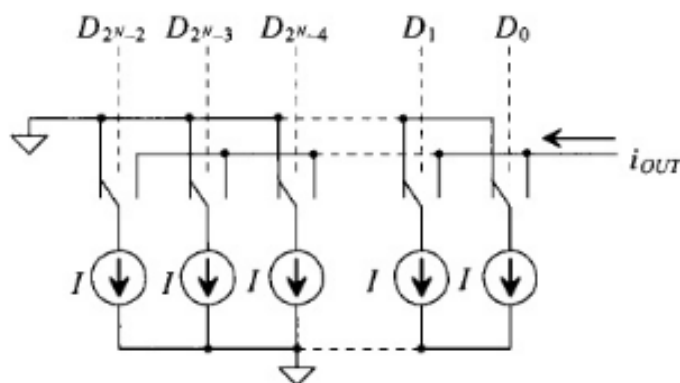


Σχήμα 2.16 Κυκλικός DAC.

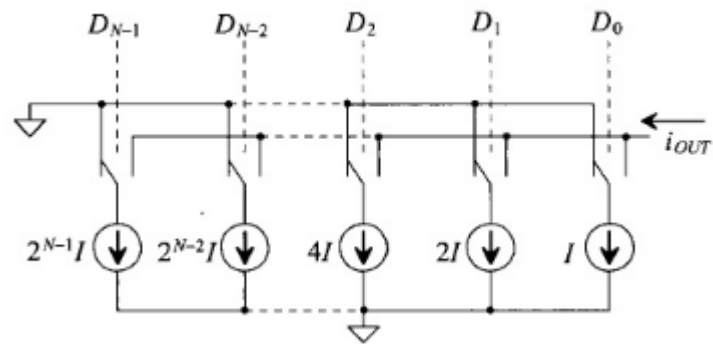


**Καθοδηγούμενος από ρεύμα (Current Steering) DAC:** Γενικά αυτός ο τύπος χρησιμοποιείται σε υψηλής ταχύτητας εφαρμογές. Η βασική αρχιτεκτονική ενός δυαδικού καθοδηγούμενου από ρεύμα DAC απεικονίζεται στο Σχήμα 2.17. Οι διακόπτες ρεύματος ελέγχονται από ψηφιακά bit εισόδου. Συγκεκριμένα, το ψηφιακό σήμα εισόδου ελέγχει αν οι πηγές ρεύματος συνδέονται κάθε φορά στο  $i_{out}$  ή στη γείωση. Πλεονεκτήματα αυτού του τύπου DAC είναι η μικρή επιφάνεια που καταλαμβάνει σε ένα chip, άρα εκμεταλλεύεται αποδοτικά την επιφάνεια του ολοκληρωμένου κυκλώματος, καθώς επίσης και η υψηλή του ταχύτητα. Ωστόσο, βασικά μειονεκτήματα αποτελούν το γεγονός ότι είναι ευάλωτος σε αστοχίες και σφάλματα, έχει αυξημένη κατανάλωση ενέργειας, και παρουσιάζει μεγάλη αντίσταση εξόδου όταν ο DAC έχει μεγάλο αριθμό από bit στην είσοδο, [10].

Ένα άλλο πρόβλημα που σχετίζεται με τη συγκεκριμένη αρχιτεκτονική είναι το σφάλμα μεταγωγής. Οι πηγές ρεύματος συνδέονται παράλληλα. Εάν μια πηγή ρεύματος συνδέεται με τη γείωση και η πηγή ρεύματος του διπλανού κλάδου με το  $i_{out}$ , τότε ένα “glitch” εμφανίζεται στην έξοδο του κυκλώματος αφού οι δυο πηγές στιγμιαία συντονίστηκαν, συνδεόμενες και οι δυο με τη γείωση ή με το  $i_{out}$ . Αυτό μπορεί να μην φαίνεται πολύ σημαντικό. Ωστόσο, εάν η είσοδος του μετατροπέα αλλάζει από 011111 σε 1000000, τότε η έξοδος θα μηδενιστεί και μετά θα πάρει τη σωστή της τιμή, αφού όλοι οι διακόπτες συνδέονται με τη γείωση για ένα πολύ μικρό χρονικό διάστημα.



Σχήμα 2.17 Βασική αρχιτεκτονική Current Steering DAC.



Σχήμα 2.18 Current Steering DAC με πηγές ρεύματος που έχουν δυαδικά βάρη.

## ΚΕΦΑΛΑΙΟ 3. ΤΕΧΝΙΚΕΣ ΕΛΕΓΧΟΥ ΚΑΙ ΕΠΙΔΙΟΡΘΩΣΗΣ R-2R DAC

---

- 3.1 Έλεγχος Ορθής Λειτουργίας Αναλογικών Κυκλωμάτων
  - 3.2 Τεχνικές Ελέγχου σε Αναλογικά Κυκλώματα
  - 3.3 Παραδοσιακές Τεχνικές Ελέγχου DAC Κυκλωμάτων
  - 3.4 Τεχνική Ελέγχου Βασισμένη σε Κώδικες
  - 3.5 Τεχνική Ελέγχου Loop-Back
  - 3.6 Ενσωματωμένη Τεχνική για την Ανίχνευση Κατασκευαστικών Ελαττωμάτων σε R-2R DAC με τη χρήση Συγκριτή
  - 3.7 Τεχνική για Επιδιόρθωση R-2R DAC
  - 3.8 Τεχνική Τοπικής Διόρθωσης Αντιστάσεων σε R-2R DAC
- 

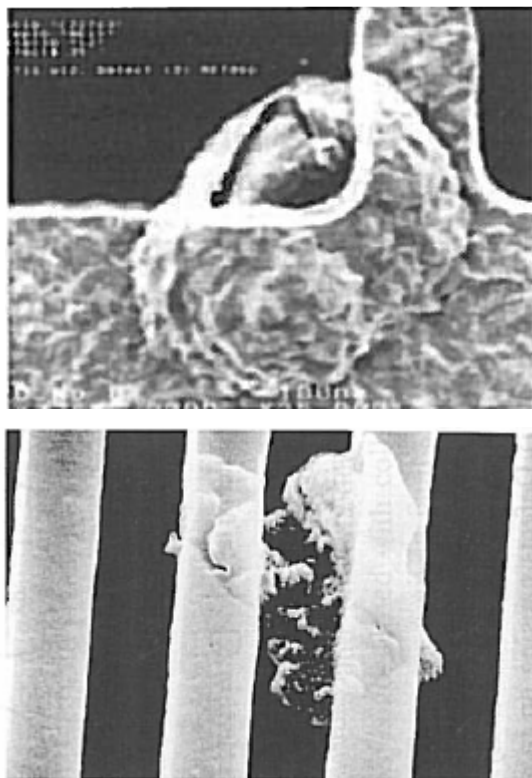
### **3.1. Έλεγχος Ορθής Λειτουργίας Αναλογικών Κυκλωμάτων**

Κατά τη διάρκεια της κατασκευαστικής διαδικασίας, ένα ποσοστό των ολοκληρωμένων κυκλωμάτων που παράγονται, παρουσιάζουν κατασκευαστικά ελαττώματα. Πρόκειται για αποκλίσεις σε σχέση με την αναμενόμενη συμπεριφορά των κυκλωμάτων. Ο έλεγχος της ορθής λειτουργίας κάθε ολοκληρωμένου κυκλώματος μας βοηθά να ανιχνεύσουμε ενδεχόμενη ελαττωματική συμπεριφορά και να εξασφαλίσουμε την ποιότητα των κυκλωμάτων που παράγονται και είναι έτοιμα να διοχετευτούν στην αγορά.

Τα κατασκευαστικά ελαττώματα δημιουργούνται κυρίως από βραχυκυκλώματα εξ αιτίας υπολειμμάτων που προσκολλώνται στο ολοκληρωμένο κύκλωμα κατά τη διάρκεια της κατασκευής του και ανοικτοκυκλωμάτων εξαιτίας κομμένων γραμμών.

Επιπλέον, τυχαίες διακυμάνσεις στις τιμές των κατασκευαστικών παραμέτρων, όπως για παράδειγμα στις τιμές των αντιστάσεων ή στα μεγέθη των τρανζίστορ, μπορούν να προκαλέσουν τη δημιουργία κατασκευαστικών ελαττωμάτων. Στην περιοχή του ελέγχου της ορθής λειτουργίας ολοκληρωμένων κυκλωμάτων χρησιμοποιούνται οι ακόλουθοι ορισμοί, [3], [8]:

- Ελαττώματα (Defects): Είναι οι κατασκευαστικές ατέλειες και οι μόνιμες βλάβες που μπορούν να παρουσιαστούν κατά τη κατασκευαστική διαδικασία.
- Σφάλματα (Faults): Είναι οι μοντελοποιήσεις της επίδρασης των ελαττωμάτων στη συμπεριφορά των ολοκληρωμένων κυκλωμάτων.
- Λάθη (Errors): Είναι οι εσφαλμένες λογικές αποκρίσεις των ολοκληρωμένων κυκλωμάτων υπό την παρουσία σφαλμάτων στο κύκλωμα.



Σχήμα 3.1 Κατασκευαστικά ελαττώματα.

Οι τρόποι με τους οποίους σήμερα ανιχνεύουμε ενδεχόμενα σφάλματα σε κυκλώματα εξαρτώνται αρχικά από το μέγεθος των κυκλωμάτων. Τα μεγάλα κυκλώματα απαιτούν υπερβολικά υψηλό αριθμό δυνατών συνδυασμών στις εισόδους τους. Έτσι,

η εφαρμογή όλων των δυνατών συνδυασμών στις εισόδους του κυκλώματος και ο έλεγχος κάθε φορά της απόκρισης για το αν ανήκει σε αναμενόμενη τιμή, είναι μια διαδικασία τρομερά χρονοβόρα και δαπανηρή. Η εύρεση αποτελεσματικών αλγορίθμων που περιορίζουν σε έκταση το σύνολο των κατάλληλων συνδυασμών τιμών στις εισόδους αποτελεί μια καίρια βελτιστοποίηση καθώς διευκολύνουν σημαντικά τον έλεγχο ορθής λειτουργίας.

Γενικά σε ένα κύκλωμα ανιχνεύουμε ελαττωματικές συμπεριφορές ενεργοποιώντας πιθανά σφάλματα με κατάλληλες τιμές στις εισόδους και παρατηρώντας τις λανθασμένες αποκρίσεις στην έξοδο του κυκλώματος. Τα ελαττώματα που παρουσιάζονται στα κυκλώματα κατά τη διάρκεια της κατασκευαστικής διαδικασίας μπορούν να μοντελοποιηθούν ως εξής:

- Σφάλμα μόνιμου αγώγιμου τρανζίστορ: Ένα τρανζίστορ του κυκλώματος είναι μόνιμα σε αγώγιμη κατάσταση.
- Σφάλμα μόνιμα μη αγώγιμου τρανζίστορ: Ένα τρανζίστορ του κυκλώματος είναι μόνιμα σε μη αγώγιμη κατάσταση.
- Σφάλμα καθυστέρησης διάδοσης σήματος: Πρόκειται για τη καθυστέρηση που εμφανίζεται κατά τη διάδοση ενός σήματος σε κύκλωμα.
- Σφάλμα βραχυκύκλωσης: Πρόκειται για το βραχυκύκλωμα μεταξύ δύο κόμβων του κυκλώματος.
- Σφάλμα ανοιχτοκύκλωσης: Αφορά το ανοιχτοκύκλωμα που εμφανίζεται σε μια γραμμή διάδοσης σήματος στο κύκλωμα. Για παράδειγμα, ένα σφάλμα που προκαλείται σε κάποια γραμμή διάδοσης σήματος του κυκλώματος είναι πιθανό να δημιουργήσει στο σημείο εκείνο αντίσταση με μεγάλη τιμή, οδηγώντας σε αντιστατικό ανοιχτοκύκλωμα.

Ένας δείκτης για την αποτελεσματικότητα των τεχνικών ανίχνευσης είναι η κάλυψη σφαλμάτων (Fault Coverage) που εκφράζει το λόγο του αριθμού των ανιχνευόμενων σφαλμάτων προς τα συνολικά πιθανά σφάλματα στο κύκλωμα σύμφωνα με κάποιο μοντέλο σφαλμάτων. Η απαιτούμενη κάλυψη σφαλμάτων εξαρτάται από το εκάστοτε χρησιμοποιούμενο μοντέλο σφαλμάτων.

Αναλύσεις έχουν δείξει ότι το κόστος κατασκευής ανά τρανζίστορ μειώνεται συνεχώς, ενώ αντίθετα αυξάνεται το κόστος ελέγχου ορθής λειτουργίας ανά τρανζίστορ. Αυτό σημαίνει ότι για μια εταιρεία είναι μεγαλύτερο το κόστος για τον έλεγχο ορθής λειτουργίας παρά για την κατασκευή του τρανζίστορ. Σίγουρα κάτι τέτοιο δεν είναι επιθυμητό και για το σκοπό αυτό αναζητούνται κατάλληλες τεχνικές για τον έλεγχο ορθής λειτουργίας που να μειώνουν τον παράγοντα κόστος. Ο ενσωματωμένος αυτοέλεγχος (BIST-Built In Self Test) βοηθά σημαντικά στον έλεγχο ορθής λειτουργίας και τη μείωση του σχετικού κόστους. Αυτό πραγματοποιείται προσθέτοντας στο λειτουργικό κύκλωμα ένα μικρότερο κύκλωμα για τον έλεγχο της ορθής του λειτουργίας.

Ο έλεγχος ορθής λειτουργίας στα αναλογικά κυκλώματα είναι πιο δύσκολος από τον αντίστοιχο έλεγχο στα ψηφιακά κυκλώματα. Οι λόγοι για τους οποίους συμβαίνει αυτό είναι οι ακόλουθοι:

- Γνωρίζουμε ότι στα ψηφιακά κυκλώματα υπάρχουν δύο διακριτές καταστάσεις 0 / 1 κατά τη διάδοση ενός σήματος. Αυτό διευκολύνει αρκετά τον έλεγχο ορθής λειτουργίας σε αντίθεση με τα αναλογικά κυκλώματα όπου τα σήματα είναι συνεχή ως προς το χρόνο.
- Πολλές φορές τα αναλογικά κυκλώματα είναι μη γραμμικά και η απόκρισή τους εξαρτάται σημαντικά από παραμέτρους του κυκλώματος. Έτσι, αποκλίσεις στις κατασκευαστικές παραμέτρους του κυκλώματος, που ανήκουν όμως σε αποδεκτά όρια της τεχνολογίας, μπορεί να προκαλέσουν μη αποδεκτή μεταβολή της συμπεριφοράς τους.
- Τεχνικές σχεδίασης που βασίζονται στη δομική κατάτμηση του κυκλώματος είναι αποτελεσματικές για τον έλεγχο ορθής λειτουργίας στα ψηφιακά κυκλώματα. Δε συμβαίνει, όμως, το ίδιο και στα αναλογικά κυκλώματα καθώς επηρεάζουν την απόδοσή τους.
- Για τα ψηφιακά κυκλώματα υπάρχουν καθορισμένα και αποδεκτά μοντέλα σφαλμάτων. Αυτά τα μοντέλα αποτελούν τη βάση για την αναπαράσταση της συμπεριφοράς των ελαττωματικών κυκλωμάτων. Στον αναλογικό κόσμο, όμως, η αποδοτικότητα αυτών των μοντέλων είναι αμφισβητήσιμη. Αυτό έχει ως συνέπεια ο έλεγχος ορθής λειτουργίας να θεωρείται αυτοσχεδιασμός και να είναι συνήθως περισσότερο προσανατολισμένος στον έλεγχο των προδιαγραφών λειτουργίας.

- Στα ψηφιακά κυκλώματα τα σήματα εισόδου-εξόδου είναι λογικά σήματα (boolean). Στα αναλογικά κυκλώματα η σχέση των σημάτων εισόδου-εξόδου δεν είναι λογική και επομένως είναι αρκετά δύσκολο να μοντελοποιηθεί.
- Ο έλεγχος ορθής λειτουργίας στα αναλογικά κυκλώματα είναι χρονοβόρος και κοστίζει περισσότερο καθώς διαφορετικές προδιαγραφές ελέγχονται με διαφορετικούς τρόπους και συχνά απαιτείται πρόσθετο υλικό (hardware).
- Στα αναλογικά κυκλώματα δε γίνεται ακριβής έλεγχος ορθής λειτουργίας που να εξασφαλίζει ότι το κύκλωμα λειτουργεί χωρίς ελαττώματα. Τα ελαττώματα που δεν εντοπίζονται, θέτουν προβλήματα αξιοπιστίας και ποιότητας.
- Στα αναλογικά κυκλώματα ο εξοπλισμός αυτόματου ελέγχου ορθής λειτουργίας (ATE- Automatic Test Equipment) είναι συνήθως δαπανηρός.

Σχεδόν όλες οι τεχνικές ελέγχου είναι αποτελεσματικές στην ανίχνευση τοπικών σφαλμάτων που προκαλούν σημαντικές αποκλίσεις στην ονομαστική τιμή κάποιου δομικού στοιχείου του κυκλώματος. Σε ένα κύκλωμα υπάρχουν ωστόσο κατασκευαστικές αποκλίσεις στις τιμές των στοιχείων του, οι οποίες μας οδηγούν στο να θεωρήσουμε ότι κάθε στοιχείο του κυκλώματος δεν είναι δυνατόν να έχει μια συγκεκριμένη ονομαστική τιμή, αλλά ότι αυτή θα ανήκει σε ένα διάστημα ανοχής (Tolerance band) που οφείλουμε να αποδεχτούμε. Η εντός των ορίων ανοχής απόκλιση ενός μόνο στοιχείου του κυκλώματος, συνήθως δεν θα προκαλέσει λανθασμένη έξοδο. Τα παραμετρικά σφάλματα εμφανίζονται όταν φυσιολογικές αποκλίσεις στις τιμές των στοιχείων του κυκλώματος αθροιστικά προκαλούν σημαντική απόκλιση στη τιμή της εξόδου σε σχέση με την αναμενόμενη τιμή της. Παρόλα αυτά δεν είναι κάθε σύνολο από επιμέρους αποκλίσεις των στοιχείων του κυκλώματος ικανό να προκαλέσει λανθασμένη έξοδο. Μόνο εκείνες οι επιμέρους αποκλίσεις που προκαλούν σφάλμα εξόδου συγκροτούν τα παραμετρικά σφάλματα και αυτό ελέγχεται με τη βοήθεια των προσομοιώσεων. Γενικά, ο αριθμός των πιθανών παραμετρικών σφαλμάτων είναι άπειρος. Η κάλυψη σφαλμάτων, όσον αφορά τα παραμετρικά σφάλματα, δεν μπορεί να υπολογιστεί κατασκευάζοντας ένα μικρό αριθμό ολοκληρωμένων κυκλωμάτων και στη συνέχεια μελετώντας τα, ούτε προσομοιώνοντας ένα μικρό αριθμό από σφάλματα. Χρειάζονται πιθανοτικές τεχνικές που να μπορούν να αναλύσουν την επίδραση των παραμετρικών σφαλμάτων στη συμπεριφορά του κυκλώματος.

### 3.2. Τεχνικές Ελέγχου σε Αναλογικά Κυκλώματα

Για τον έλεγχο ορθής λειτουργίας των αναλογικών κυκλωμάτων χρησιμοποιούνται κυρίως δύο τεχνικές. Η πρώτη ονομάζεται έλεγχος ορθής λειτουργίας προσανατολισμένος σε ελαττώματα (Defect –Oriented Testing). Η τεχνική βασίζεται στην ανάλυση του αναλογικού κυκλώματος με την εισαγωγή ελαττωμάτων σε αυτό (IFA- Inductive Fault Analysis). Η τεχνική συνδυάζει την τοπολογία του κυκλώματος και τα δεδομένα των ελαττωμάτων ώστε να αποκτηθεί η πραγματική εικόνα της επίδρασης των σφαλμάτων στη συμπεριφορά του κάθε κυκλώματος. Αυτή η πληροφορία μπορεί να χρησιμοποιηθεί για την επίτευξη οικονομικότερων και αποδοτικότερων τεχνικών ελέγχου καθώς και για το σχεδιασμό κυκλωμάτων ανθεκτικών σε ελαττώματα. Τα αναλογικά κυκλώματα συχνά εκμεταλλεύονται διάφορες παραμέτρους των κυκλωματικών στοιχείων (για παράδειγμα συγκεκριμένες τιμές στις αντιστάσεις ή το μέγεθος των τρανζίστορ) για να πετύχουν τη καλύτερη δυνατή απόδοση. Βέβαια τέτοιες τεχνικές κάνουν το κύκλωμα τρωτό σε αρκετούς παράγοντες αφού η μέγιστη δυνατή απόδοση επιτυγχάνεται μόνο κάτω από βέλτιστες συνθήκες που είναι εξαιρετικά περιορισμένες σε σχέση με τα ψηφιακά κυκλώματα. Η δεύτερη τεχνική είναι ο έλεγχος των προδιαγραφών (Functional Testing) και είναι η πιο διαδεδομένη τεχνική για την επαλήθευση της απόδοσης, της ποιότητας και της εγκυρότητας ως προς τις προδιαγραφές των αναλογικών κυκλωμάτων.

Ο έλεγχος ορθής λειτουργίας προσανατολισμένος σε ελαττώματα μπορεί να κατηγοριοποιηθεί σαν μια τεχνική προσομοίωσης πριν από τον έλεγχο (Simulation Before Test – SBT). Έτσι, ελαττώματα εισάγονται στο κύκλωμα, ένα κάθε φορά, και καθορίζουν τις κατηγορίες ελαττωμάτων. Τα ελαττώματα προσομοιώνονται συνήθως σε ένα SPICE προσομοιωτή που δίνει πιο ακριβή αποτελέσματα αλλά έχει υψηλό χρονικό κόστος. Τα αποτελέσματα των προσομοιώσεων, όταν στο κύκλωμα υπάρχουν ελαττώματα, δημιουργούν ένα λεξικό ελαττωμάτων. Ένα ελάττωμα θεωρείται ότι έχει ανιχνευθεί όταν η απόκριση του κυκλώματος διαφέρει από την αναμενόμενη με βάση κάποιο προκαθορισμένο κριτήριο. Παράγοντες όπως το πόσο αντιπροσωπευτικά είναι τα ελαττώματα, πόσο ακριβής είναι ο προσομοιωτής και το κριτήριο διάκρισης του κυκλώματος σε ελαττωματικό ή μη, επηρεάζουν την αποτελεσματικότητα του λεξικού σφαλμάτων. Παρ' όλα αυτά το λεξικό σφαλμάτων



αποτελεί τη βάση για ένα δομημένο έλεγχο της ορθής λειτουργίας στα αναλογικά κυκλώματα.

### **3.3. Παραδοσιακές Τεχνικές Ελέγχου DAC Κυκλωμάτων**

Σε ένα DAC, κατά τη διαδικασία μετατροπής σήματος, παράγεται ένα αναλογικό σήμα έχοντας ως είσοδο ένα πεπερασμένο πλήθος bits (DAC resolution) της ψηφιακής λέξης εισόδου. Γενικά, ο ρυθμός μετατροπής είναι αντιστρόφως ανάλογος της ανάλυσης (resolution) του μετατροπέα (μεγαλύτερη ανάλυση έχει ως αποτέλεσμα αργό ρυθμό μετατροπής). Έτσι, όσα περισσότερα είναι τα bits της ψηφιακής λέξης εισόδου, τόσο περισσότερο καθυστερεί η απόκριση του κυκλώματος να εμφανιστεί στην έξοδο.

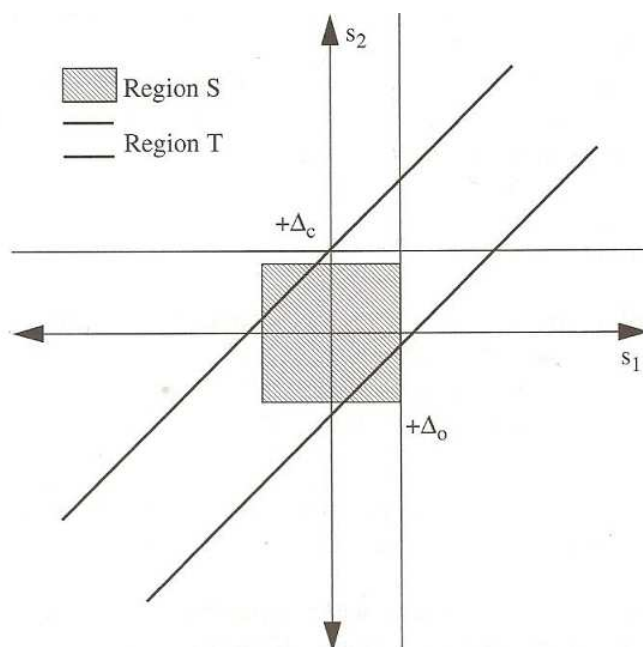
Υπάρχουν πολλές διαφορετικές τοπολογίες για μετατροπείς δεδομένων. Κάποιες από τις τεχνικές ελέγχου είναι σχεδιασμένες για συγκεκριμένες τοπολογίες και εμφανίζουν εκεί καλύτερα αποτελέσματα. Όπως συμβαίνει και με άλλα αναλογικά κυκλώματα και μεικτού σήματος κυκλώματα, οι μετατροπείς δεδομένων παραδοσιακά ελέγχονται χρησιμοποιώντας παραμετρικές τεχνικές [14-21]. Οι έλεγχοι ποικίλουν από τις παραμέτρους λειτουργικής απόδοσης μέχρι τις παραμετρικές τιμές στα μέρη του κυκλώματος του μετατροπέα.

Οι μετατροπείς δεδομένων χαρακτηρίζονται από παραμέτρους στατικής και δυναμικής απόδοσης. Έτσι, οι παράμετροι στατικής απόδοσης αφορούν τη σχέση εισόδου-εξόδου του μετατροπέα όπως είναι το κέρδος απολαβής, το offset, το INL και το DNL. Οι παράμετροι δυναμικής απόδοσης χαρακτηρίζουν τον μετατροπέα ως προς την ταχύτητα λειτουργίας. Όλα τα μέτρα απόδοσης εξετάζουν πιθανές αποκλίσεις στη χαρακτηριστική εισόδου/εξόδου του DAC από την ιδανική χαρακτηριστική. Τα αποτελέσματα έχουν δείξει ότι οι στατικές παράμετροι έχουν αντιμετωπιστεί καλύτερα από τις τεχνικές ελέγχου σε σχέση με τις δυναμικές παραμέτρους. Οι παραδοσιακές τεχνικές ελέγχου αποτελούνται είτε από απευθείας μέτρηση των παραμέτρων του κυκλώματος είτε από στατιστικές μετρήσεις. Οι απευθείας μέθοδοι περιλαμβάνουν σύγκριση των εξόδων του μετατροπέα με μια ιδανική τιμή. Ο έλεγχος πυκνότητας κώδικα (code density test) μετρά τη

γραμμικότητα του μετατροπέα, χρησιμοποιώντας ένα πλήρους κλίμακας σήμα εισόδου και παρατηρώντας την αναλογική έξοδο, [3].

### 3.4. Τεχνική Ελέγχου Βασισμένη σε Κώδικες

Η συγκεκριμένη τεχνική βασίζεται στην εισαγωγή διπλότυπου κώδικα δεδομένων. Γενικά η τεχνική μπορεί να επεκταθεί χρησιμοποιώντας και άλλους κώδικες, ανάλογα με τις ανάγκες ελέγχου. Έστω ότι  $s_1$  και  $s_2$  είναι δύο σήματα εξόδου τα οποία και συγκρίνονται. Μια αναπαράσταση της σύγκρισης αυτής παρατηρούμε στο Σχήμα 3.2, [3].



Σχήμα 3.2 Μοντέλο τεχνικής ελέγχου βασισμένης σε κώδικες.

Το κύκλωμα είναι αποδεκτό μόνο αν και οι δύο εξοδοί βρίσκονται κοντά στις αναμενόμενες τιμές εξόδου, θεωρώντας ότι είναι φυσιολογικό να υπάρχει ένα διάστημα ανοχής γύρω από κάθε τιμή του κυκλώματος.

Στην έξοδο του DAC θα μπορούσε να υπάρχει ένα επιπλέον κύκλωμα με το δικό του διάστημα ανοχής. Το κύκλωμα αυτό είναι ένας συγκριτής και ουσιαστικά ενεργοποιείται σε περίπτωση που τα δύο σήματα που συγκρίνονται δεν έχουν ίση τιμή. Με βάση την ανοχή του συγκριτή καθορίζεται ένα πεδίο αποδεκτών τιμών μέσα στο οποίο πρέπει να κυμαίνεται η έξοδος.

Ας θεωρήσουμε ότι το αποδεκτό διάστημα ανοχής των δυο εξόδων είναι  $\Delta_o$ . Εφόσον οι δυο ψηφιακές λέξεις που εφαρμόζουμε στην είσοδο είναι πανομοιότυπες, τότε αναμένουμε και οι δυο τιμές στις εξόδους να είναι ίδιες. Ας θεωρήσουμε επίσης ότι το αποδεκτό διάστημα ανοχής του συγκριτή είναι  $\Delta_c$ . Το διάστημα ανοχής στην έξοδο μπορεί να καθορίζεται από το χρήστη ή από τις προδιαγραφές της σχεδίασης και η ψηφιακή λέξη εισόδου που εφαρμόζουμε στο κύκλωμα καθορίζεται από την διαδικασία ελέγχου.

Το κύκλωμα είναι αποδεκτό εάν ισχύει ότι:

$$-\Delta_o \leq s_1, s_2 \leq \Delta_o \quad \text{Εξ. 3.1}$$

δηλαδή και οι δύο εξοδοί είναι κοντά στις αναμενόμενες τιμές. Κάθε παραμετρική απόκλιση στο κύκλωμα που οδηγεί τις δύο εξόδους να είναι στην ίδια περιοχή  $S$  του Σχήματος 3.2, δεν θεωρείται παραμετρικό σφάλμα.

Το κύκλωμα θα περάσει τον έλεγχο όταν:

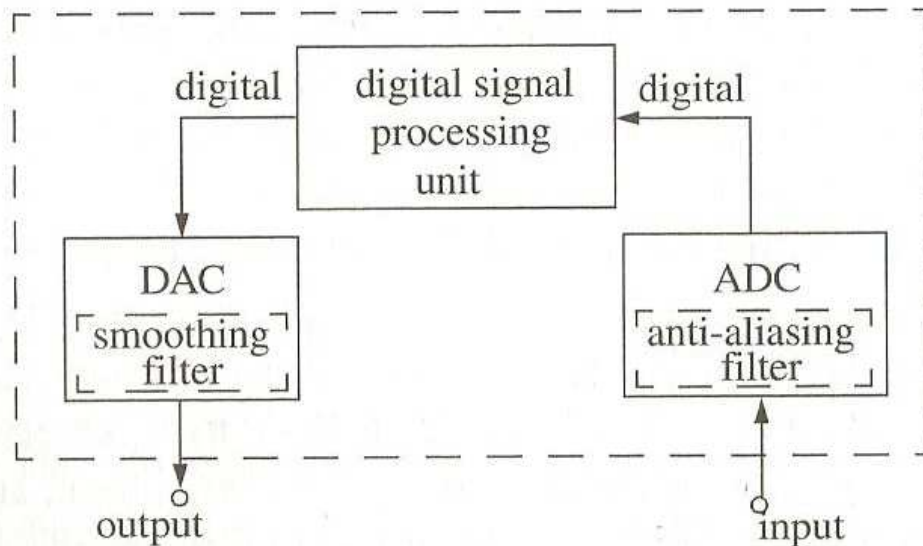
$$-\Delta_c \leq |s_1 - s_2| \leq \Delta_c \quad \text{Εξ. 3.2}$$

Η παραπάνω σχέση αναπαρίσταται στο Σχήμα 3.2 με την περιοχή  $T$  που καθορίζεται από τις δύο παράλληλες ευθείες. Όταν τα δύο σήματα  $s_1$  και  $s_2$  έχουν την ίδια τιμή, τότε η διαφορά τους είναι μηδέν, άρα ισχύει η εξίσωση 3.2. Αν στο κύκλωμα υπάρχει παραμετρικό σφάλμα και με την ίδια είσοδο προκύψουν δυο διαφορετικά σήματα στην έξοδο, τότε ελέγχω τη διαφορά των δύο σημάτων. Σε περίπτωση που η διαφορά τους  $|s_1 - s_2|$  είναι πολύ μικρή και δεν ξεπερνά το διάστημα ανοχής του συγκριτή, τότε το σφάλμα που υπάρχει στο κύκλωμα θεωρείται αδιάφορο. Αν όμως στο κύκλωμα υπάρχει σφάλμα που δημιουργεί δυο σήματα εξόδου των οποίων η διαφορά ξεπερνά τα όρια ανοχής του συγκριτή, τότε το σφάλμα στο κύκλωμα είναι σοβαρό και ανιχνεύεται.

### 3.5. Τεχνική Ελέγχου Loop-Back

Είναι μια κλασσική μέθοδος η οποία χρησιμοποιείται συχνά και αποτελεί τη βάση για ενσωματωμένο αυτοέλεγχο (BIST) σε κυκλώματα μεικτού σήματος. Η BIST τεχνική που προτάθηκε στην εργασία [15] είναι μια ενδιαφέρουσα παραλλαγή αυτής. Η

μέθοδος χρησιμοποιείται σε μεικτού σήματος ολοκληρωμένα κυκλώματα παρόμοια με αυτό που απεικονίζεται στο Σχήμα 3.3.



Σχήμα 3.3 Μεικτού σήματος ολοκληρωμένο κύκλωμα.

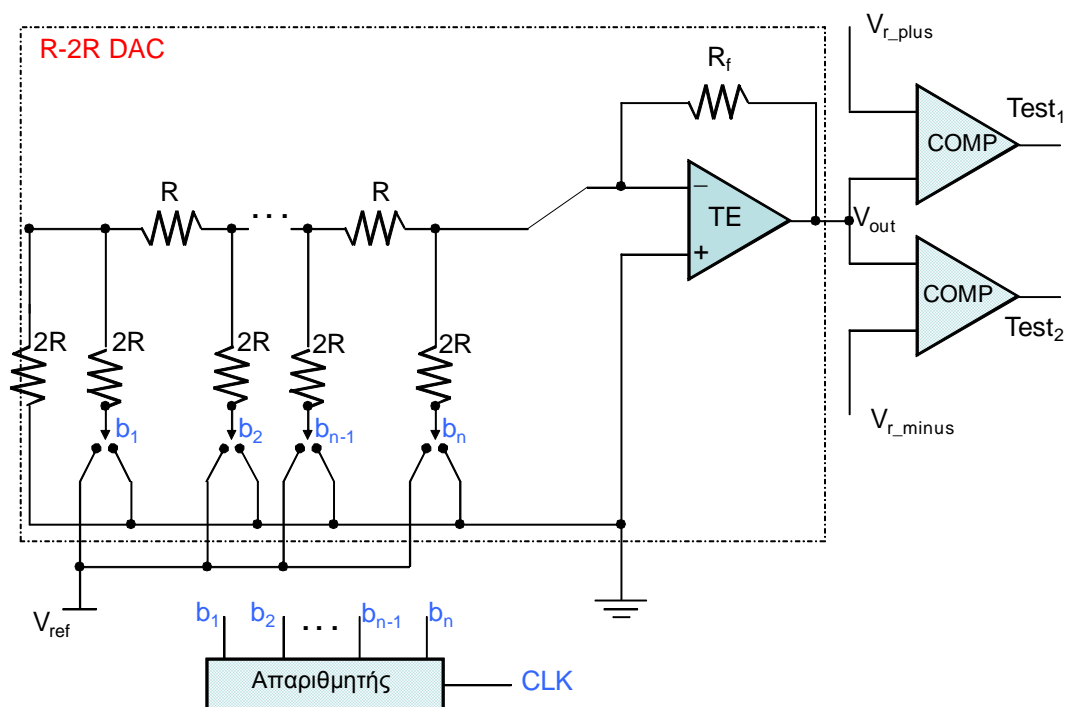
Αρχικά μια τάση εφαρμόζεται στην είσοδο ενός ADC. Στη συνέχεια η έξοδος του ADC ελέγχεται για μονοτονικότητα και γραμμικότητα χρησιμοποιώντας ένα σχετικά απλό ψηφιακό κύκλωμα. Η τεχνική υπολογίζει εύκολα τα σφάλματα DNL και INL σε ένα μετατροπέα, αλλά δεν είναι κατάλληλη για την μέτρηση της δυναμικής απόδοσης όπως η συχνότητα του κυκλώματος και το SNR. Στη συνέχεια, η ψηφιακή έξοδος του ADC τροφοδοτείται σε έναν DAC, ο οποίος την μετατρέπει σε αναλογική τάση. Έτσι, αν συγκρίνουμε το σήμα που δώσαμε στην είσοδο του ADC και το σήμα που πήραμε στην έξοδο του DAC, αυτά θα πρέπει να είναι ίσα. Σε περίπτωση που τα σήματα έχουν διαφορετική τιμή, έξω από κάποια όρια, τότε στο κύκλωμα υπάρχει σφάλμα το οποίο ανιχνεύεται. Φυσικά η τεχνική μπορεί εύκολα να εφαρμοστεί και με την αντίθετη φορά στο σήμα ελέγχου (από τον DAC στον ADC).

Ένα σημαντικό μειονέκτημα της παραπάνω τεχνικής είναι το γεγονός ότι υπάρχουν περιπτώσεις στις οποίες η μέθοδος δεν καταφέρνει να ανιχνεύσει σφάλμα. Αυτό συμβαίνει όταν στο κύκλωμα υπάρχει άρτιο πλήθος από σφάλματα, τα οποία έχουν την ιδιότητα να αναιρούνται. Έτσι, αν και υπάρχουν σφάλματα στο κύκλωμα, αυτά δεν εντοπίζονται. Υπάρχουν κάποιες ενδείξεις που φανερώνουν την πιθανή ύπαρξη

σφαλμάτων. Για παράδειγμα, η παρουσία ενός υπερβολικά χαμηλού κέρδους στον DAC και ταυτόχρονα η ύπαρξη ενός υπερβολικά υψηλού κέρδους στον ADC είναι ένδειξη πιθανού σφάλματος. Οι δυο ακραίες τιμές του κέρδους τελικά αθροίζονται και έχουν ως αποτέλεσμα το συνολικό κέρδος του κυκλώματος να έχει αποδεκτή τιμή τη στιγμή που στο κύκλωμα υπάρχουν σφάλματα.

### 3.6. Ενσωματωμένη Τεχνική για την Ανίχνευση Κατασκευαστικών Ελαττωμάτων σε R-2R DAC με τη χρήση Συγκριτή

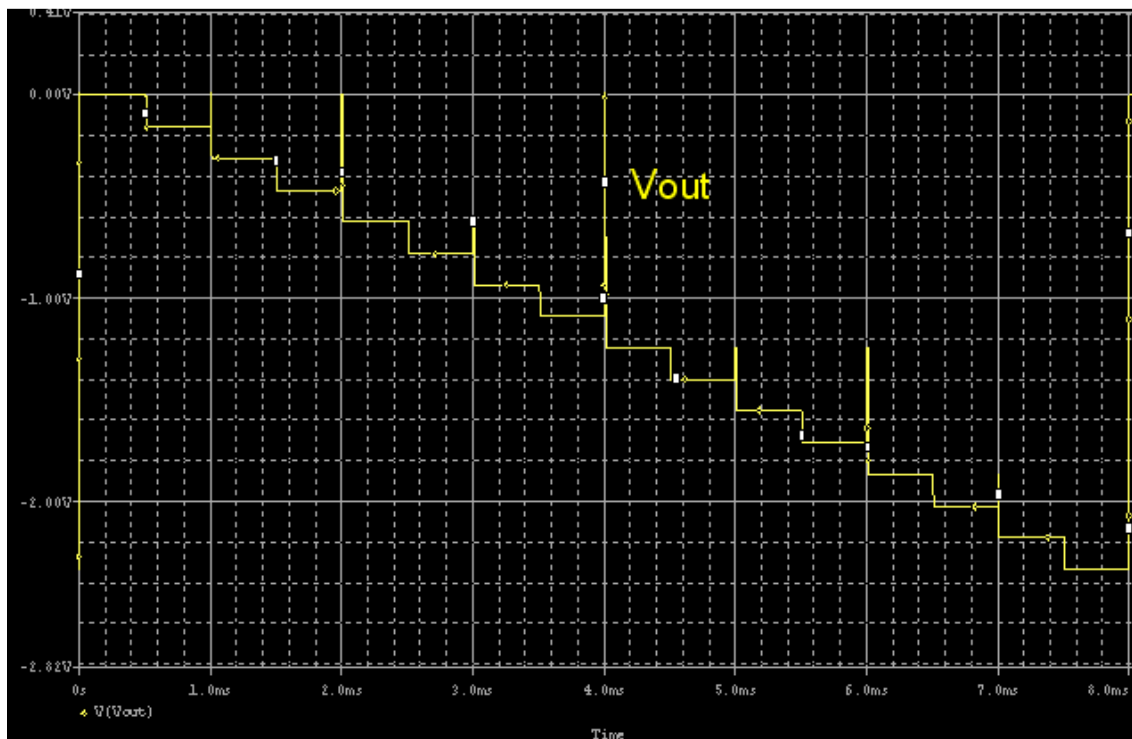
Η ενσωματωμένη τεχνική ανίχνευσης ελαττωμάτων που θα παρουσιαστεί σε αυτή την ενότητα στηρίζεται στη χρήση ενός πρόσθετου κυκλώματος συγκριτή (Comparator - COMP) στη τοπολογία ενός R-2R DAC, [11]. Η τοπολογία του κυκλώματος παρουσιάζεται στο Σχήμα 3.4.



Σχήμα 3.4 Τοπολογία R-2R DAC.

Χρησιμοποιούμε έναν τελεστικό ενισχυτή LM741 ο οποίος συνδέεται σε αναστρέφουσα συνδεσμολογία και λειτουργεί ως αθροιστής. Ο αθροιστής ουσιαστικά αθροίζει τις τάσεις των κλάδων που συνδέονται με τη  $V_{ref}$  και παράγει στην έξοδο την αναλογική τάση  $V_{out}$ , η οποία απεικονίζεται στο Σχήμα 3.5.

Για τον έλεγχο του R-2R DAC δίνονται στην είσοδο όλες οι κωδικές λέξεις σε αύξουσα σειρά. Ο συγκριτής, συγκρίνει την τελική τιμή της εξόδου του DAC με δύο τιμές αναφοράς που καθορίζονται με βάση τα όρια ανοχής μέσα στα οποία αναμένεται (επιτρέπεται) να βρίσκεται η έξοδος μετά από τη συγκεκριμένη μετάβαση. Τα όρια ανοχής έχουν προσδιοριστεί με βάση στατιστικές προσομοιώσεις στο κύκλωμα του DAC. Αν η σύγκριση δείξει ότι η τελική τιμή είναι εκτός ορίων τότε ο μετατροπέας χαρακτηρίζεται ως ελαττωματικός.



Σχήμα 3.5 Απόκριση R-2R DAC όταν δεν υπάρχουν σφάλματα.

Στόχος μας είναι να παρουσιάσουμε μια τεχνική ανίχνευσης σφαλμάτων σε ένα τέτοιο κύκλωμα. Για το λόγο αυτό ακολουθούμε τη μέθοδο ανάλυσης με την εισαγωγή σφαλμάτων (IFA - Inductive Fault Analysis).

Εισάγουμε στο κύκλωμα πιθανά σφάλματα, ένα κάθε φορά. Στη συνέχεια, εκτελούμε SPICE προσομοίωση ώστε να δούμε την επιρροή τους στην έξοδο του κυκλώματος. Διαπιστώνουμε ότι μεταβολές στις ονομαστικές τιμές των αντιστάσεων έχουν ως αποτέλεσμα η κυματομορφή της εξόδου να μεταβάλλεται, με την τιμή της αναλογικής

τάσης εξόδου  $V_{out}$  να μην καταλήγει πάντα στα  $-2.3332V$ , που είναι η τελική τιμή της τάσης εξόδου στη fault-free περίπτωση.

Βέβαια, γνωρίζουμε ότι κατά την κατασκευαστική διαδικασία οι αντιστάσεις από τη φύση τους είναι πιθανόν να έχουν πολύ μικρές αποκλίσεις στις ονομαστικές τους τιμές. Αυτές οι μικρές αποκλίσεις τιμών επηρεάζουν την έξοδο του κυκλώματος, αλλά όχι τόσο σημαντικά. Επειδή δεν μπορούμε να αποφύγουμε την ύπαρξη τέτοιων αποκλίσεων, θεωρούμε ότι μια μεταβολή στις τιμές των αντιστάσεων κατά  $\pm 5\%$  της αρχικής τους τιμής είναι αποδεκτή.

Παρατηρούμε ότι προκύπτουν δύο ακραίες τιμές που καθορίζουν τα επιτρεπτά όρια μέσα στα οποία κυμαίνεται η τελική τιμή της τάσης εξόδου. Ονομάζουμε  $V_{R\_PLUS}$  τη μεγαλύτερη τιμή από τις δύο και  $V_{R\_MINUS}$  τη μικρότερη.

Εκμεταλλευόμενοι τη διαφοροποίηση κάθε φορά της αναλογικής τάσης εξόδου σε σχέση με την αναμενόμενη τιμή, θα μπορούσαμε να ανιχνεύσουμε πιθανά σφάλματα που έχουν συμβεί στο κύκλωμά μας. Φυσικά η διαφοροποίηση αυτή θα πρέπει να θέτει την τάση εξόδου  $V_{out}$  έξω από τα επιτρεπτά όρια που προσδιορίστηκαν νωρίτερα. Αν για οποιοδήποτε σφάλμα που εισαγάγαμε στο κύκλωμα, η τάση εξόδου φεύγει έξω από τα επιτρεπόμενα όρια, τότε θεωρούμε ότι το σφάλμα έχει ανιχνευθεί. Με σκοπό να ανιχνεύουμε αυτόματα την ύπαρξη πιθανών σφαλμάτων στο κύκλωμα, προσθέσαμε στην έξοδο του R-2R DAC ένα κύκλωμα συγκριτών.

Το πρόσθετο κύκλωμα αποτελείται από δύο συγκριτές MAX907 οι οποίοι ελέγχουν την έξοδο του DAC. Ο πρώτος συγκριτής ελέγχει αν η έξοδος είναι μικρότερη από τη τιμή  $V_{R\_PLUS}$ . Αν  $V_{R\_PLUS} > V_{out}$  τότε το σήμα test1 λαμβάνει τιμή  $-6V$ , δηλαδή λογικό 1. Διαφορετικά παίρνει τιμή  $0V$ , λογικό 0. Αντίστοιχα, ο δεύτερος συγκριτής ελέγχει αν η έξοδος είναι μεγαλύτερη από τη τιμή  $V_{R\_MINUS}$ . Αν  $V_{out} > V_{R\_MINUS}$  τότε το σήμα test2 λαμβάνει τιμή  $-6V$ , δηλαδή λογικό 1. Διαφορετικά παίρνει τιμή  $0V$ , δηλαδή λογικό 0. Έτσι, παρατηρώντας τις εξόδους των δύο συγκριτών μπορούμε να αντιληφθούμε αν υπάρχει σφάλμα στο κύκλωμά μας ή όχι. Συγκεκριμένα αν ανιχνεύσουμε 0 σε ένα από τα δύο σήματα test1, test2 τότε το κύκλωμα περιέχει σφάλμα. Η περίπτωση που και τα δύο σήματα λαμβάνουν τιμή 1, είναι η περίπτωση

που το κύκλωμα είναι απαλλαγμένο από σφάλματα. Τέλος, η περίπτωση που και τα δύο σήματα είναι 0 δε συμβαίνει ποτέ, καθώς δεν είναι δυνατόν η αναλογική τάση εξόδου  $V_{out}$  να είναι μεγαλύτερη από τη μέγιστη και μικρότερη από την ελάχιστη τιμή.

Ωστόσο, παρατηρούμε ότι για ορισμένες αντιστάσεις, αυξάνοντας ή μειώνοντας αντίστοιχα τις τιμές τους, η τελική τιμή της αναλογικής τάσης εξόδου  $V_{out}$  δε μεταβλήθηκε αρκετά ώστε να βγει έξω από τα όρια  $V_{R\_PLUS}$  και  $V_{R\_MINUS}$  (απροσδιόριστες τιμές). Δηλαδή αν και εισαγάγαμε σφάλμα στο κύκλωμα αυτό δεν ανιχνεύτηκε. Συνεπώς, διακρίνουμε δύο είδη αντιστάσεων: εκείνες που καθώς μεταβάλλουμε την τιμή τους μπορούν και ανιχνεύονται από το κύκλωμα αφού η  $V_{out}$  είναι έξω από τα όρια και εκείνες που αν και μεταβάλλουμε τη τιμή τους δε ανιχνεύονται αφού η  $V_{out}$  συνεχίζει να είναι μέσα στα όρια.

Θα εξετάσουμε κατά πόσο διακυμάνσεις των τιμών τους μέσα σε αυτό το εύρος επιδρούν στα χαρακτηριστικά λειτουργίας του DAC (DNL, INL, απολαβή, μετατόπιση κ.τ.λ.). Αν επιδρούν και δεν ανιχνεύονται τότε τα σχετικά σφάλματα είναι οριστικά μη ανιχνεύσιμα. Αν όμως δεν επιδρούν στα χαρακτηριστικά λειτουργίας και δεν ανιχνεύονται, τότε χαρακτηρίζονται ως αδιάφορα.

Μπορούμε τελικά να διακρίνουμε 3 είδη σφαλμάτων:

**Ανιχνεύσιμα:** Είναι εκείνα που μεταβάλλαμε την τιμή της αντίστασης και η τελική τιμή της αναλογικής τάσης εξόδου  $V_{out}$  βγήκε εκτός των ορίων  $V_{R\_PLUS}$  και  $V_{R\_MINUS}$ .

**Αδιάφορα:** Είναι εκείνα τα σφάλματα που αν και μεταβάλλαμε την τιμή της αντίστασης δεν ανιχνεύτηκαν. Εξετάζουμε τη χαρακτηριστική εισόδου-εξόδου για το συγκεκριμένο σφάλμα. Αν η μεταβολή στη τιμή της αντίστασης δεν επηρεάζει τη χαρακτηριστική εισόδου-εξόδου, η οποία είναι ίδια με την ιδανική χαρακτηριστική εισόδου-εξόδου, τότε το σφάλμα χαρακτηρίζεται αδιάφορο.

**Μη ανιχνεύσιμο:** Είναι εκείνο το σφάλμα που μεταβάλλοντας την τιμή της αντίστασης δεν ανιχνεύτηκε από το κύκλωμα ανίχνευσης σφαλμάτων. Παράλληλα, εξετάζοντας τη χαρακτηριστική εισόδου-εξόδου για τη συγκεκριμένη τιμή αντίστασης βρέθηκαν χαρακτηριστικά του DAC που έχουν απόκλιση μεγαλύτερη από 10% σε σχέση με την απαλλαγμένη από σφάλματα περίπτωση.

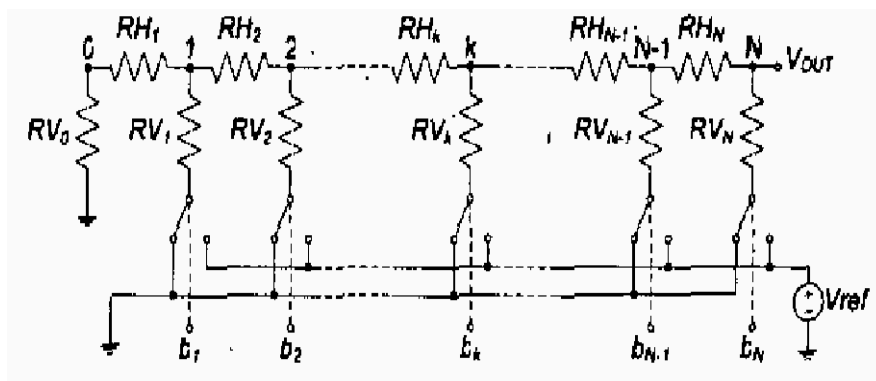


### 3.7. Τεχνική για Επιδιόρθωση R-2R DAC

Ένας DAC αποτελεί σημαντικό δομικό στοιχείο που μπορεί να βρεθεί σχεδόν σε κάθε σύγχρονο σύστημα, διαδραματίζοντας σπουδαίο ρόλο στη συνολική του απόδοση. Η ποιότητα ενός DAC χαρακτηρίζεται από τα σφάλματα INL και DNL που ανιχνεύονται στο κύκλωμα καθώς και από άλλες παραμέτρους όπως το δυναμικό διάστημα (Dynamic Range), το λόγο σήματος προς θόρυβο (SNR), το χρόνο μετατροπής της ψηφιακής λέξης εισόδου σε αναλογική έξοδο κ.α.

Η δημιουργία ενός γραμμικού DAC με υψηλή απόδοση απαιτεί ακριβές κατασκευαστικές διαδικασίες (πχ. laser trimming), [20]. Στην εργασία [9], έχει προταθεί μια νέα τεχνική που βελτιστοποιεί έναν συμβατικό R-2R DAC ανεξάρτητα από το διάστημα ανοχής στη τιμή των αντιστάσεων του κυκλώματος και τον αριθμό των bit της ψηφιακής λέξης εισόδου του DAC. Η τεχνική αυτή προσθέτει στη συμβατική R-2R αρχιτεκτονική επιπλέον κλάδους αντιστάσεων για επιδιόρθωση, [21]. Η αρχιτεκτονική που προκύπτει, βασίζεται αυστηρά στην R-2R τοπολογία και είναι ικανή να προσφέρει υψηλές επιδόσεις σε όρους INL και DNL με σχετικά αποδεκτό κόστος.

Κάνοντας την υπόθεση ότι η αντίσταση των διακοπών είναι μηδενική, η αρχιτεκτονική στην οποία βασίζεται η τεχνική απεικονίζεται στο Σχήμα 3.6.



Σχήμα 3.6 Τοπολογία συμβατικού R-2R DAC N-bits.

Παρατηρούμε ότι η αντίσταση στα αριστερά του κόμβου-k ορίζεται από τον τύπο:

$$RL_k = \begin{cases} RV_0, & k=0 \\ RV_k + (RH_k + RL_{k-1}), & k=1,2,\dots,N \end{cases} \quad \text{Εξ. 3.5}$$

ενώ η τάση εξόδου όταν το k-bit είναι ενεργό είναι:

$$V_{OUT}(k) = V_{ref} \cdot Q_k \quad \text{Εξ. 3.6}$$

όπου

$$Q_k = \frac{RH_k + RL_{k-1}}{RV_k + (RH_k + RL_{k-1})} \times \prod_{m=k+1}^N \frac{RV_m}{RV_m + (RH_m + RL_{m-1})} \quad \text{Εξ. 3.7}$$

Επομένως, η τάση εξόδου για κάθε πιθανή ψηφιακή λέξη εισόδου D με τη συνεισφορά όλων των bits ( $b_1, b_2, \dots, b_N$ ) ισούται με:

$$V_{OUT}(D) = \sum_{k=1}^N b_k V_{OUT}(k), \quad D = \sum_{k=1}^N b_k 2^{k-1} \quad \text{Εξ. 3.8}$$

Με τη βοήθεια των παραπάνω σχέσεων μπορούμε εύκολα να εκφράσουμε το INL και το DNL σφάλμα σε LSB, ως εξής:

$$INL = \max \left| \frac{V_{OUT}(D) - V_{OUT}(0)}{V_{ref}} - \frac{D}{2^N} \right| \quad \text{Εξ. 3.9}$$

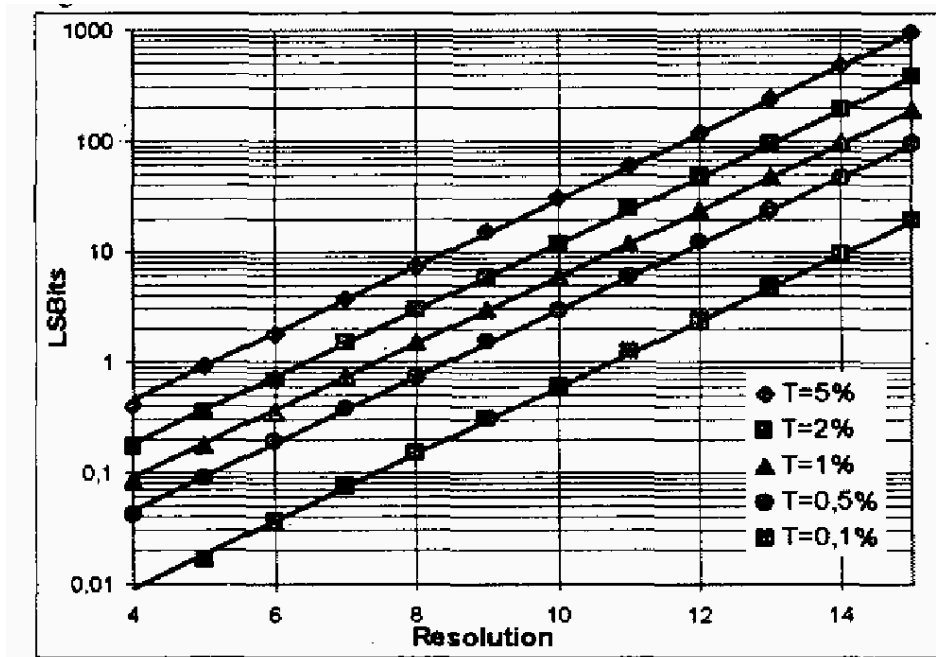
όπου  $0 < D < 2^N - 1$

$$\text{και} \quad DNL = \max \left| \frac{V_{OUT}(D+1) - V_{OUT}(D)}{V_{ref}} - 2^{N-1} - 1 \right| \quad \text{Εξ. 3.10}$$

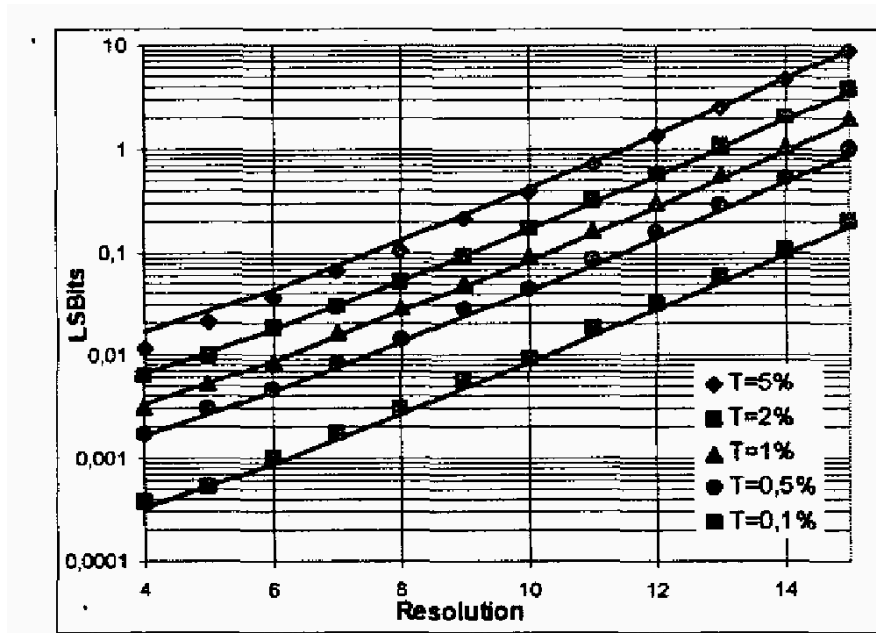
όπου  $0 < D < 2^N - 2$ .

Οι παραπάνω τύποι εφαρμόστηκαν σε προσομοιώσεις για ένα εύρος τιμών του διαστήματος ανοχής των αντιστάσεων (Tolerance – T) και του αριθμού των bits της ψηφιακής λέξης εισόδου (Resolution). Από την στατιστική επεξεργασία των αποτελεσμάτων προέκυψαν διαγράμματα όπου απεικονίζεται η μέση τιμή και η διακύμανση του INL σφάλματος ως συνάρτηση του διαστήματος ανοχής T στις τιμές

των αντιστάσεων και του πλήθους  $N$  των bits της ψηφιακής λέξης εισόδου. Τα διαγράμματα αυτά παρουσιάζονται στα Σχήματα 3.7 και 3.8.

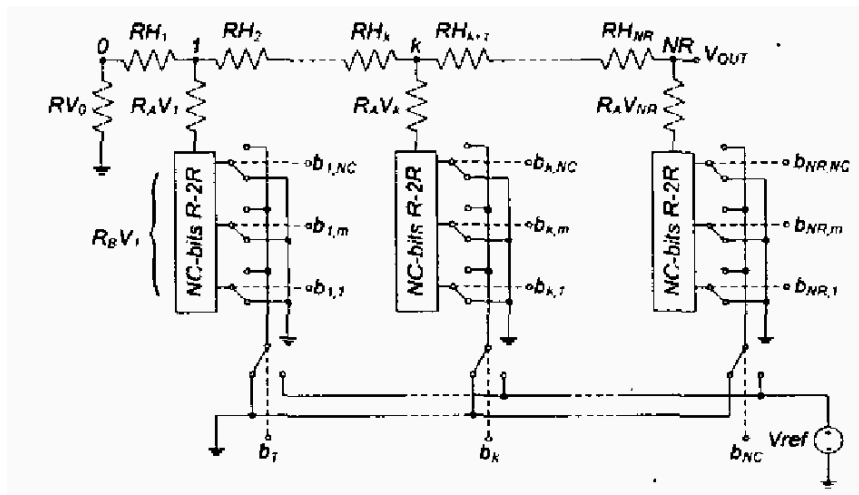


Σχήμα 3.7 Μέση τιμή σφάλματος INL συναρτήσει του αριθμού των bits της ψηφιακής λέξης εισόδου (Resolution) και του διαστήματος ανοχής στις τιμές των αντιστάσεων του κυκλώματος (Tolerance).



Σχήμα 3.8 Διακύμανση σφάλματος INL συναρτήσει του αριθμού των bits της ψηφιακής λέξης εισόδου (Resolution) και του διαστήματος ανοχής στις τιμές των αντιστάσεων του κυκλώματος (Tolerance).

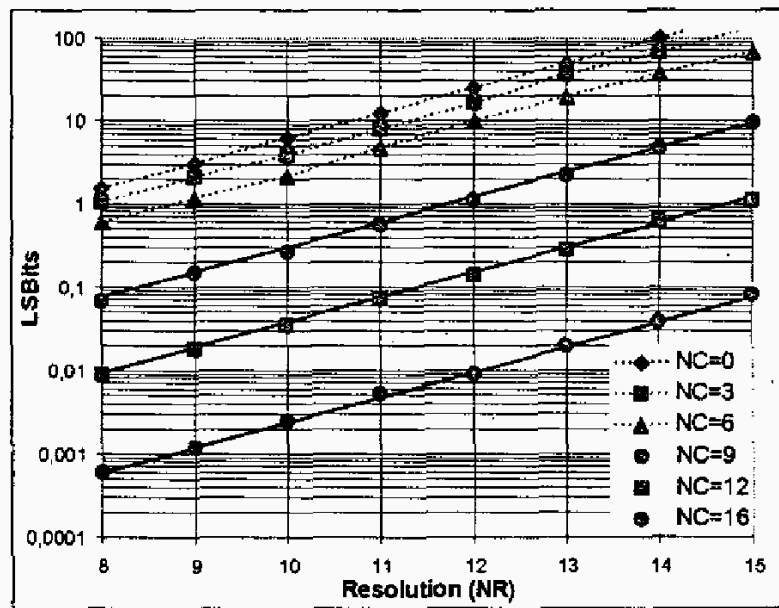
Η προτεινόμενη αρχιτεκτονική απεικονίζεται στη Σχήμα 3.9. Παρατηρούμε ότι διατηρείται η βασική τοπολογία που παρουσιάστηκε στο Σχήμα 3.6 με τη διαφορά όμως ότι κάθε κλάδος του NR-bits DAC αντικαταστάθηκε από ένα δικτύωμα NC-bits R-2R ακολουθούμενο από μια αντίσταση ( $R_A V_k$ ). Η αντίσταση  $R_A V_k$  έχει την μισή τιμή της αντίστασης  $R V_k$  της αρχικής τοπολογίας. Στόχος της τεχνικής είναι η μεταβολής της τάσης αναφοράς κάθε NC-bits δικτύωμα, αναθέτοντας μια διαφορετική ψηφιακή λέξη στον αντίστοιχο NC-bits δικτύωμα.



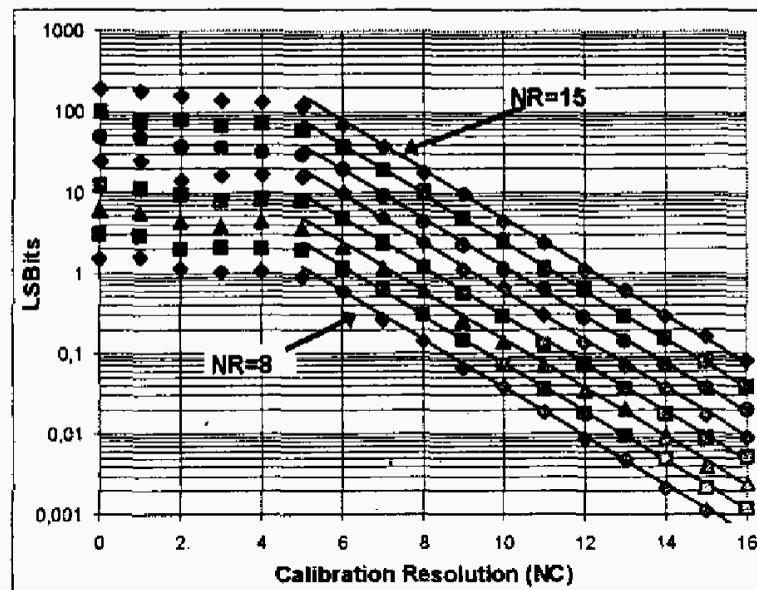
Σχήμα 3.9 Προτεινόμενη αρχιτεκτονική για επιδιόρθωση.

Γενικά η ύπαρξη σφάλματος σε ένα κύκλωμα έχει ως άμεση συνέπεια την απόκλιση στην τιμή της τάσης εξόδου. Έτσι, η ύπαρξη παραμετρικών σφαλμάτων (αποκλίσεων στις ονομαστικές τιμές των αντιστάσεων) επιφέρει μεταβολή στην τιμή της τάσης εξόδου και συνεπώς αλλαγή στη συμπεριφορά του κυκλώματος. Για τον παραπάνω DAC, αθροιστικά η συνεισφορά κάθε bit (κλάδου) στην τάση εξόδου μπορεί να καθοριστεί έτσι ώστε να οδηγήσει την συνολική τάση εξόδου σε μια αναμενόμενη (αποδεκτή) τιμή, σε περίπτωση που στο κύκλωμα ανιχνευθεί παραμετρικό σφάλμα που την μεταβάλλει. Το μήκος κάθε κλάδου επιδιόρθωσης επιλέγεται έτσι ώστε να επιτευχθεί η επιθυμητή γραμμικότητα.

Στόχος της προτεινόμενης τεχνικής είναι ο υπολογισμός της  $DC_k$  λέξης επιδιόρθωσης που οδηγεί τον  $k$ -κλάδο επιδιόρθωσης να συνεισφέρει μια τάση στην έξοδο του NC-bits R-2R δικτύωματος, που η τιμή του να πλησιάζει στην αναμενόμενη. Στην εργασία χρησιμοποιήθηκε το ίδιο μήκος για όλους τους κλάδους επιδιόρθωσης, χωρίς αυτό να είναι υποχρεωτικό. Η στατιστική ανάλυση των αποτελεσμάτων προσομοίωσης έδειξε ότι αυξάνοντας την ανάλυση των κλάδων επιδιόρθωσης, δηλαδή αυξάνοντας τα bits των NC-bits R-2R δικτυωμάτων στους κλάδους επιδιόρθωσης, η γραμμικότητα του DAC σε όρους INL και DNL ακολουθεί εκθετική βελτίωση. Το Σχήμα 3.10 απεικονίζει τη μέση τιμή του σφάλματος INL για ανοχή στις τιμές των αντιστάσεων  $T=0.01\%$  (1%) και για διαφορετικό πλήθος bits των NC-bits R-2R δικτυωμάτων των κλάδων επιδιόρθωσης.



Σχήμα 3.10 Μέση τιμή σφάλματος INL συναρτήσει της ανάλυσης του DAC (NR-bits) για διαφορετικό πλήθος bits των R-2R δικτυωμάτων (NC-bits) και ανοχή στις τιμές των αντιστάσεων 1%.



Σχήμα 3.11 Μέση τιμή σφάλματος INL συναρτήσει του πλήθους bits των R-2R δικτυωμάτων (NC-bits) για διαφορετική ανάλυση του DAC (NR-bits) και ανοχή στις τιμές των αντιστάσεων 1%.

Στο Σχήμα 3.11 παρατηρούμε ότι η εκθετική βελτίωση στην τιμή του INL εντοπίζεται για ανάλυση πάνω από 5 bits. Σε όλη την περιοχή όπου  $NC < 5$  bits, η βελτίωση είναι αμελητέα.

Παρατηρούμε ότι για  $NC < 5$  η γραφική παράσταση αποτελείται από διακριτά σημεία και αυτό οφείλεται στο γεγονός ότι ο αλγόριθμος βαθμονόμησης δεν καταφέρνει να μεταβάλλει τις τάσεις αναφοράς των κλάδων επιδιόρθωσης, όταν η ανάλυση δεν είναι επαρκής. Για το λόγο αυτό όλες οι λέξεις επιδιόρθωσης ορίζονται να έχουν μήκος  $2^{NC} - 1$ .

Από τις προσομοιώσεις προέκυψε ότι η θέση των διακριτών σημείων στα παραπάνω διαγράμματα και επομένως το ελάχιστο μήκος που απαιτείται για τους κλάδους επιδιόρθωσης έτσι ώστε να βελτιωθεί η γραμμικότητα του DAC εξαρτάται από το διάστημα ανοχής στις τιμές των αντιστάσεων.

Η συγκεκριμένη αρχιτεκτονική μπορεί να εφαρμοστεί είτε σε DAC τάσης είτε σε DAC ρεύματος. Η διαδικασία επιδιόρθωσης θα μπορούσε να επεκταθεί ώστε να δώσει καλύτερη απόδοση. Η χρήση ενός αλγορίθμου που επιλέγει τις κατάλληλες λέξεις επιδιόρθωσης, δίνει το βέλτιστο άθροισμα επιμέρους τάσεων οι οποίες όταν προστίθενται, δίνουν μια συνολική τάση εξόδου με αποδεκτή τιμή. Σύμφωνα με τις προσομοιώσεις, τα λιγότερης σημασίας bits (LSB) δεν επιδρούν στην επιλογή των λέξεων επιδιόρθωσης.

### **3.8. Τεχνική Τοπικής Διόρθωσης Αντιστάσεων σε R-2R DAC**

Στην εργασία [17] αναπτύσσεται αρχικά το μοντέλο ενός γραμμικού δικτύωματος R-2R DAC με βάση το λόγο των πραγματικών τιμών των ζευγών R και 2R αντιστάσεων που συνδέονται σε κάθε κόμβο του δικτύωματος. Γνωρίζουμε επίσης ότι κάθε bit της ψηφιακής λέξης εισόδου έχει διαφορετική βαρύτητα στον τρόπο που επηρεάζει την έξοδο. Έτσι, κάθε αντίσταση με παραμετρικό σφάλμα διορθώνεται (trimming) με βάση τη σχέση που υπάρχει μεταξύ του βάρους του σχετικού bit της ψηφιακής λέξης και του λόγου των πραγματικών τιμών του σχετικού ζεύγους αντιστάσεων στο δίκτυωμα.

## ΚΕΦΑΛΑΙΟ 4. ΤΕΧΝΙΚΕΣ ΓΙΑ ΑΝΙΧΝΕΥΣΗ ΚΑΙ ΔΙΟΡΘΩΣΗ ΠΑΡΑΜΕΤΡΙΚΩΝ ΣΦΑΛΜΑΤΩΝ ΣΕ R-2R DAC

---

4.1 Εισαγωγή

4.2 Σχεδίαση R-2R Κυκλώματος DAC

4.3 Τεχνική Ανίχνευσης και Διόρθωσης Ελαττωματικών Αντιστάσεων σε R-2R DAC

4.4 Πειραματικά Αποτελέσματα Τεχνικής Ανίχνευσης και Διόρθωσης Ελαττωματικών Αντιστάσεων σε R-2R DAC

4.5 Διόρθωση Παραμετρικών Σφαλμάτων στις Αντιστάσεις με τη Χρήση Διακοπών

4.6 Τεχνική Τοπικής Διόρθωσης στις Τιμές των Αντιστάσεων

4.6 Πειραματικά Αποτελέσματα Τεχνικής Τοπικής Διόρθωσης στις Τιμές των Αντιστάσεων

---

### 4.1 Εισαγωγή

Οι DAC είναι σημαντικά κυκλώματα καθώς αποτελούν δομικά μέρη πολλών σύγχρονων συστημάτων. Σε ένα κύκλωμα που περιλαμβάνει ένα DAC, η συνεισφορά του δεύτερου στη συνολική απόδοση του κυκλώματος είναι κρίσιμη. Αυτό οφείλεται στο γεγονός ότι η ύπαρξη ελαττωματικού DAC σε ένα κύκλωμα μπορεί να επιβαρύνει την απόδοση του κυκλώματος ως προς την αξιόπιστη λειτουργία του, το κόστος που ενδεχόμενα μπορεί να εισάγει, την ταχύτητα λειτουργίας του κυκλώματος, την κατανάλωση ενέργειας, την κακή γραμμικότητα καθώς και την περιορισμένη ακρίβειά του. Επομένως, η προσπάθεια για κατασκευή DAC με χαμηλό κόστος και υψηλή απόδοση είναι ένα σοβαρό ζήτημα και αποτελεί κίνητρο για κάθε κατασκευαστή κυκλωμάτων.

Όπως περιγράψαμε και σε προηγούμενα κεφάλαια, ένα ποσοστό των ολοκληρωμένων κυκλωμάτων που παράγονται κατά την κατασκευαστική διαδικασία, παρουσιάζουν κατασκευαστικά ελαττώματα και ατέλειες. Αυτό σημαίνει ότι τα στοιχεία που απαρτίζουν ένα



κύκλωμα εμφανίζουν αποκλίσεις στις ονομαστικές τιμές τους εξαιτίας διακυμάνσεων στην κατασκευαστική διαδικασία (process variation). Το γεγονός αυτό συνολικά έχει ως αποτέλεσμα το κύκλωμα να παρουσιάζει απόκλιση σε σχέση με την αναμενόμενη συμπεριφορά του. Τα σφάλματα σε ένα κύκλωμα που οφείλονται στις ανωτέρω διακυμάνσεις ονομάζονται παραμετρικά σφάλματα (parametric faults). Η συμπεριφορά ενός κυκλώματος μπορεί εύκολα να μελετηθεί εξετάζοντας την απόκρισή του. Τα μέτρα με βάση τα οποία εξετάζουμε αν το κύκλωμα παρουσιάζει αναμενόμενη συμπεριφορά (λειτουργεί κανονικά) συγκροτούν το σύνολο των χαρακτηριστικών του κυκλώματος.

Συγκεκριμένα για τους DAC, όπως παρουσιάστηκε στο Κεφάλαιο 2, τα χαρακτηριστικά που καθορίζουν τις προδιαγραφές λειτουργίας τους είναι: η διαφορική μη-γραμμικότητα (DNL), η μη-γραμμικότητα ολοκλήρωσης (INL), η μετατόπιση (Offset), το σφάλμα απολαβής (Gain Error), η καθυστέρηση (Latency), ο λόγος σήματος προς θόρυβο (SNR), το δυναμικό εύρος (Dynamic Range) και η μονοτονικότητα (Monotonicity). Κάθε ένα από τα παραπάνω χαρακτηριστικά είναι κρίσιμο και χαρακτηρίζει κατά πόσο το κύκλωμα λειτουργεί κανονικά ή αποκλίνει από την προσδοκώμενη συμπεριφορά. Ωστόσο δεν είναι εύκολη (ή εφικτή) η μέτρηση όλων των προδιαγραφών μαζί ώστε να αποφανθούμε τελικά για το κύκλωμα. Στη συγκεκριμένη εργασία επιλέγουμε να χαρακτηρίσουμε έναν R-2R DAC με κριτήριο δύο από τις παραπάνω προδιαγραφές, το σφάλμα DNL και το σφάλμα INL, υιοθετώντας έτσι τυπικά μέτρα με τα οποία οι περισσότεροι ερευνητές αξιολογούν τους εκάστοτε DAC που μελετούν [3],[9].

#### 4.2. Σχεδίαση R-2R Κυκλώματος DAC

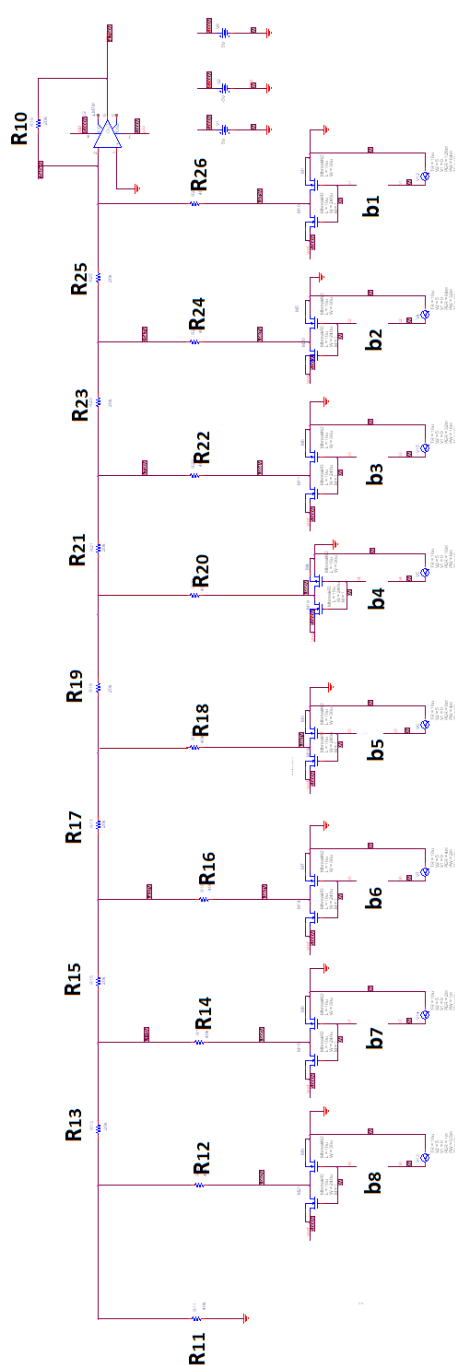
Στην παρούσα μελέτη προτείνονται δύο τεχνικές για την αντιμετώπιση παραμετρικών σφαλμάτων στους R-2R DAC. Οι τεχνικές αυτές στηρίζονται στη χρήση διακοπών στο κύκλωμα και εκμεταλλεύονται την συμμετρία της τοπολογίας του κυκλώματος.

Αρχικά σχεδιάσαμε έναν 8-bit R-2R DAC. Η τοπολογία του κυκλώματος παρουσιάζεται στο Σχήμα 4.1. Παρατηρούμε ότι στο κύκλωμα υπάρχουν 8 διακόπτες οι οποίοι εισάγουν τα bit της ψηφιακής λέξης εισόδου στο κύκλωμά μας. Αν κάποιο bit είναι 0, τότε ο αντίστοιχος διακόπτης συνδέει την αντίσταση στην τάση αναφοράς  $V_{ref} = 5V$ . Αν το bit είναι 1, τότε ο διακόπτης γειώνει την αντίσταση. Στο Σχήμα 4.1, το λιγότερο σημαντικό ψηφίο (LSB) αντιστοιχεί στην είσοδο  $b_8$  ενώ το περισσότερο σημαντικό ψηφίο (MSB) αντιστοιχεί στην

είσοδο  $b_1$ . Κάθε διακόπτης, που ουσιαστικά είναι ένας αναστροφέας, υλοποιείται χρησιμοποιώντας δύο τρανζίστορ (CD4007): ένα nMOS και ένα pMOS. Το pMOS τρανζίστορ χρησιμοποιείται για να φέρει στον κόμβο την τάση αναφοράς  $V_{ref} = 5V$  ενώ το nMOS τρανζίστορ για να φέρει στον κόμβο την τάση  $0V$  (γείωση).

Τα μεγέθη που χρησιμοποιήθηκαν για το nMOS τρανζίστορ στους διακόπτες είναι  $L=10\mu m$  και  $W=30\mu m$ . Αντίστοιχα τα μεγέθη για το pMOS τρανζίστορ είναι  $L=10\mu m$  και  $W=240\mu m$ .

Χρησιμοποιούμε επίσης έναν τελεστικό ενισχυτή LM741 ο οποίος συνδέεται σε αναστρέφουσα συνδεσμολογία και λειτουργεί ως αθροιστής. Ο αθροιστής ουσιαστικά αθροίζει τις τάσεις των κλάδων που συνδέονται με τη  $V_{ref}$  και παράγει στην έξοδο την αναλογική τάση  $V_{out}$ . Καθώς έχουμε αρνητική ανάδραση, η αντίσταση  $R_{10}$  συνδέει την έξοδο (ακροδέκτης 6) με την αναστρέφουσα είσοδο (ακροδέκτης 2) του τελεστικού. Για την υλοποίηση της αναστρέφουσας συνδεσμολογίας η μη αναστρέφουσα είσοδος (ακροδέκτης 3) συνδέεται με τη γείωση. Ο ακροδέκτης 4 συνδέεται με την τάση τροφοδοσίας  $-5V$  ενώ ο ακροδέκτης 7 με την τάση τροφοδοσίας  $+5V$ . Τέλος, ο ακροδέκτης 6 παρέχει την έξοδο  $V_{out}$ .



Σχήμα 4.1 Τοπολογία 8-bit R-2R DAC.

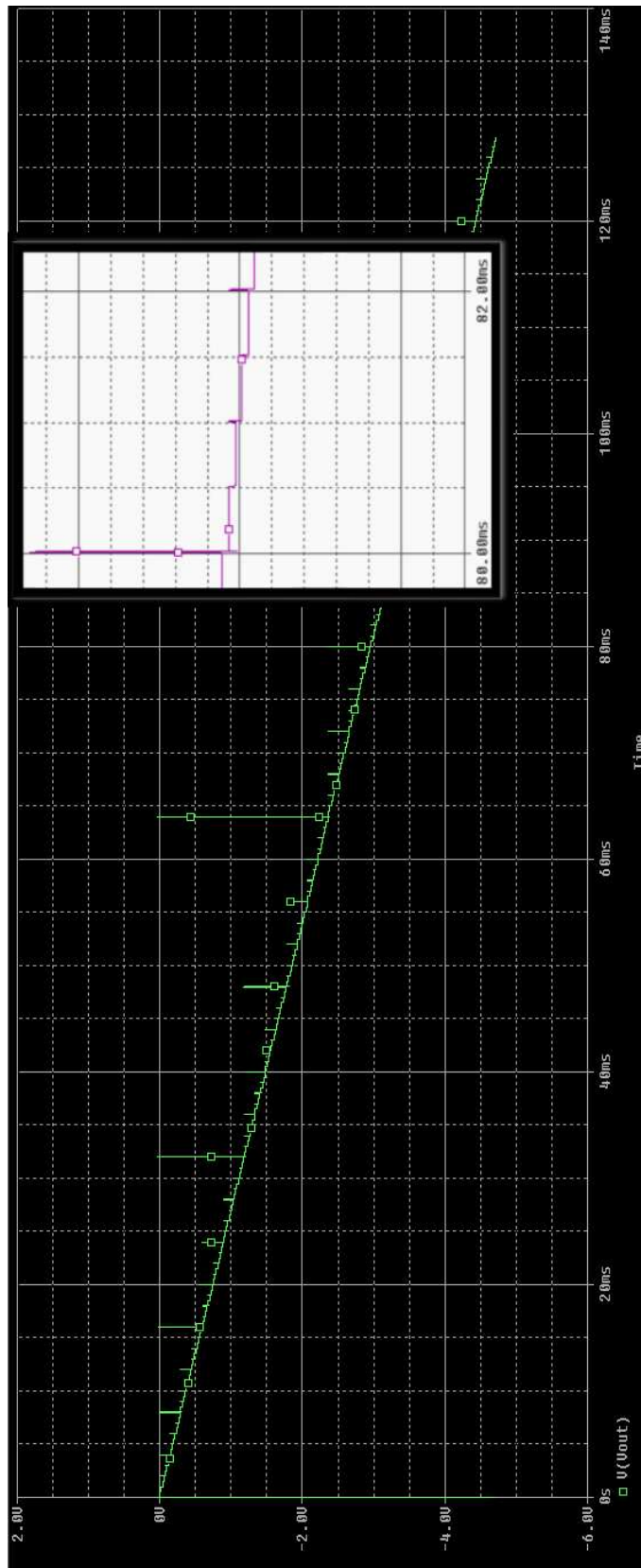
Το κύκλωμα αποτελείται από 17 αντιστάσεις οι τιμές των οποίων δίδονται στον Πίνακα 4.1 που ακολουθεί. Πρέπει να παρατηρήσουμε ότι όσο πιο μικρή είναι μια αντίσταση, τόσο μεγαλύτερη είναι η επίδραση των κατασκευαστικών διακυμάνσεων σε αυτή.

Πίνακας 4.1 Τιμές αντιστάσεων R-2R δικτυώματος DAC.

Αντίσταση	Τιμή
R <sub>10</sub>	20K
R <sub>11</sub>	40K
R <sub>12</sub>	40K
R <sub>13</sub>	20K
R <sub>14</sub>	40K
R <sub>15</sub>	20K
R <sub>16</sub>	40K
R <sub>17</sub>	20K
R <sub>18</sub>	40K
R <sub>19</sub>	20K
R <sub>20</sub>	40K
R <sub>21</sub>	20K
R <sub>22</sub>	40K
R <sub>23</sub>	20K
R <sub>24</sub>	40K
R <sub>25</sub>	20K
R <sub>26</sub>	40K

#### 4.3. Τεχνική Ανίχνευσης και Διόρθωσης Ελαττωματικών Αντιστάσεων σε R-2R DAC

Για να ελέγξουμε τη συμπεριφορά του R-2R DAC εκτελέσαμε SPICE προσομοιώσεις δίνοντας σαν είσοδο κάθε φορά μια συγκεκριμένη ακολουθία από τιμές στα bit της ψηφιακής λέξης. Συγκεκριμένα, ξεκινώντας από τη μικρότερη τιμή της ψηφιακής λέξης προσθέτουμε κάθε φορά μια μονάδα ώστε να καταλήξουμε στη μεγαλύτερη τιμή, περνώντας από όλες τις ενδιάμεσες τιμές που μπορεί να πάρει η ψηφιακή λέξη. Το αποτέλεσμα της προσομοίωσης είναι η κυματομορφή του Σχήματος 4.2 όπου παριστάνεται η αναλογική έξοδος  $V_{out}$  του προηγούμενου κυκλώματος κατά τη διάρκεια μιας πλήρους μετάβασης η οποία διαρκεί 128ms.



Σχήμα 4.2 Απόκριση R-2R DAC στην περίπτωση που στο κύκλωμα δεν υπάρχουν σφάλματα (fault free περίπτωση).

Για να εκτελέσουμε τις προσομοιώσεις και να δώσουμε τα σήματα εισόδου χρησιμοποιήσαμε πηγές τετραγωνικού παλμού (πλάτους 5V). Η περίοδος για το LSB είναι 1ms και οι χρόνοι ανόδου καθόδου στα 10μsec. Η τελική τιμή της αναλογικής τάσης εξόδου  $V_{out}$  είναι στα -4.715V. Η LSB τιμή εξόδου του DAC είναι 19.53mV.

Κατά τη διάρκεια της κατασκευαστικής διαδικασίας γνωρίζουμε ότι οι αντιστάσεις από τη φύση τους είναι πιθανόν να έχουν μικρές αποκλίσεις στις ονομαστικές τους τιμές. Αυτές οι μικρές αποκλίσεις τιμών επηρεάζουν την έξοδο του κυκλώματος, αλλά όχι τόσο σημαντικά. Γενικά δεν μπορούμε να αποφύγουμε την ύπαρξη τέτοιων αποκλίσεων, οπότε θεωρούμε ότι μια μεταβολή στις τιμές των αντιστάσεων κατά  $\pm 5\%$  της αρχικής τους τιμής είναι αποδεκτή, διαφορετικά η απόδοση της κατασκευαστικής διαδικασίας (yield) θα ήταν εξαιρετικά μικρή. Δηλαδή μεταβάλλοντας τις τιμές των αντιστάσεων κατά  $\pm 5\%$  σε σχέση με τις αρχικές τους τιμές, θεωρούμε ότι η χαρακτηριστική εξόδου του DAC κυμαίνεται σε επιτρεπτά όρια.

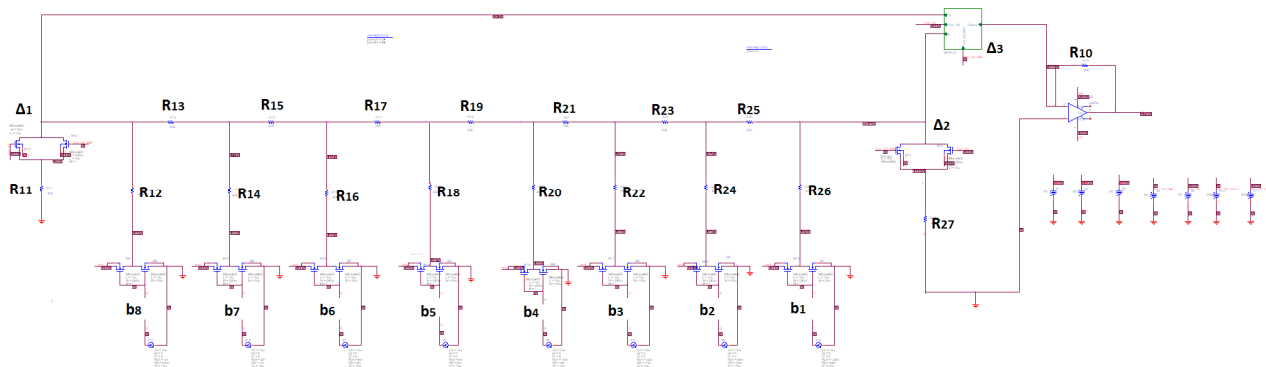
Στην παρούσα εργασία διαπραγματευόμαστε παραμετρικά σφάλματα στις αντιστάσεις που απαρτίζουν τον DAC, δηλ. αποκλίσεις από τις ονομαστικές τιμές των αντιστάσεων. Δε θεωρήσαμε σφάλματα στον τελεστικό ενισχυτή καθώς αυτός δεν σχεδιάστηκε εξ αρχής, αλλά χρησιμοποιήθηκε προσχεδιασμένο κύκλωμα στο οποίο δεν μπορούμε να κάνουμε παρεμβάσεις. Τέλος, δεν θεωρήσαμε σφάλματα στους διακόπτες.

Ακολουθήσαμε την πολύ γνωστή μέθοδο ανάλυσης με την εισαγωγή σφαλμάτων (IFA - Inductive Fault Analysis). Σύμφωνα με αυτή την τεχνική, εισάγουμε στο κύκλωμα πιθανά σφάλματα, ένα κάθε φορά, και εκτελώντας SPICE προσομοίωση παρατηρούμε την επιρροή τους στην συμπεριφορά (έξοδο) του κυκλώματος. Διαπιστώνουμε ότι μεταβολές στις ονομαστικές τιμές των αντιστάσεων έχουν ως αποτέλεσμα η κυματομορφή της εξόδου να μεταβάλλεται, με την τιμή της αναλογικής τάσης εξόδου  $V_{out}$  να αποκλίνει από την αναμενόμενη τιμή των -4.715V. Η ανίχνευση πιθανών παραμετρικών σφαλμάτων μπορεί να γίνει με διάφορες τεχνικές όπως αυτή που περιγράφηκε στο κεφάλαιο 3 [11].

Τα παραμετρικά σφάλματα που εισάγουμε σε μια αντίσταση του κυκλώματος είναι μεταβολές  $> \pm 5\%$  της ονομαστικής τους τιμής. Στη συνέχεια εκτελούμε προσομοίωση και συγκρίνουμε τις τιμές της τάσης εξόδου σε σχέση με τις τιμές της όταν στο κύκλωμα δεν

υπάρχει κανένα σφάλμα (fault free περίπτωση). Παρατηρούμε ότι όσο πιο κοντά στο MSB είναι ένα σφάλμα, τόσο πιο εύκολα ανιχνεύεται. Δηλαδή σφάλματα στις αντιστάσεις των κλάδων όπου εφαρμόζονται τα πιο σημαντικά bit της ψηφιακής λέξης εισόδου προκαλούν μεγάλες αποκλίσεις στην έξοδο του κυκλώματος. Αντίθετα, σφάλματα στις αντιστάσεις των κλάδων όπου εφαρμόζονται τα λιγότερο σημαντικά bit της ψηφιακής λέξης εισόδου, σχεδόν δεν επηρεάζουν την έξοδο.

Με βάση την προηγούμενη παρατήρηση προτείνεται η ακόλουθη τεχνική ανίχνευσης και εντοπισμού των αντιστάσεων με παραμετρικά σφάλματα. Εισάγουμε διακόπτες οι οποίοι ουσιαστικά αντιστρέφουν τη συνδεσμολογία του δικτύωματος των αντιστάσεων στο κύκλωμα, λειτουργώντας ως καθρέπτης, όπως φαίνεται στο Σχήμα 4.3. Πιο συγκεκριμένα, εισάγοντας τους διακόπτες  $\Delta_1$ - $\Delta_3$  και την αντίσταση  $R_{27}$ , έχουμε ένα δίκτυωμα αντιστάσεων που μπορεί να αντιστραφεί αλλάζοντας την θέση των LSB ψηφίων εισόδου με τα MSB ψηφία. Με αυτό τον τρόπο αν ένα σφάλμα βρίσκεται στις αντιστάσεις των κλάδων όπου εφαρμόζονται τα λιγότερο σημαντικά bit της ψηφιακής λέξης εισόδου, κάνοντας αναστροφή του κυκλώματος μπορούμε πλέον να το ανιχνεύσουμε, καθώς αυτό στη νέα τοπολογία θα έχει σημαντική επίδραση στην χαρακτηριστική έξοδου του DAC. Οι διακόπτες επιτρέπουν κανονική και κατοπτρική λειτουργία του κυκλώματος με συνέπεια να παρέχεται η δυνατότητα ανίχνευσης περισσότερων ελαττωματικών αντιστάσεων. Μια πιθανή αδυναμία της παραπάνω τεχνικής είναι το γεγονός ότι ενδέχεται να μην είναι και πάλι εφικτή η ανίχνευση σφαλμάτων στις αντιστάσεις που βρίσκονται στο κέντρο του κυκλώματος (πχ σφάλμα στην αντίσταση  $R_{19}$ ) και στις αντιστάσεις που βρίσκονται στο δεξιό και αριστερό άκρο του κυκλώματος (δηλαδή στις αντιστάσεις  $R_{11}$  και  $R_{27}$ ).



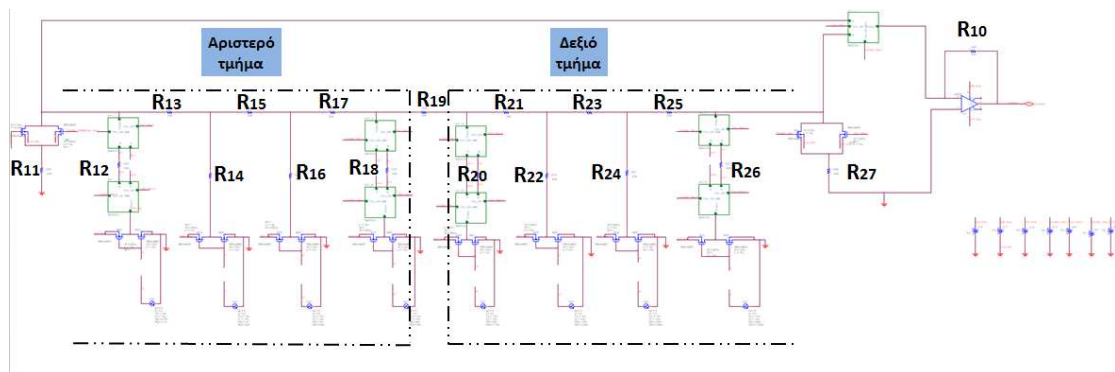
Σχήμα 4.3 Τοπολογία R-2R DAC με διακόπτες που αντιστρέφουν το κύκλωμα (επιτρέπουν ορθή – ανάστροφη λειτουργία του κυκλώματος).

Στην ιδανική περίπτωση το μέγιστο βήμα στη χαρακτηριστική εξόδου του DAC στο Σχήμα 4.2 κατά τη μετάβαση μεταξύ δύο διαδοχικών κωδικών είναι 1 LSB. Επειδή θέλουμε ο DAC να είναι N-bit ακριβής (N=8 στη συγκεκριμένη περίπτωση), η μικρότερη αποδεκτή απόκλιση είναι  $\pm 1/2 \text{ LSB} = \pm 9.766 \text{ mV}$ , [1]. Παρατηρούμε ότι δημιουργείται ένα διάστημα ανοχής που ισχύει για κάθε αναλογικό επίπεδο της χαρακτηριστικής εξόδου, (συνολικά  $2^8=256$  επίπεδα). Αν η τάση εξόδου  $V_{\text{OUT}}$  βρίσκεται μέσα σε αυτά τα όρια, τότε θεωρείται αποδεκτή. Διαφορετικά αν η τάση εξόδου  $V_{\text{OUT}}$  βρίσκεται έξω από τα όρια, τότε σημειώνουμε την τιμή που αυτή έχει για τη συγκεκριμένη τιμή του σφάλματος που επιβάλλαμε. Στη συνέχεια δημιουργούμε για κάθε αντίσταση ένα διάνυσμα (pattern) με 256 τιμές. Οι τιμές από τις συνιστώσες του διανύσματος είναι 1 αν η τιμή της τάσης εξόδου είναι αποδεκτή και 0 όταν όχι. Όταν στο κύκλωμα δεν υπάρχει κανένα σφάλμα, τότε τα διανύσματα για κάθε αντίσταση είναι ίδια (όλες οι συνιστώσες έχουν τιμή 1). Αν όμως υπάρχει σφάλμα σε κάποια αντίσταση, τότε το αντίστοιχο διάνυσμά της θέλουμε να διαφοροποιείται από όλα τα υπόλοιπα, δίνοντας μας έτσι μια ένδειξη για την ύπαρξη σφάλματος στο κύκλωμα και υποδεικνύοντας την εκάστοτε ελαττωματική αντίσταση. Τα πειράματα έδειξαν ότι μπορούμε ικανοποιητικά να ταυτοποιήσουμε (διαγνώσουμε) την ελαττωματική αντίσταση. Επίσης, αν χρησιμοποιήσουμε ένα μικρότερο διάστημα ανοχής και συγκεκριμένα  $\pm 1/4 \text{ LSB} = \pm 4.883 \text{ mV}$  μπορούμε να διαγνώσουμε ακόμη μεγαλύτερο αριθμό ελαττωματικών αντιστάσεων στο κύκλωμα.

Όμως, ακόμη και στην περίπτωση όπου μειώσαμε το διάστημα ανοχής και πάλι δεν ήταν εφικτό να διαγνώσουμε σφάλματα στις αντιστάσεις που βρίσκονται στο κέντρο του δικτύωματος (π.χ.  $R_{18}-R_{20}$ ). Για να επιλύσουμε αυτό το θέμα, θα μπορούσαμε να εισάγουμε περισσότερους διακόπτες στο κύκλωμα προσπαθώντας να εκμεταλλευτούμε πρόσθετες



συμμετρίες. Μια τέτοια περίπτωση κυκλώματος απεικονίζεται στο Σχήμα 4.4. Οι νέοι διακόπτες χωρίζουν το κύκλωμα σε δύο μέρη (αριστερό τμήμα και δεξιό τμήμα). Σε κάθε τμήμα είναι εφικτός ο εσωτερικός κατοπτρισμός του σχετικού υπό-δικτυώματος των αντιστάσεων. Έτσι, οι διακόπτες αυτοί μας δίνουν την ευκαιρία να εναλλάσσουμε για παράδειγμα την αντίσταση  $R_{12}$  με την αντίσταση  $R_{18}$  και την αντίσταση  $R_{22}$  με την  $R_{24}$ , κ.ο.κ. Με αυτόν τον τρόπο ανιχνεύουμε ελαττωματικές αντιστάσεις που βρίσκονται κοντά στο κέντρο του κυκλώματος.



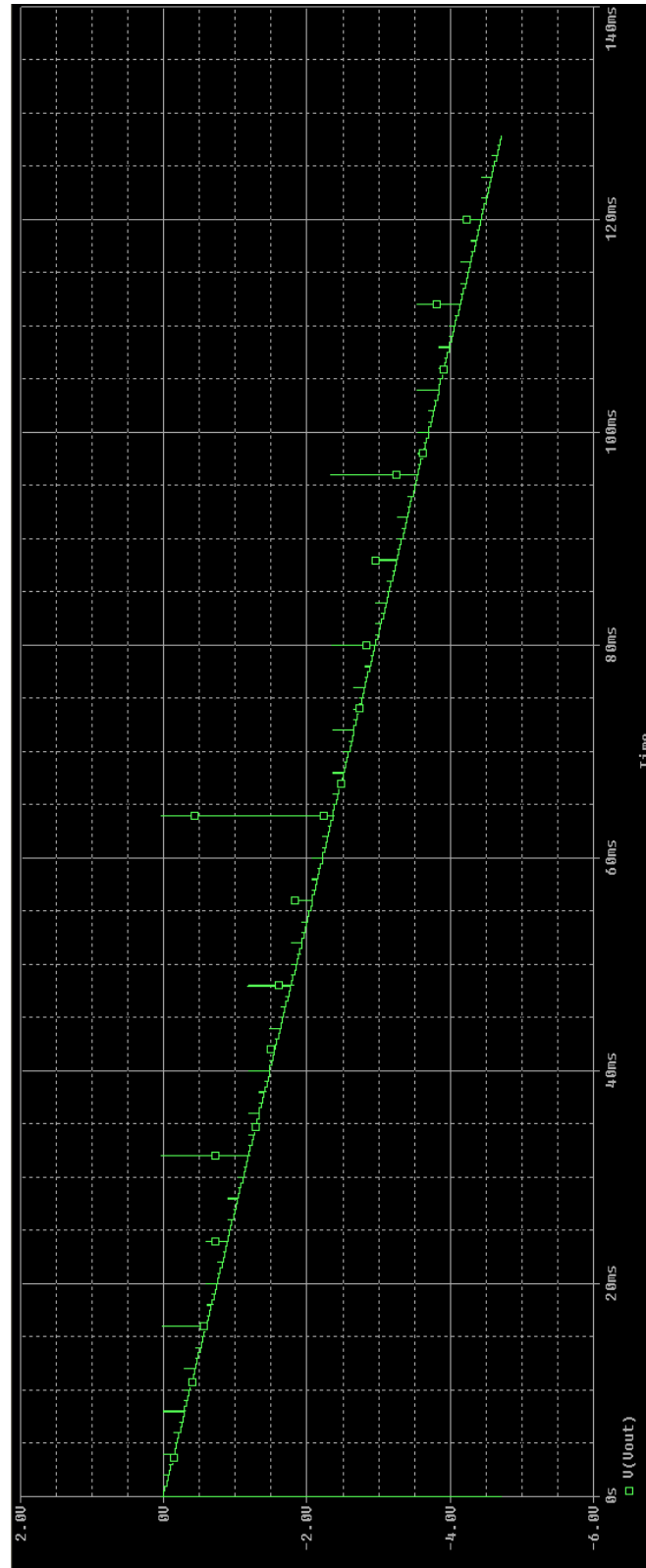
Σχήμα 4.4 Τοπολογία R-2R DAC με διακόπτες που κατοπτρίζουν το δικτύωμα των αντιστάσεων και επιπλέον διακόπτες που χωρίζουν το κύκλωμα σε δύο τμήματα με δυνατότητα εσωτερικού καθρεπτισμού σε κάθε τμήμα.

#### 4.4. Πειραματικά Αποτελέσματα Τεχνικής Ανίχνευσης και Διόρθωσης Ελαττωματικών Αντιστάσεων σε R-2R DAC

Εκτελέσαμε SPICE προσομοίωση στο σχεδιασμένο κύκλωμα R-2R DAC χωρίς την παρουσία σφαλμάτων. Η έξοδος  $V_{OUT}$  παρουσιάζει την κυματομορφή που εμφανίζεται στο Σχήμα 4.5. Μέσα σε μια πλήρη μετάβαση 128ms εφαρμόζονται όλες οι τιμές της αναλογικής εξόδου για κάθε όλους τους διαδοχικούς συνδυασμούς των τιμών της ψηφιακής λέξης εισόδου ξεκινώντας από τη μικρότερη τιμή και προσθέτοντας κάθε φορά μια μονάδα ώστε να καταλήξουμε στη μεγαλύτερη τιμή της.

Στη συνέχεια για κάθε τιμή της τάσης σε καθένα από τα συνολικά  $2^8=256$  επίπεδα της χαρακτηριστικής εξόδου, υπολογίσαμε την απόκλιση  $\pm 1/2 \text{ LSB} = \pm 9.766\text{mV}$  σε σχέση με την αναμενόμενη τιμή. Έτσι, δημιουργήθηκε ένα διάστημα ανοχής που ουσιαστικά θα αποτελεί για μας το κριτήριο με βάση το οποίο θα δημιουργήσουμε για κάθε αντίσταση ένα διάστημα

256 τιμών που θα καθορίζει αν η αντίσταση μπορεί να ανιχνευθεί με τη συγκεκριμένη τεχνική ή όχι, όπως θα περιγράψουμε αναλυτικά παρακάτω.



Σχήμα 4.5 Απόκριση R-2R DAC χωρίς την παρουσία σφάλματος.

Εισάγαμε σφάλματα στις αντιστάσεις του κυκλώματος σύμφωνα με τις τιμές που βλέπουμε στον Πίνακα 4.2. Τα ποσοστά διακύμανσης προέκυψαν από την ανάγκη να μελετήσουμε τι γίνεται στις περιπτώσεις που το σφάλμα σε μια αντίσταση ξεπερνά κατά πολύ το διάστημα ανοχής  $\pm 5\%$  της τιμής της. Συγκεκριμένα, για κάθε αντίσταση μεταβάλλαμε την τιμή της και εφαρμόζοντας παραμετρική ανάλυση στην προσομοίωση καταφέραμε να πάρουμε την απόκριση του κυκλώματος ταυτόχρονα και για τις 9 διαφορετικές περιπτώσεις.

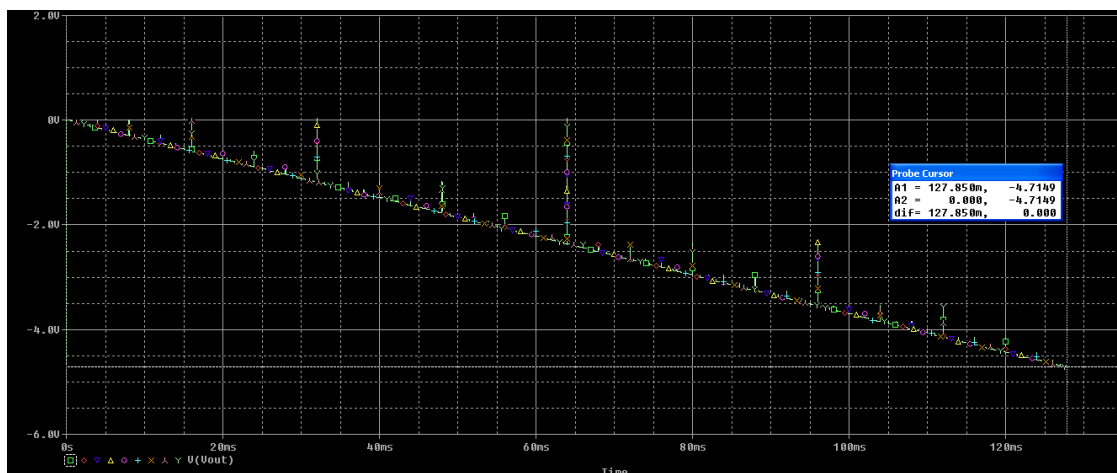
Έτσι, συγκρίνοντας την απόκριση σε κάθε περίπτωση με βάση τις τιμές του διαστήματος ανοχής  $\pm 1/2\text{LSB}$ , δημιουργήσαμε για κάθε αντίσταση και για καθεμία από τις 9 διαφορετικές περιπτώσεις τιμών που μπορούσε αυτή να λάβει, ένα διάνυσμα 256 συνιστωσών σύμφωνα με την εξής σύμβαση: όταν η τιμή της τάσης εξόδου βρίσκονταν μέσα στο διάστημα ανοχής ( $\pm 1/2\text{LSB}$ ), τότε η τιμή της συνιστώσας του διανύσματος ήταν 1, ενώ όταν η τιμή της τάσης εξόδου έβγαινε έξω από το διάστημα ανοχής, τότε η τιμή της συνιστώσας του διανύσματος γίνονταν 0. Όταν ένα διάνυσμα είχε όλες τις συνιστώσες του 1, τότε η απόκριση του κυκλώματος βρίσκονταν μέσα στα αποδεκτά όρια και η ελαττωματική αντίσταση δεν ήταν δυνατό να ανιχνευθεί. Όταν όμως σε ένα ή περισσότερα από τα 256 επίπεδα της απόκρισης η έξοδος έβγαινε έξω από τα αποδεκτά όρια τότε αυτό δημιουργούσε διάνυσμα με τιμές 0 και 1, γεγονός που έκανε ανιχνεύσιμη την ελαττωματική αντίσταση. Επιπρόσθετα, η μοναδικότητα ενός διανύσματος βοήθησε στο να καταλάβουμε ότι το σφάλμα αφορούσε μια συγκεκριμένη ελαττωματική αντίσταση, και συνεπώς μπορούσαμε να ανιχνεύσουμε τη θέση της ελαττωματικής αντίστασης στο κύκλωμα.

Πίνακας 4.2 Οι τιμές των αντιστάσεων 20K και 40K όπως διαμορφώνονται με βάση 9 διαφορετικά ποσοστά διακύμανσης.

Ποσοστό Διακύμανσης	Αντίσταση 20K	Αντίσταση 40K
-12.5%	17.5K	35K
-8%	18.4K	36.8K
-5%	19K	38K
-2%	19.6K	39.2K

0%	20K	40K
+2%	20.4K	40.8K
+5%	21K	42K
+8%	21.6K	43.2K
+12.5%	22.5K	45K

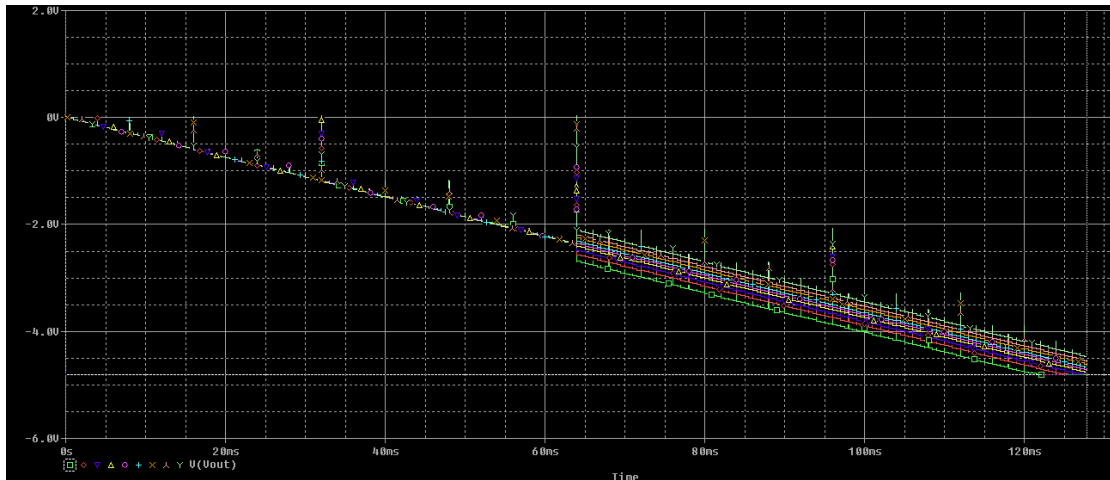
Στο Σχήμα 4.6 φαίνεται η απόκριση του κυκλώματος για την περίπτωση που στην αντίσταση  $R_{11}$  έχει εισαχθεί παραμετρικό σφάλμα. Εκτελούμε παραμετρική προσομοίωση που μας επιτρέπει να βλέπουμε ταυτόχρονα και τις 9 διαφορετικές περιπτώσεις διακυμάνσεων. Παρατηρούμε ότι σε καθένα από τα 256 επίπεδα της χαρακτηριστικής εξόδου η απόκριση του κυκλώματος βρίσκεται μέσα στα αποδεκτά όρια του διαστήματος ανοχής. Κατά συνέπεια η ελαττωματική αντίσταση  $R_{11}$  δεν μπορεί να ανιχνευθεί.



Σχήμα 4.6 Απόκριση R-2R DAC στην περίπτωση που έχω μεταβάλλει την αντίσταση  $R_{11}$  σύμφωνα με το Πίνακα 4.2.

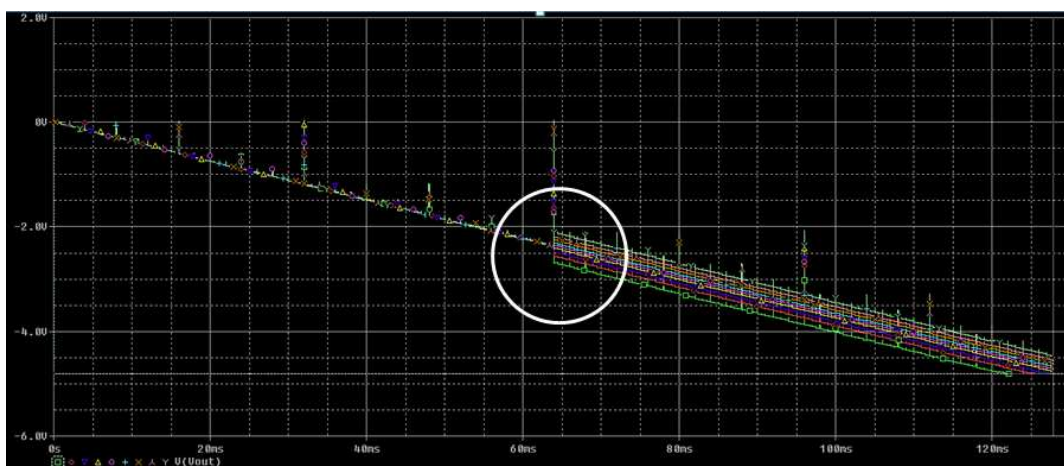
Στο Σχήμα 4.7 παρατηρούμε ένα άλλο στιγμιότυπο της προσομοίωσης. Στην περίπτωση αυτή έχουμε εισάγει παραμετρικό σφάλμα στο κύκλωμα μεταβάλλοντας την τιμή της αντίστασης  $R_{26}$  σύμφωνα με τις διακυμάνσεις του Πίνακα 4.2. Παρατηρούμε ότι η απόκριση για καθεμία από τις 9 περιπτώσεις διακυμάνσεων αρχικά συμπίπτει με την αναμενόμενη αλλά από τη χρονική στιγμή 64ms και μετά διαφοροποιείται. Από τη χρονική στιγμή 64 ms και μετά η τάση εξόδου για τις περιπτώσεις διακύμανσης -12.5%, -8%, -5%, +5%, +8%, +12.5% βρίσκεται έξω από τα αποδεκτά όρια. Αυτό σημαίνει ότι οι αντίστοιχες συνιστώσες του

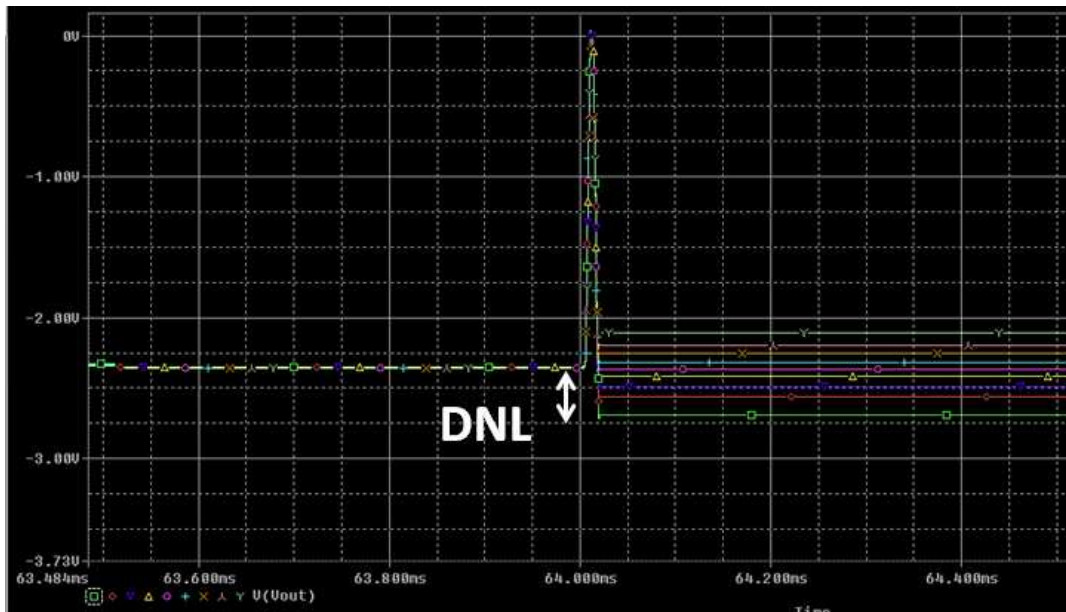
διανύσματος για την αντίσταση  $R_{26}$  θα έχουν τιμή 0, γεγονός που κάνει την ελαττωματική αντίσταση ανιχνεύσιμη.



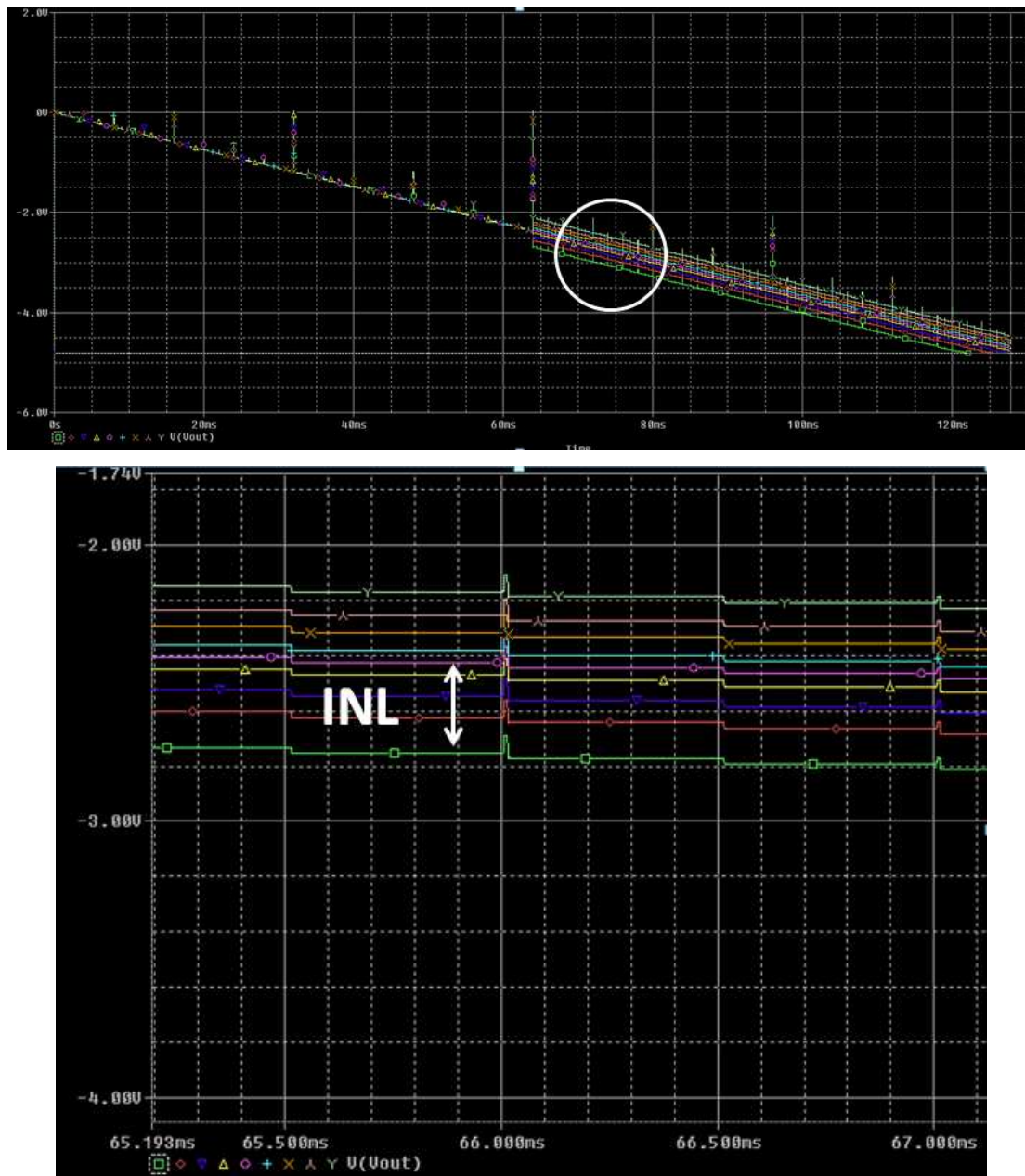
Σχήμα 4.7 Απόκριση R-2R DAC στην περίπτωση που έχω μεταβάλλει την αντίσταση  $R_{26}$  σύμφωνα με το Πίνακα 4.2.

Στη συγκεκριμένη χαρακτηριστική μπορούμε να εντοπίσουμε σφάλματα DNL και INL όπως φαίνεται και από τα σχήματα 4.8 και 4.9. Στο σχήμα 4.8 παρατηρούμε ότι η έξοδος του εσφαλμένου DAC (πράσινο χρώμα) παρουσιάζει σφάλμα DNL από 2 μέχρι 10 LSB καθώς η τιμή της τάσης εξόδου τη χρονική στιγμή 64ms αποκλίνει περισσότερο από 10% σε σχέση με την τιμή της τάσης εξόδου τη χρονική στιγμή 63ms (πράσινο χρώμα).





Σχήμα 4.8 Χαρακτηριστική εισόδου-εξόδου υπό την παρουσία σφάλματος DNL.



Σχήμα 4.9 Χαρακτηριστική εισόδου-εξόδου υπό την παρουσία σφάλματος INL.

Στο σχήμα 4.9 παρατηρούμε ότι η έξοδος του εσφαλμένου DAC (πράσινο χρώμα) παρουσιάζει σφάλμα INL καθώς αποκλίνει περισσότερο από 10% σε σχέση με την χαρακτηριστική του ιδανικού DAC (ροζ χρώμα).

Στα πειράματα που έγιναν μελετήθηκαν περιπτώσεις όπου εισάγουμε ένα σφάλμα κάθε φορά σε κάποια αντίσταση του κυκλώματος. Επομένως, σύμφωνα με τα αποτελέσματα των προσομοιώσεων στον 8-bit R-2R DAC μπορώ να ανιχνεύσω παραμετρικά σφάλματα στις



αντιστάσεις  $R_{26}$ ,  $R_{25}$ ,  $R_{24}$  και  $R_{10}$  όταν το κύκλωμα λειτουργεί στην κανονική λειτουργία του. Χρησιμοποιώντας τους διακόπτες που καθρεπτίζουν το κύκλωμα μπορώ επιπλέον να ανιχνεύσω σφάλματα τις αντιστάσεις  $R_{12}$  (αντιμετατίθεται με την  $R_{26}$ ),  $R_{13}$  (αντιμετατίθεται με την  $R_{25}$ ) και  $R_{14}$  (αντιμετατίθεται με την  $R_{24}$ ). Χρησιμοποιώντας επιπρόσθετα τους διακόπτες που χωρίζουν το κύκλωμα στα δύο τμήματα, αριστερά και δεξιά, μπορώ επιπλέον να ανιχνεύσω: στο αριστερό τμήμα τις αντιστάσεις  $R_{16}$  (αντιμετατίθεται με την  $R_{14}$ ) και  $R_{17}$  (αντιμετατίθεται με την  $R_{13}$ ) και  $R_{18}$  (αντιμετατίθεται με την  $R_{12}$ ) ενώ στο δεξιό τμήμα τις αντιστάσεις  $R_{22}$  (αντιμετατίθεται με την  $R_{24}$ ) και  $R_{21}$  (αντιμετατίθεται με την  $R_{25}$ ) και  $R_{20}$  (αντιμετατίθεται με την  $R_{26}$ ).

Συνεπώς, εισάγοντας σφάλματα στο κύκλωμα ένα κάθε φορά και συγκρίνοντας την απόκριση του κυκλώματος σε σχέση με την αναμενόμενη, λαμβάνοντας επιπρόσθετα υπόψιν το διάστημα ανοχής, στην περίπτωση που το κύκλωμα είναι απαλλαγμένο από σφάλματα καταλήγουμε στο ότι η τεχνική που παρουσιάστηκε μας επιτρέπει από τις 18 αντιστάσεις που υπάρχουν στο κύκλωμα να ανιχνεύσουμε παραμετρικά σφάλματα στις 13 από αυτές ( $R_{10}$ ,  $R_{12}$ ,  $R_{13}$ ,  $R_{14}$ ,  $R_{16}$ ,  $R_{17}$ ,  $R_{18}$ ,  $R_{20}$ ,  $R_{21}$ ,  $R_{22}$ ,  $R_{24}$ ,  $R_{25}$ ,  $R_{26}$ ) ενώ σφάλματα σε 5 αντιστάσεις παραμένουν μη ανιχνεύσιμα ( $R_{11}$ ,  $R_{15}$ ,  $R_{19}$ ,  $R_{23}$ ,  $R_{27}$ ). Παρατηρούμε ότι οι αντιστάσεις τις οποίες δεν ανιχνεύονται σφάλματα είναι εκείνες που βρίσκονταν είτε στα άκρα της τοπολογίας του κυκλώματος είτε σε κεντρικά σημεία και έτσι δεν είναι εφικτή η αξιοποίηση των διαθέσιμων συμμετριών.

#### **4.5. Διόρθωση Παραμετρικών Σφαλμάτων στις Αντιστάσεις με τη Χρήση Διακοπών**

Εκτός όμως από την ανίχνευση σφαλμάτων, η τεχνική που περιγράφηκε νωρίτερα μας παρέχει τη δυνατότητα διόρθωσης παραμετρικών σφαλμάτων στο δικτύωμα των αντιστάσεων. Αυτό μπορεί να επιτευχθεί εναλλάσσοντας μια αντίσταση με παραμετρικό σφάλμα η οποία επιδρά σημαντικά στην έξοδο του DAC με μια άλλη συμμετρική στην οποία δεν ανιχνεύεται παραμετρικό σφάλμα. Σε αυτή την περίπτωση η διόρθωση του σφάλματος γίνεται μετατοπίζοντας την σχετική αντίσταση σε κλάδο στον οποίο εφαρμόζεται ένα από τα λιγότερα σημαντικά bit της ψηφιακής λέξης εισόδου ώστε αυτή να μην επιδρά σημαντικά στην έξοδο. Φυσικά, θα πρέπει με κατάλληλους διακόπτες να αλλάξουν θέση και τα αντίστοιχα bit που εφαρμόζονται σε κάθε κλάδο ώστε ο DAC να λειτουργεί και πάλι σωστά. Δυστυχώς υπάρχουν αντιστάσεις που ακόμη κι αν εκμεταλλευτούμε τη συμμετρία του κυκλώματος πάλι δεν μπορούμε να ανιχνεύσουμε και να διορθώσουμε σφάλματα σε αυτές

(π.χ. σφάλμα στην αντίσταση  $R_{19}$  ή  $R_{11}$ ). Επιπλέον, αυτή η τεχνική έχει περιορισμένες δυνατότητες σε πολλαπλά παραμετρικά σφάλματα, ιδιαίτερα όταν αυτά δεν εντοπίζονται σε γειτονικές αντιστάσεις στο δικτύωμα.

#### 4.6. Τεχνική Τοπικής Διόρθωσης στις Τιμές των Αντιστάσεων

Όπως εύκολα γίνεται αντιληπτό, είναι αναμενόμενο να υπάρχουν μικρές αποκλίσεις στις ονομαστικές τιμές όλων των αντιστάσεων σε ένα κύκλωμα. Είναι συνεπώς πιθανό, αθροιστικά οι αποκλίσεις στις τιμές των αντιστάσεων να δημιουργούν μη αποδεκτή συμπεριφορά σε αυτό, η οποία να ξεφεύγει από τα όρια των προδιαγραφών. Είναι λοιπόν επιθυμητό το να μπορούμε να διορθώσουμε τοπικά τις αντιστάσεις που αποκλίνουν από την ονομαστική τους τιμή, επαναφέροντάς τες κοντά σε αυτήν. Με την προηγούμενη τεχνική ήταν εύκολο να ανιχνεύσουμε την ύπαρξη ελαττωματικής αντίστασης σε ένα DAC και να προσδιορίσουμε την θέση της: είτε απευθείας αν ανήκε στο σύνολο αντιστάσεων που βρίσκονταν στους κλάδους όπου περνούσαν τα πιο σημαντικά bit της ψηφιακής λέξης εισόδου είτε με τη μέθοδο του αποκλεισμού χρησιμοποιώντας τις συμμετρίες της τοπολογίας του κυκλώματος. Όπως είδαμε η διάγνωση της προβληματικής αντίστασης ενδέχεται να μας επιτρέψει τη διόρθωσή της, εκμεταλλευόμενοι τη μέθοδο των κατοπτρισμών.

Η δεύτερη τεχνική θα μπορούσε να χρησιμοποιηθεί συμπληρωματικά στην προηγούμενη για τις αντιστάσεις εκείνες τις οποίες δεν κατάφερε η πρώτη τεχνική να διορθώσει. Για παράδειγμα στο Σχήμα 4.4 η αντίσταση  $R_{19}$  δεν ήταν εύκολο να διορθωθεί καθώς βρίσκεται ακριβώς στο κέντρο της τοπολογίας και δεν ήταν εφικτή η εναλλαγή της με κάποια άλλη. Οι αντιστάσεις αυτές θα είναι λίγες καθώς έχουμε ως δεδομένο ότι για την ανίχνευση και διόρθωση των ελαττωματικών αντιστάσεων έχουμε εφαρμόσει αρχικά την πρώτη τεχνική και έχουμε διορθώσει όσες ελαττωματικές αντιστάσεις είναι εφικτό.

Και σε αυτή την περίπτωση, έχουμε αποδεχτεί ότι οι αντιστάσεις δεν θα έχουν την ονομαστική τους τιμή αλλά θα αποκλίνουν με ανοχή  $\pm 5\%$ . Έτσι με τη βοήθεια διακοπών σχεδιάζουμε την κάθε αντίσταση ως ένα σύνολο αντιστάσεων σε σειρά σύμφωνα με τον τρόπο που ακολουθεί. Για κάθε αντίσταση που θέλουμε να έχει ονομαστική τιμή  $R$  (όπου  $R$  είτε 20K είτε 40K στον υπό μελέτη DAC), ξεκινάμε με μια μικρότερη αντίσταση  $R'=(R-5R/100)$  σαν βασική και ενεργοποιούμε τον κατάλληλο διακόπτη ανάλογα με την απόκλιση,

προσθέτοντας κάθε φορά μια αντίσταση ίση με  $2.5R/100$ , ώστε να φτάσουμε τελικά στην επιθυμητή τιμή της αντίστασης.

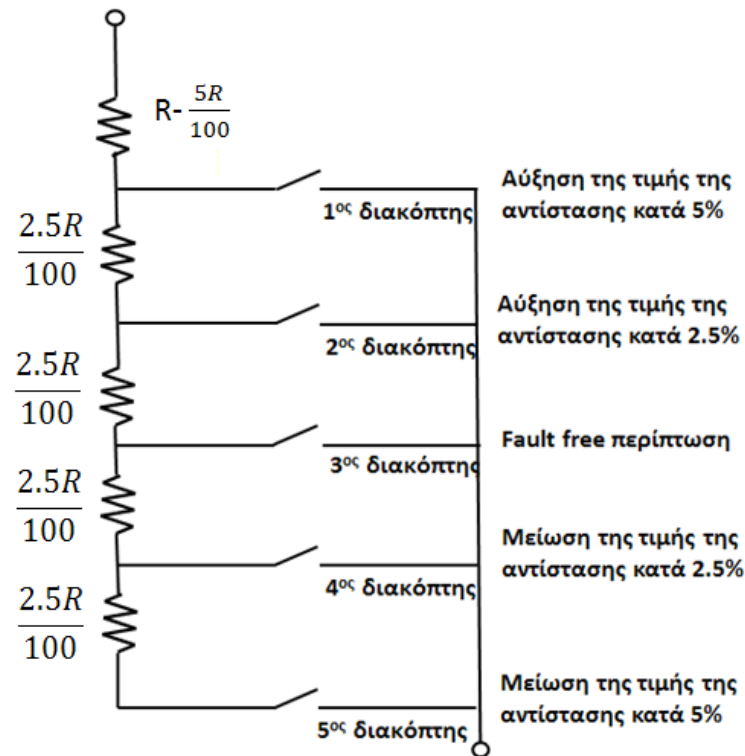
Στο σχήμα 4.10 βλέπουμε ότι αν η ελαττωματική αντίσταση έχει αυξηθεί κατά  $+5\%$ , τότε αν ενεργοποιήσουμε (βραχυκυκλώσουμε) τον πρώτο διακόπτη, οπότε τη διορθώνουμε στην ονομαστική της τιμή συνδέοντας στο κύκλωμα απλά την αντίσταση  $R'=(R-5R/100)$ .

Αν η ελαττωματική αντίσταση έχει αυξηθεί κατά  $+2.5\%$ , τότε ενεργοποιούμε τον δεύτερο διακόπτη, οπότε την διορθώνουμε στην ονομαστική της τιμή συνδέοντας στο κύκλωμα το άθροισμα της  $R'$  συν μια αντίσταση  $2.5R/100$ .

Αν η αντίσταση δεν είναι ελαττωματική, τότε ενεργοποιούμε τον τρίτο διακόπτη, οπότε συνδέσουμε στο κύκλωμα το άθροισμα της  $R'$  συν δύο αντιστάσεις  $2.5R/100$ .

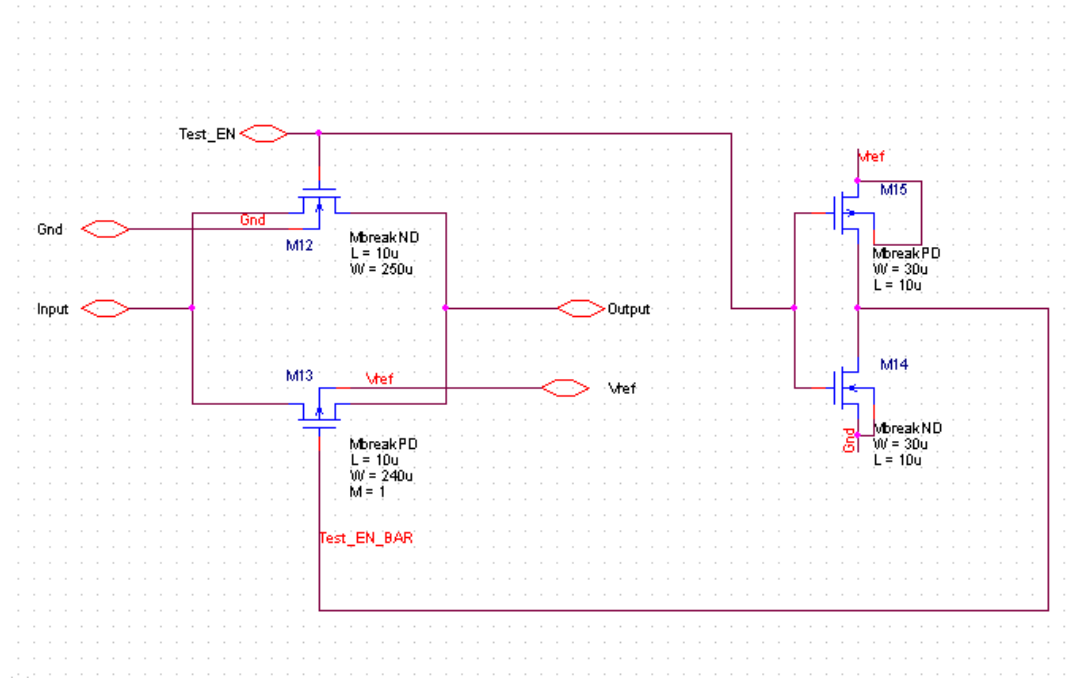
Αν η ελαττωματική αντίσταση έχει μειωθεί κατά  $-2.5\%$ , τότε ενεργοποιούμε τον τέταρτο διακόπτη, οπότε την διορθώνουμε στην ονομαστική της τιμή συνδέοντας στο κύκλωμα το άθροισμα της  $R'$  συν τρεις αντιστάσεις  $2.5R/100$ .

Τέλος, αν η ελαττωματική αντίσταση έχει μειωθεί κατά  $-5\%$ , τότε ενεργοποιούμε τον πέμπτο διακόπτη, οπότε την διορθώνουμε στην ονομαστική της τιμή συνδέοντας στο κύκλωμα το άθροισμα της  $R'$  συν τέσσερις αντιστάσεις  $2.5R/100$ .



Σχήμα 4.10 Διόρθωση της ελαττωματικής αντίστασης ανάλογα με το σφάλμα της με ανοχή  $\pm 5\%$ .

Οι διακόπτες που χρησιμοποιούνται στην προηγούμενη τοπολογία αποτελούνται από MOS τρανζίστορ όπως φαίνεται στο σχήμα 4.11. Καθένας οδηγείται από ένα μοναδικό σήμα με τιμή 0V όταν ο διακόπτης είναι ανενεργός και 5V όταν ο διακόπτης ενεργοποιείται. Κάθε φορά ένας διακόπτης από τους πέντε μπορεί να ενεργοποιείται. Η τιμή των σημάτων στους διακόπτες κάθε αντίστασης καθορίζεται από το χρήστη ανάλογα με τη διόρθωση που απαιτείται. Ο προγραμματισμός των διακοπών μπορεί να γίνει με τη χρήση ηλεκτρικών ασφαλειών (e-fuses) οι οποίες χρησιμοποιούνται ευρύτατα στην διόρθωση μετατροπέων σήματος [13].



Σχήμα 4.11 Δομή του διακόπτη.

#### 4.7. Πειραματικά Αποτελέσματα Τεχνικής Τοπικής Διόρθωσης στις Τιμές των Αντιστάσεων

Όπως είδαμε νωρίτερα υπάρχουν αντιστάσεις στο υπό μελέτη κύκλωμα του DAC ( $R_{10}$ ,  $R_{11}$ ,  $R_{15}$ ,  $R_{19}$ ,  $R_{23}$  και  $R_{27}$ ) όπου αν και μπορεί να ανιχνευθεί σφάλμα σε αυτές με την πρώτη τεχνική, παρόλα αυτά δεν μπορεί να διορθωθεί. Προκειμένου να δοθεί η δυνατότητα διόρθωσης των σχετικών σφαλμάτων θα χρησιμοποιήσουμε την τεχνική της τοπικής διόρθωσης της τιμής των αντιστάσεων. Στον Πίνακα 4.3 βλέπουμε ένα παράδειγμα όπου ανάλογα με το ποσοστό της διακύμανσης μπορούμε να προσδιορίσουμε ποιός διακόπτης ενεργοποιείται κάθε φορά σε μια αντίσταση με ζητούμενη τιμή 20K προκειμένου η τιμή της να διορθωθεί.

Πίνακας 4.3 Πιθανές αποκλίσεις σε αντίσταση με ονομαστική τιμή 20K (άρα βασική αντίσταση  $R'=19K$ ) και επιλογή του διακόπτη που διορθώνει το παραμετρικό σφάλμα.

Μεταβολή %	Τιμή της ελαττωματικής αντίστασης	Τιμή της διορθωμένης αντίστασης

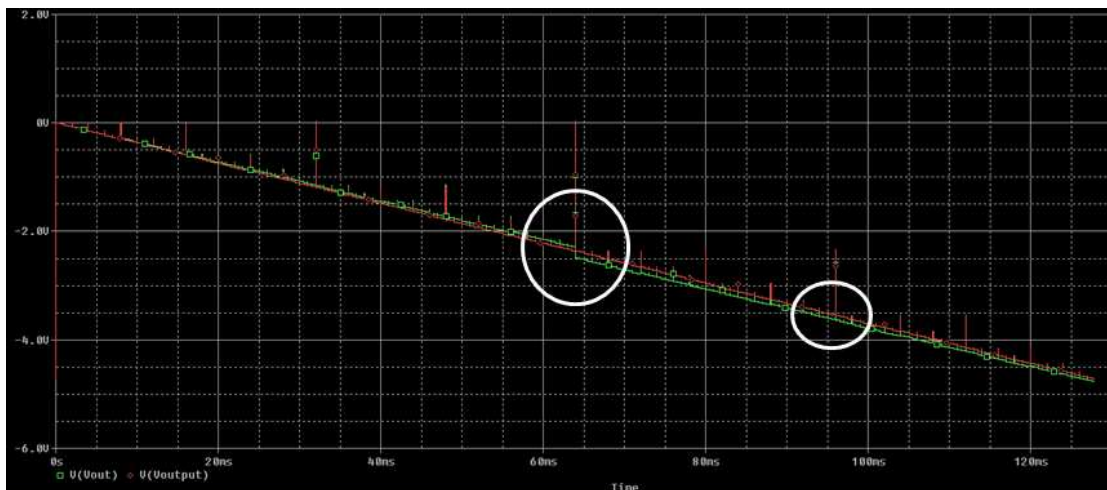
+1%	19.2K	Ενεργός Διακόπτης 1: R=19.321 K Ενεργός Διακόπτης 2: R=19.821 K <b>Ενεργός Διακόπτης 3: R=20.321K</b> Ενεργός Διακόπτης 4: R=20.821K Ενεργός Διακόπτης 5: R=21.321K
-1%	18.8K	Ενεργός Διακόπτης 1: R=18.921 K Ενεργός Διακόπτης 2: R=19.421 K Ενεργός Διακόπτης 3: R=19.921K <b>Ενεργός Διακόπτης 4: R=20.421K</b> Ενεργός Διακόπτης 5: R=20.921K
+2%	19.4K	Ενεργός Διακόπτης 1: R=19.521 K <b>Ενεργός Διακόπτης 2: R=20.021 K</b> Ενεργός Διακόπτης 3: R=20.521K Ενεργός Διακόπτης 4: R=21.021K Ενεργός Διακόπτης 5: R=21.521K
-2%	18.6K	Ενεργός Διακόπτης 1: R=18.721 K Ενεργός Διακόπτης 2: R=19.221 K Ενεργός Διακόπτης 3: R=19.721K <b>Ενεργός Διακόπτης 4: R=20.221K</b> Ενεργός Διακόπτης 5: R=20.721K
+3%	19.6K	Ενεργός Διακόπτης 1: R=19.721 K <b>Ενεργός Διακόπτης 2: R=20.221 K</b> Ενεργός Διακόπτης 3: R=20.721K Ενεργός Διακόπτης 4: R=21.221K Ενεργός Διακόπτης 5: R=21.721K
-3%	18.4K	Ενεργός Διακόπτης 1: R=19.321 K Ενεργός Διακόπτης 2: R=19.821 K Ενεργός Διακόπτης 3: R=20.321K <b>Ενεργός Διακόπτης 4: R=20.821K</b> Ενεργός Διακόπτης 5: R=21.321K

+4%	19.8K	Ενεργός Διακόπτης 1: R=19.921 K Ενεργός Διακόπτης 2: R=20.421 K Ενεργός Διακόπτης 3: R=20.921K Ενεργός Διακόπτης 4: R=21.421K Ενεργός Διακόπτης 5: R=21.921K
-4%	18.2K	Ενεργός Διακόπτης 1: R=18.321 K Ενεργός Διακόπτης 2: R=18.821 K Ενεργός Διακόπτης 3: R=19.321K Ενεργός Διακόπτης 4: R=19.821K Ενεργός Διακόπτης 5: R=20.321K
+5%	20K	Ενεργός Διακόπτης 1: R=20.121 K Ενεργός Διακόπτης 2: R=20.621 K Ενεργός Διακόπτης 3: R=21.121K Ενεργός Διακόπτης 4: R=21.621K Ενεργός Διακόπτης 5: R=22.121K
-5%	18K	Ενεργός Διακόπτης 1: R=18.121 K Ενεργός Διακόπτης 2: R=18.621 K Ενεργός Διακόπτης 3: R=19.121K Ενεργός Διακόπτης 4: R=19.621K Ενεργός Διακόπτης 5: R=20.121K

Για να ελέγξουμε την αποτελεσματικότητα των δυο τεχνικών που προτάθηκαν είναι πολύ σημαντικό να εξετάσουμε τη συμπεριφορά του κυκλώματος του Σχήματος 4.4 στην περίπτωση που εισάγουμε σε αυτό πολλαπλά σφάλματα. Έτσι, επιλέγουμε τυχαίες διακυμάνσεις στις τιμές των αντιστάσεων με σκοπό να μελετήσουμε την εσφαλμένη απόκριση του κυκλώματος και μετά από την εφαρμογή των δύο τεχνικών να επιβεβαιώσουμε πειραματικά ότι είναι εφικτή η διόρθωση στις τιμές των αντιστάσεων του κυκλώματος και η επαναφορά των χαρακτηριστικών του εντός των προδιαγραφών. Εισάγουμε σφάλματα στις αντιστάσεις που επηρεάζουν τις επιδόσεις και κατά τρόπο τέτοιο ώστε να χρησιμοποιήσουμε και τις δύο τεχνικές ταυτόχρονα για τη διόρθωση. Συγκεκριμένα, επιβάλλουμε στην αντίσταση  $R_{10}$  μεταβολή κατά +2% (άρα η νέα της τιμή σύμφωνα με τον Πίνακα 4.3 θα είναι 19.4K), στην αντίσταση  $R_{19}$  μεταβολή κατά -5% (δηλαδή θα είναι πλέον 18K), την αντίσταση

$R_{26}$  μεταβολή κατά -8% (δηλαδή θα είναι πλέον 36.8K) και όλες τις υπόλοιπες αντιστάσεις του κυκλώματος τις μεταβάλλουμε τυχαία κατά  $\pm 1\%$ .

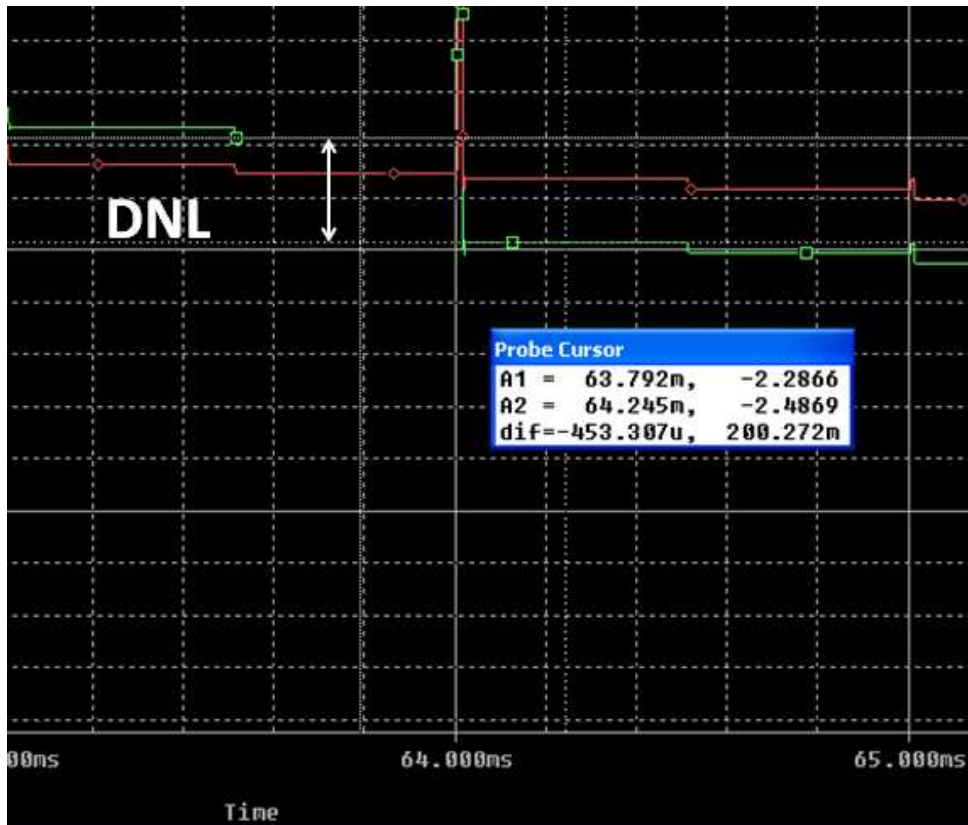
Εκτελώντας προσομοίωση του κυκλώματος μπορούμε να μελετήσουμε την απόκρισή του υπό την παρουσία πολλαπλών σφαλμάτων. Για να είναι πιο εύκολη η σύγκριση της απόκρισης  $V_{out}$  του κυκλώματος (πράσινο χρώμα) με την χαρακτηριστική του ιδανικού DAC  $V_{output}$  (κόκκινο χρώμα) φροντίζουμε να αντιπαραθέσουμε τις δυο γραφικές παραστάσεις στην ίδια προσομοίωση. Στο Σχήμα 4.12 παρατηρούμε ότι η απόκριση του κυκλώματος όταν σε αυτό εισάγουμε πολλαπλά σφάλματα σε κάποια χρονικά σημεία ταυτίζεται με την χαρακτηριστική του ιδανικού DAC ενώ σε κάποια άλλα παρουσιάζει σοβαρότατες αποκλίσεις. Μάλιστα είναι εμφανές ότι η ύπαρξη σφαλμάτων στο κύκλωμα επιδρά πολύ στη γραμμικότητα της απόκρισης. Στα Σχήματα 4.13 και 4.14 παρουσιάζουμε ενδεικτικά κάποιες περιπτώσεις επίδρασης στα χαρακτηριστικά του κυκλώματος.



Σχήμα 4.12 Απόκριση ενός DAC με (πράσινο χρώμα) και χωρίς (κόκκινο χρώμα) την παρουσία σφαλμάτων στο κύκλωμα.

Στο Σχήμα 4.13 παρατηρούμε ότι η διαφορά μεταξύ των τάσεων δύο διαδοχικών κωδικών λέξεων τη χρονική στιγμή 64ms είναι περίπου 200.272mV. Από τον τύπο του LSB που έχουμε ορίσει σε προηγούμενα κεφάλαια (Εξ. 2.6), υπολογίζουμε ότι η διαφορά μεταξύ των δύο επιπέδων είναι περίπου 10LSB που είναι μια πολύ μεγάλη απόκλιση σε σχέση με το  $\pm 1/2\text{LSB}$  που απαιτείται για να είναι ένας DAC N-bit ακριβής.





Σχήμα 4.13 Στιγμιότυπο DNL σφάλματος.

Στο Σχήμα 4.14 παρατηρούμε ότι η έξοδος του ελαττωματικού DAC (πράσινο χρώμα) παρουσιάζει INL σφάλμα αποκλίνοντας περίπου 4.5LSB σε σχέση με την χαρακτηριστική του ιδανικού DAC (κόκκινο χρώμα).



Σχήμα 4.14 Στιγμιότυπο INL σφάλματος.

Στη συνέχεια θα διορθώσουμε τις σχετικές αντιστάσεις του κυκλώματος εφαρμόζοντας διαδοχικά τις δύο τεχνικές διόρθωσης, παρατηρώντας σε κάθε φάση αν η απόκριση του κυκλώματος βελτιώνεται. Αρχικά εφαρμόζουμε την πρώτη τεχνική με καθρεπτισμό στην τοπολογία του κυκλώματος. Με αυτόν τον τρόπο η ελαττωματική αντίσταση  $R_{26}$  αντιμετωπίζεται με την αντίσταση  $R_{12}$ . Τρέχουμε ξανά την προσομοίωση η οποία δίνει την απόκριση του κυκλώματος στο Σχήμα 4.15. Εκείνο που εύκολα αντιλαμβανόμαστε είναι ότι η γραμμικότητα της ελαττωματικής εξόδου βελτιώθηκε σημαντικά σε σχέση με πριν. Πάλι ανιχνεύουμε σφάλματα DNL και INL στο κύκλωμα. Στα Σχήματα 4.16 και 4.17 παρακολουθούμε τα ίδια σφάλματα των Σχημάτων 4.13 και 4.14 με σκοπό να μετρήσουμε κατά πόσο αυτά αυξήθηκαν ή μειώθηκαν κατά την εφαρμογή των δύο μεθόδων.

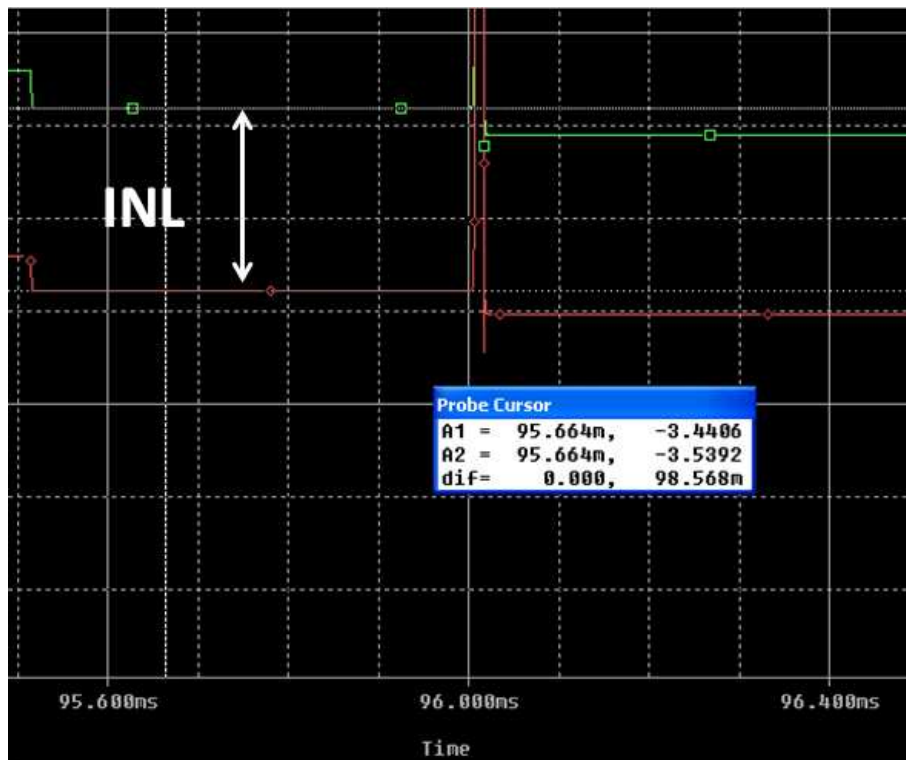


Σχήμα 4.15 Απόκριση του κυκλώματος μετά από τη διόρθωση της αντίστασης  $R_{26}$  με καθρεπτισμό (διόρθωση με τη χρήση της πρώτης τεχνικής).

Στο Σχήμα 4.16 παρατηρούμε ότι η ύπαρξη του αρχικού DNL σφάλματος ουσιαστικά εξαλείφτηκε, αφού έπεσε στα 0.4LSB, που είναι μια τιμή αποδεκτή με βάση τις προδιαγραφές του DAC. Στο Σχήμα 4.17 παρατηρούμε διαφορά 98.568mV μεταξύ της εξόδου του εσφαλμένου DAC (πράσινο χρώμα) και της χαρακτηριστικής του ιδανικού DAC (κόκκινο χρώμα), δηλαδή υπάρχει σφάλμα INL περίπου 5LSB.



Σχήμα 4.16 Στιγμιότυπο σφάλματος DNL μετά την εφαρμογή της πρώτης τεχνικής διόρθωσης.



Σχήμα 4.17 Στιγμιότυπο σφάλματος INL μετά την εφαρμογή της πρώτης τεχνικής διόρθωσης.

Στη συνέχεια, εφαρμόζουμε την δεύτερη τεχνική διόρθωσης στο κύκλωμα. Σύμφωνα με αυτή και με τη χρήση διακοπών επεμβαίνουμε τοπικά στην μεταβολή των τιμών των αντιστάσεων  $R_{10}$  και  $R_{19}$  έτσι ώστε να προσεγγίσουν την ονομαστική τους τιμή σύμφωνα με τον Πίνακα 4.3. Κατά συνέπεια η αντίσταση  $R_{10}$  θα έχει πλέον τιμή 20.021K και η αντίσταση  $R_{19}$  αντίστοιχα 20.121K. Τρέχουμε ξανά την προσομοίωση του κυκλώματος και το αποτέλεσμα παρουσιάζεται στο Σχήμα 4.18.



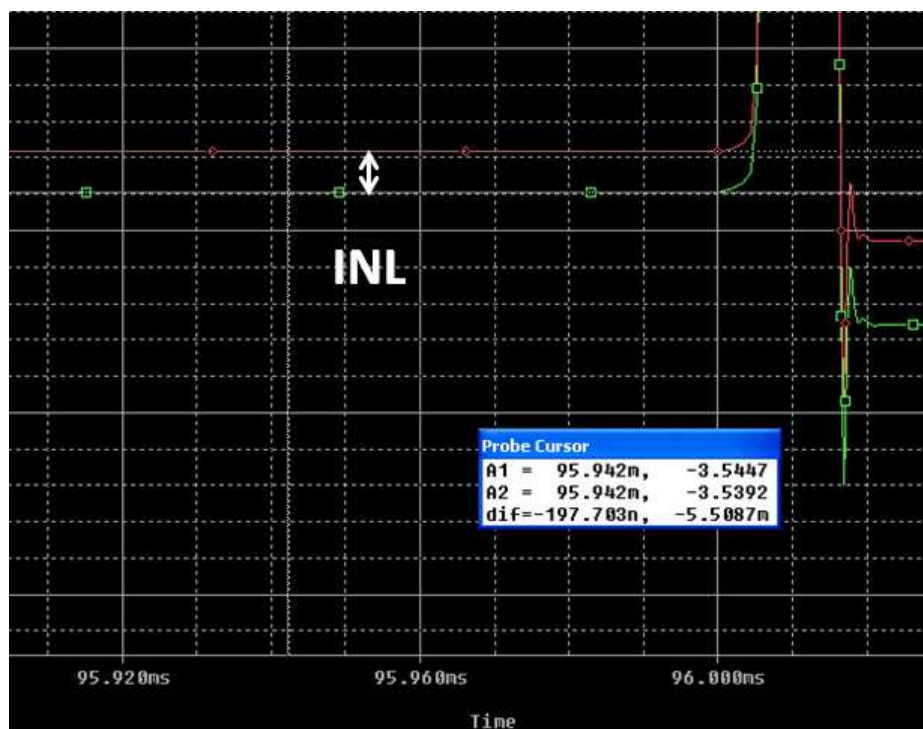
Σχήμα 4.18 Απόκριση του κυκλώματος μετά από την τοπική διόρθωση των αντιστάσεων  $R_{10}$  και  $R_{19}$  (δηλαδή διόρθωση με τη χρήση της δεύτερης τεχνικής).

Παρατηρούμε ότι στο Σχήμα 4.18 έχει βελτιωθεί πολύ η γραμμικότητα της απόκρισης καθώς πλησιάζει τη γραμμικότητα του ιδανικού DAC. Επίσης, η ύπαρξη σφαλμάτων στην προσομοίωση μειώθηκε σημαντικά.



Σχήμα 4.19 Στιγμιότυπο σφάλματος DNL μετά την εφαρμογή της δεύτερης τεχνικής διόρθωσης.

Στο Σχήμα 4.19 παρατηρούμε ότι το αρχικό DNL σφάλμα συνεχίζει να μην δημιουργεί πρόβλημα αφού η διαφορά μεταξύ των τάσεων δύο διαδοχικών κωδικών λέξεων τη χρονική στιγμή 64ms είναι περίπου 9.49mV, δηλαδή 0.4LSB. Στο Σχήμα 4.20 παρατηρούμε ότι η ύπαρξη και του INL σφάλματος αντιμετωπίστηκε αφού έχει πλέον τιμή 0.28LSB και είναι μέσα στα αποδεκτά όρια.



Σχήμα 4.20 Στιγμιότυπο σφάλματος INL μετά την εφαρμογή της δεύτερης τεχνικής διόρθωσης.

Συνεπώς, διαπιστώνουμε ότι στην περίπτωση ύπαρξης πολλαπλών παραμετρικών σφαλμάτων στο κύκλωμα του DAC οι δυο τεχνικές μπορούν να επιτύχουν τη διόρθωση των τιμών των αντιστάσεων και την επαναφορά των χαρακτηριστικών του εντός των προδιαγραφών. Έτσι, στο προηγούμενο παράδειγμα, τα σφάλματα DNL, INL και γραμμικότητας αντιμετωπίστηκαν αποτελεσματικά, με συνέπεια τελικά η απόκριση του κυκλώματος να πλησιάζει την συμπεριφορά του ιδανικού DAC και το κύκλωμα να λειτουργεί εντός των προδιαγραφών.





## ΚΕΦΑΛΑΙΟ 5. ΣΥΜΠΕΡΑΣΜΑΤΑ

---

### 5.1 Συμπεράσματα

### 5.2 Συγκρίσεις

---

#### **5.1. Συμπεράσματα**

Στην εργασία αυτή παρουσιάσαμε τεχνικές για την ανίχνευση, εντοπισμό και διόρθωση παραμετρικών σφαλμάτων στις τιμές των αντιστάσεων των R-2R Ψηφίο-Αναλογικών μετατροπέων (DAC). Η πρώτη τεχνική βασίζεται στη χρήση διακοπών που επιτρέπουν καθρεπτισμούς στο δικτύωμα των αντιστάσεων. Αυτοί οι καθρεπτισμοί βοηθούν στην ανίχνευση ενδεχόμενου παραμετρικού σφάλματος στο κύκλωμα με την παρατήρηση της απόκρισης του κυκλώματος και τη σύγκρισή της με την απαλλαγμένη από σφάλματα περίπτωση. Σφάλματα σε αντιστάσεις που είναι κοντά στους κλάδους που διέρχονται τα πιο σημαντικά bit (MSB) της ψηφιακής λέξης εισόδου επηρεάζουν πάρα πολύ την έξοδο του κυκλώματος σε σχέση με σφάλματα στις αντιστάσεις που είναι πιο κοντά σε λιγότερο σημαντικά ψηφία (LSB). Έτσι στην περίπτωση που ανιχνευθεί σφάλμα, τότε αυτό θα βρίσκεται σε κάποια από τις αντιστάσεις των κλάδων που είναι κοντά στα MSB της ψηφιακής λέξης εισόδου. Συνεπώς, εκμεταλλευόμενοι τη καθρεπτική συνδεσμολογία μπορούμε να το διορθώσουμε. Σε αυτήν την περίπτωση η ελαττωματική αντίσταση έχει μετατοπιστεί σε μια θέση όπου δεν επηρεάζει ουσιαστικά την απόκριση του κυκλώματος και συνεπώς η παρουσία του παραμετρικού σφάλματος είναι αδιάφορη για την λειτουργία του κυκλώματος. Στην περίπτωση που το σφάλμα εξακολουθεί να υπάρχει στο κύκλωμα τότε σημαίνει ότι η ελαττωματική αντίσταση βρίσκεται σε κάποιο κλάδο της τοπολογίας που ο κατοπτρισμός δεν μεταβάλλει καθοριστικά τη θέση της αντίστασης ή ότι υπήρχαν δύο ή

περισσότερα σφάλματα στο κύκλωμα και ανταλλάξαμε την ελαττωματική αντίσταση με μια επίσης ελαττωματική αντίσταση.

Για να επιλύσουμε τέτοιου είδους προβλήματα επεκτείναμε την τεχνική χρησιμοποιώντας διακόπτες που χωρίζουν την τοπολογία του κυκλώματος σε δύο τμήματα (Right block, Left block). Οι νέοι διακόπτες επιτρέπουν τον κατοπτρισμό των αντιστάσεων μέσα σε κάθε τμήμα και η χρήση τους σε συνδυασμό με τους προηγούμενους διακόπτες βοηθά στην ανίχνευση περισσότερων ελαττωματικών αντιστάσεων καθώς και στη διόρθωσή τους με βάση την ανωτέρω τεχνική. Μειονέκτημα της συγκεκριμένης τεχνικής αποδεικνύεται ότι είναι η αδυναμία της να εντοπίσει και να διορθώσει ελαττωματικές αντιστάσεις που οι κατοπτρισμοί δεν τις μετακινούν σε άλλη θέση αλλά παραμένουν σταθερές στο κύκλωμα.

Για τις αντιστάσεις ενός DAC με παραμετρικά σφάλματα, στις οποίες η πρώτη τεχνική είναι αποτελεσματική ως προς την ανίχνευση/εντοπισμό αλλά όχι ως προς τη διόρθωση αναπτύχθηκε μια δεύτερη τεχνική. Όπως αποδείχθηκε, η πρώτη τεχνική εντοπίζει και διορθώνει την πλειοψηφία των ελαττωματικών αντιστάσεων που μπορούν να εμφανιστούν σε μια τοπολογία R-2R DAC. Η δεύτερη τεχνική επιχειρεί την τοπική διόρθωση των υπολοίπων αντιστάσεων, ή όσων αντιστάσεων απαιτείται, με τη χρήση πρόσθετων αντιστάσεων και διακοπών. Με αυτόν τον τρόπο η τιμή της αντίστασης “επιστρέφει” κοντά στην ονομαστική της τιμή.

Η δεύτερη τεχνική είναι πολύ αποτελεσματική όταν χρησιμοποιείται σε συνδυασμό με την πρώτη ώστε να αυξήσει την δυνατότητα διόρθωσης σφαλμάτων σε ένα DAC. Μειονέκτημα των τεχνικών αποτελεί το γεγονός ότι απαιτείται η εισαγωγή πρόσθετων διακοπών στο κύκλωμα.

## 5.2. Συγκρίσεις

Σε αυτήν την ενότητα θα επιχειρήσουμε την ποιοτική σύγκριση της προτεινόμενης τεχνικής με την τεχνική που προτάθηκε στην εργασία [9] που περιγράφηκε αναλυτικά στην ενότητα 3.7 και διαπραγματεύεται R-2R DACs.

Όπως περιγράψαμε και στην ενότητα 3.7, η προηγούμενη τεχνική μελετά μια συμβατική R-2R DAC τοπολογία και προσφέρει τη δυνατότητα διόρθωσης των χαρακτηριστικών DNL και

INL στα πλαίσια ενός σχετικά αποδεκτού κόστους. Πιο συγκεκριμένα, η τεχνική εισάγει σε κάθε κλάδο 2R αντίστασης του αρχικού NR-bits DAC, ένα νέο R-2R δικτύωμα των NC-bits σε σειρά μια αντίσταση, όπου  $NC > 5$  ώστε να επιτυγχάνονται τα επιδιωκόμενα αποτελέσματα. Η επιπλέον κυκλωμάτωση που προστίθεται στον DAC με σκοπό την διόρθωση των παραμετρικών σφαλμάτων εισάγει μεγάλο κόστος τόσο σε πρόσθετες αντιστάσεις όσο και σε διακόπτες δεδομένου ότι η τιμή NC πρέπει να είναι μεγαλύτερη του 5. Η προτεινόμενη τεχνική χρησιμοποιεί λίγους διακόπτες για την επίτευξη των επιθυμητών κατοπτρισμών με στόχο τον εντοπισμό και τη διόρθωση σφαλμάτων, ενώ σε ένα πολύ μικρό αριθμό αντιστάσεων εισάγει πρόσθετες μικρές αντιστάσεις και τους σχετικούς διακόπτες για να επιτύχει την πλήρη διόρθωση του DAC. Έτσι το κόστος παραμένει εξαιρετικά χαμηλότερο εκείνου στην εργασία [9]. Επίσης, ο αριθμός των σημάτων που απαιτεί η προτεινόμενη τεχνική για τη διόρθωση είναι σημαντικά μικρότερος εκείνου που απαιτείται στην προηγούμενη εργασία [9].

Ένα επιπλέον μειονέκτημα στην εργασία [9] σε σχέση με την προτεινόμενη τεχνική, είναι ότι δεν παρέχει τη δυνατότητα εντοπισμού σε ποιά κλάδο του DAC εμφανίζεται το πρόβλημα, με αποτέλεσμα ο χρόνος της διόρθωσης να είναι εξαιρετικά αυξημένος μέχρι να προσδιοριστεί με δοκιμές ο κατάλληλος συνδυασμός που θα επιφέρει τα επιθυμητά αποτελέσματα. Η προτεινόμενη τεχνική μπορεί σε πολύ μεγάλο βαθμό να εντοπίσει την αντίσταση με το παραμετρικό σφάλμα έτσι ώστε να υπάρξει στοχευμένη διόρθωση της τιμής της.

## ΑΝΑΦΟΡΕΣ

---

- [1] Σ. Πακτίτης, “Τελεστικοί Ενισχυτές & Γραμμικά Ολοκληρωμένα Κυκλώματα”, ΙΩΝ, 2005.
- [2] B. Razavi, “Principles of Data Conversion System Design”, IEEE Press, 1995.
- [3] B. Vinnakota, “Analog and Mixed-Signal Test”, Prentice Hall, 1998.
- [4] R.C. Jaeger, “Μικροηλεκτρονική”, Τόμος Β’, Τζιόλα, 2003.
- [5] A. Sedra και K. Smith, “Μικροηλεκτρονικά Κυκλώματα”, Τόμος Α’, Παπασωτηρίου, 1994.
- [6] A. Sedra και K. Smith, “Μικροηλεκτρονικά Κυκλώματα”, Τόμος Β’, Παπασωτηρίου, 1994.
- [7] R.J. Baker, “CMOS Circuit Design, Layout and Simulation”, 2<sup>nd</sup> Edition, IEEE Press, 2005.
- [8] M. Sachdev και J. Pineda de Gyvez, “Defect-Oriented Testing for Nano-Metric CMOS VLSI Circuits”, 2<sup>nd</sup> Edition, Springer, 2007.
- [9] D.S. Karadimas και K.A. Efstathiou, “On The Study of a Digitally Calibrated R-2R Ladder Architecture”, IEEE Int. Symposium on Signals, Circuits and Systems, , pp. 135-138, 2005.
- [10] A. Sepehr, “10-bit Double Segmented Thermometer-coded Current-Steering DAC”, Thesis presented to Ryerson University, Vol. 2(3), pp 14, 1995.
- [11] Σ. Αλεξίου, “Έλεγχος Ορθής Λειτουργίας Ψηφιο-Αναλογικών Μετατροπέων R-2R”, Πτυχιακή εργασία, Κεφ. 3, σελ. 32-36, 2009.
- [12] T. Bellamine, “8-bit Current Steering DAC”, Thesis, Vol. II, pp 4.
- [13] L. Counts, “Analog and mixed-signal innovation: The process-circuit-system-application interaction,” in Proc. IEEE Int. Solid-State Circuits Conference, pp. 26–32, 2007.
- [14] J. R. Naylor, “Testing of digital/analog and analog/digital converters”, IEEE Transactions on Circuits and Systems, Vol. CAS-25, No. 7, pp. 526-538, July 1978

- [15] M. J. Ohletz, "Hybrid built-in self-test (HBIST) for mixed analogue/digital integrated circuits", Proc. 1991 European Test Conference, pp. 307-316, April 1991.
- [16] L. Wang, Y. Fukatsu and K. Watanabe, "Characterization of current-mode CMOS R-2R ladder digital-to-analog converters", IEEE Transactions on Instrumentation and Measurement, Vol. 50, No. 12, pp. 1781-1786, December 2001.
- [17] M. P. Kennedy, "On the robustness of R-2R ladder DAC's", IEEE Transactions Circuits and Systems II, Vol. 47, No. 2, pp. 109-116, February 2000.
- [18] Y. Cong and R. L. Geiger, "A 1.5V 14-bit 100ms/s self-calibrated DAC", IEEE J. Solid State Circuits, Vol. 38, No. 12, pp. 2051-2060, December 2003.
- [19] A. R. Bugeja and B. Song, "A self-trimming 14-b 100-MS/s CMOS DAC", IEEE J. Solid State Circuits, Vol. 35, No. 12, pp. 1841-1852, December 2000.
- [20] "R-2R ladder networks", Application Note AFD006, International Resistive Company, Inc, 1998.
- [21] K. Bult and J. Geelen, "An inherently linear and compact MOST-only current division technique", IEEE J. Solid State Circuits, Vol. 27, No. 12, pp. 1730-1735, December 1992.
- [22] C. Lin and K. Bult, "A 10-b, 500-MSample/s CMOS DAC in 0.6 mm<sup>2</sup>", IEEE J. Solid State Circuits, Vol. 33, No. 12, pp. 1948-1958, December 1998.
- [23] A. Bosch, M. Borremans, M. Steyaert and W. Sansen, "A 10-bit 1-Gsample/s Nyquist current steering CMOS D/A converter", IEEE J. Solid State Circuits, Vol. 36, No. 3, pp. 315-324, March 2001.
- [24] J. Bastos, A. M. Marques, M. Steyaert and W. Sansen, "A 12-bit intrinsic accuracy high-speed CMOS DAC", IEEE J. Solid State Circuits, Vol. 33, No. 12, pp. 1959-1969, December 1998.



## ΣΥΝΤΟΜΟ ΒΙΟΓΡΑΦΙΚΟ

---

Η Αλεξίου Σταυρούλα γεννήθηκε το 1987 στη Λάρισα. Αποφοίτησε το 2004 από το 1<sup>ο</sup> Ενιαίο Λύκειο Φαρσάλων.

Είναι απόφοιτη του τμήματος Πληροφορικής του Πανεπιστημίου Ιωαννίνων το έτος 2009. Το Σεπτέμβριο του 2009 έγινε δεκτή στο μεταπτυχιακό πρόγραμμα σπουδών του τμήματος Πληροφορικής του Πανεπιστημίου Ιωαννίνων με ειδίκευση στις Τεχνολογίες- Εφαρμογές.

Τα ερευνητικά της ενδιαφέροντα εστιάζονται στους τομείς της σχεδίασης κυκλωμάτων και της μικροηλεκτρονικής.