



**Πρόγραμμα Μεταπτυχιακών Σπουδών
στις Σύγχρονες Ηλεκτρονικές Τεχνολογίες**

**Τμήμα Φυσικής
Σχολή Θετικών Επιστημών
Πανεπιστήμιο Ιωαννίνων**

ΜΕΤΑΠΤΥΧΙΑΚΗ ΔΙΠΛΩΜΑΤΙΚΗ ΕΡΓΑΣΙΑ (Μ.Δ.Ε)

**ΣΥΣΤΗΜΑ ΙΩ ΔΙΑΜΟΡΦΩΣΗΣ ΒΑΣΙΣΜΕΝΟ
ΣΕ ΨΗΦΙΑΚΟ ΕΠΕΞΕΡΓΑΣΤΗ ΣΗΜΑΤΟΣ**

ΒΑΣΙΛΕΙΟΣ ΟΙΚΟΝΟΜΟΥ

Φυσικός

Αριθμός μητρώου: 776

Επιβλέπων Καθηγητής: Βασίλειος Χριστοφιλάκης

**Ιωάννινα
2024**

Ευχαριστίες

Ολοκληρώνοντας την μεταπτυχιακή μου διατριβή θα ήθελα εκφράσω την ευγνωμοσύνη μου σε όσους συνέβαλλαν σε αυτήν.

Θα ήθελα να ευχαριστήσω καταρχάς τον επιβλέποντα καθηγητή μου, Επίκουρο Καθηγητή Βασίλειο Χριστοφιλάκη, για τον ενθουσιασμό του, τα κίνητρα και την εμπιστοσύνη που μου έδειξε. Η καθοδήγηση του με βοήθησε καθ' όλη τη διάρκεια εκπόνησής της διατριβής.

Ένα μεγάλο ευχαριστώ στον Γεώργιο Μπαλντούμα, μέλος Εργαστηριακού Διδακτικού Προσωπικού, για την πολύτιμη βοήθεια που μου προσέφερε.

Επίσης θα ήθελα να ευχαριστήσω τους Καθηγητές Ευάγγελο Ευαγγέλου και Ιωάννη Ευαγγέλου για την συμμετοχή τους στην τριμελή επιτροπή.

Στο σημείο αυτό θα ήθελα να ευχαριστήσω τον συνάδελφο και φίλο Αλέξανδρο Σακκά, Υποψήφιο Διδάκτορα, για τις συμβουλές και τις υποδείξεις του.

Τέλος οφείλω ένα ευχαριστώ στους δικού μου ανθρώπους. Τους φίλους μου που στάθηκαν δίπλα μου αυτά τα χρόνια, και ιδιαίτερα τον Αποστόλη, τον Λουκά, την Αρετή και την Ραφαέλλα. Την σύντροφο μου, Δήμητρα, τους γονείς μου, Αριστείδη και Κατερίνα, και την αδερφή μου Χριστίνα, για την στήριξη που μου παρείχαν.

Περίληψη

Η παρούσα Μεταπτυχιακή Διπλωματική Εργασία είχε ως στόχο την ανάπτυξη και υλοποίηση ενός συστήματος για την παραγωγή σημάτων I/Q και την διαμόρφωση τους. Το σύστημα βασίστηκε στον ψηφιακό επεξεργαστή TMS320C6416T της εταιρείας Texas Instruments και έγινε χρήση της κάρτας TMS320C6416T DSK που περιέχει τον συγκεκριμένο επεξεργαστή. Για την μετατροπή των ψηφιακών σημάτων από την έξοδο της κάρτας σε αναλογικά χρησιμοποιήθηκε ο DAC8554 της εταιρείας Texas Instruments. Τα αναλογικά σήματα αυτά αφού έγινε μεταφορά του επιπέδου τάσης σε επιθυμητό επίπεδο με την βοήθεια τελεστικού ενισχυτή οδηγήθηκαν σε ενεργό χαμηλοπερατό φίλτρο για την αποκοπή υψηλότερων ανεπιθύμητων συχνοτήτων, στη συνέχεια μετατράπηκαν σε διαφορικά σήματα και κατέληξαν σε I/Q διαμορφωτή. Ο διαμορφωτής που χρησιμοποιήθηκε ήταν ο AD8349 της Analog Devices και είναι αυτός που παράγει το διαμορφωμένο σήμα. Η συχνότητα που έγινε η εκπομπή σήματος ήταν στα 787,3 MHz, η οποία δημιουργήθηκε από τοπικό ταλαντωτή. Το λογισμικό που χρησιμοποιήθηκε για τον προγραμματισμό της κάρτας ήταν το Code Composer Studio. Η διαμόρφωση που πραγματοποιήθηκε ήταν η QAM, και η 16-QAM.

Abstract

The purpose of this postgraduate thesis was to design and implement a system for the generation of I/Q signals and their subsequent modulation. The system was based on the TMS320C6416T digital processor of Texas Instruments, and the TMS320C6416T DSK card containing it was used. The DAC8554 from Texas Instruments was utilized to convert the digital signals from the card's output to analog signals. These analog signals, after the use of an operational amplifier as a voltage level shifter, were directed into an active low-pass filter to cut off higher undesired frequencies, then they were converted to differential signals before being routed in an I/Q modulator. The modulator responsible for the production of the modulated signal was the AD8349 of Analog Devices. The signal's transmission frequency was 787,3 MHz, which was generated by a local oscillator. The software used to program the card was Code Composer Studio. The modulation performed was QAM and 16-QAM.

Περιεχόμενα

Ευχαριστίες	II
Περίληψη	III
Abstract.....	IV
Περιεχόμενα.....	V
ΚΕΦΑΛΑΙΟ 1.....	1
1.1. Εισαγωγή.....	1
1.2. Τηλεπικοινωνιακό σύστημα.....	1
1.3. Σήματα – Τύποι σημάτων	2
1.3.1. Αναλογικά και ψηφιακά σήματα.....	2
1.3.2. Σήμα ενέργειας και σήμα ισχύος	4
1.4. Μετατροπή αναλογικού σήματος σε ψηφιακό.....	4
1.4.1. Δειγματοληψία.....	5
1.4.2. Κβάντιση.....	5
1.4.3. Κωδικοποίηση.....	5
1.5. Μετατροπή ψηφιακού σήματος σε αναλογικό.....	6
1.6. Ψηφιακή επεξεργασία σήματος	7
1.6.1. Πλεονεκτήματα και περιορισμοί.....	7
1.6.2. Ψηφιακοί επεξεργαστές σήματος.....	7
1.7. Ψηφιακή Διαμόρφωση	8
1.7.1. Γιατί χρειάζεται η διαμόρφωση;	8
1.7.2. Διαμόρφωση ζώνης διέλευσης.....	8
1.7.3. Κριτήρια επιλογής είδους διαμόρφωσης	9
1.7.4. Διάγραμμα I/Q	10
1.7.5. Ορθογώνια Διαμόρφωση Πλάτους (Quadrature Amplitude Modulation-QAM)	11
ΚΕΦΑΛΑΙΟ 2.....	14
2.1. Γενικά.....	14
2.2. Περιγραφή λειτουργίας TMS320C6416T DSK.....	15
2.3. TMS320C6416T	16
2.4. Διασύνδεση κάρτας TMS320C6416 DSK.....	17
2.5. Λογισμικό	22
2.6. Το Ολοκληρωμένο Περιβάλλον Ανάπτυξης (IDE)	22
2.7. Δημιουργία Project	23
2.7.1. Έλεγχος προγράμματος.....	24
2.7.2. Φόρτωση προγράμματος στη συσκευή.....	26
ΚΕΦΑΛΑΙΟ 3.....	27

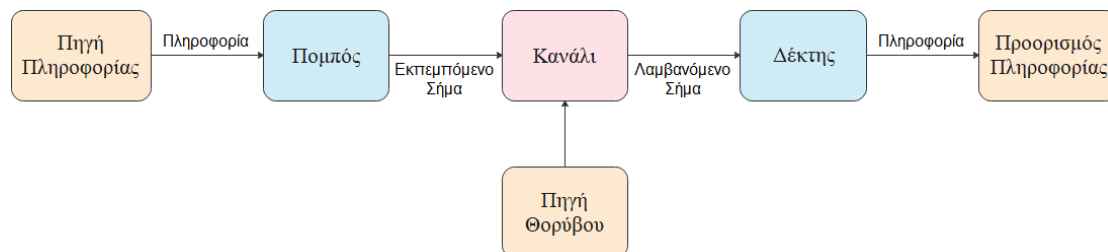
3.1.	Εισαγωγή.....	27
3.2.	Μετατροπéας ψηφιακού σήματος σε αναλογικό DAC8554.....	27
3.3.	Τελεστικός Ενισχυτής OPA2172.....	29
3.4.	Διαμορφωτής AD8349.....	30
3.4.1.	Περιγραφή Λειτουργίας διαμορφωτή	31
3.4.1.1.	Διασύνδεση τοπικού ταλαντωτή	31
3.4.1.2.	Μετατροπéας τάσης σε ρεύμα (V-TO-I CONVERTER).....	32
3.4.1.3.	Μίκτες.....	32
3.4.1.4.	Ενισχυτή μετατροπής διαφορικού σήματος σε σήμα ενός άκρου	32
3.4.1.5.	Κύκλωμα πόλωσης	33
3.5.	Ρυθμιστές Τάσης	33
3.6.	Ταλαντωτής ελεγχόμενος από τάση.....	34
3.6.1.	CVCO55CC-0787-0805	34
3.6.2.	CVCO55CC-1912-2114.....	35
3.7.	Διακόπτης RF MASWSS0176.....	38
3.8.	Μετασχηματιστής ETC1-1-13	39
	ΚΕΦΑΛΑΙΟ 4.....	40
4.1.	Τροφοδοσία κυκλώματος.....	40
4.2.	Διασύνδεση DSP με πλακέτα διαμορφωτή και DAC	42
4.3.	Βαθμίδα μετατροπής επιπέδου τάσης (level shifter)	44
4.4.	Σχεδίαση ενεργού χαμηλοπερατού φίλτρου	47
4.5.	Μετατροπή σήματος σε διαφορικό	47
4.6.	Κύκλωμα διαμορφωτή	52
4.7.	Διασύνδεση τοπικού ταλαντωτή	53
4.8.	Τελική Διάταξη Πομπού	54
	ΚΕΦΑΛΑΙΟ 5.....	58
5.1.	Εισαγωγή.....	58
5.2.	Δημιουργία σημάτων I/Q.....	58
5.3.	Έλεγχος τροφοδοσίας συστήματος.....	62
5.4.	Διαμόρφωση QAM.....	64
5.5.	Διαμόρφωση 16-QAM.....	67
5.6.	Αποτελέσματα μετρήσεων.....	70
	ΚΕΦΑΛΑΙΟ 6.....	72
	Συμπεράσματα	72
	Βιβλιογραφία	73
	Παράρτημα.....	75

ΚΕΦΑΛΑΙΟ 1

Τηλεπικοινωνιακά Συστήματα και Τεχνικές Διαμόρφωσης

1.1. Εισαγωγή

Με τον όρο *επικοινωνία* (communication) εννοούμε την μεταφορά πληροφορίας από έναν αποστολέα σε έναν παραλήπτη. Το 1948 παρουσιάστηκε από τους C. E. Shannon και W. Weaver ένα επικοινωνιακό μοντέλο που θεωρείται ως η “μητέρα των μοντέλων”. Το μοντέλο αυτό καλύπτει ένα ευρύ φάσμα στο πεδίο των επιστημών καθώς πέρα από τις τηλεπικοινωνίες συνδέεται και με ανθρωπιστικές και κοινωνικές επιστήμες [1]. Το μοντέλο αυτό παρουσιάζεται στο σχήμα 1.1.



Σχήμα 1.1. Επικοινωνιακό Μοντέλο.

1.2. Τηλεπικοινωνιακό σύστημα

Στις μέρες μας οι ψηφιακές επικοινωνίες έχουν επικρατήσει από τις αναλογικές, καθώς εμφανίζουν πολλά πλεονεκτήματα. Το χαμηλότερο κόστος κατασκευής συστημάτων αλλά και ο ευκολότερος σχεδιασμός τους είναι κάποια από αυτά τα πλεονεκτήματα. Επίσης η επεξεργασία, αποθήκευση και ανάκτηση ψηφιακού σήματος είναι πιο εύκολη αλλά και πιο αξιόπιστη. Οι αναλογικές επικοινωνίες έχουν περιοριστεί σε εφαρμογές ραδιοφωνίας και τηλεόρασης.

Για ένα τηλεπικοινωνιακό σύστημα η πηγή πληροφορίας είναι ένα σήμα $m(t)$, σε αναλογική ή ψηφιακή μορφή. Το σήμα $m(t)$ είναι ένα σήμα βασικής ζώνης (baseband). Στον πομπό ανήκουν οι βαθμίδες της επεξεργασίας και της διαμόρφωσης του σήματος. Στην περίπτωση που το σήμα πληροφορίας είναι σε αναλογική μορφή, στην βαθμίδα

της επεξεργασίας γίνεται η μετατροπή του σε ψηφιακό. Στην συνέχεια γίνεται η διαμόρφωση του σήματος βασικής ζώνης μετατρέποντας το σε ζωνοπερατό (passband). Η διαμόρφωση μπορεί να γίνει στην ζώνη διέλευσης εφόσον το επιτρέπει το κανάλι μετάδοσης και η απόσταση είναι μικρή. Μετά από αυτή την διαδικασία το διαμορφωμένο σήμα $s(t)$ είναι έτοιμο να εκπεμφθεί από τον πομπό στον δέκτη.

Η πληροφορία μεταδίδεται από τον πομπό στον δέκτη μέσω ενός καναλιού επικοινωνίας. Ένα τέτοιο κανάλι μπορεί να είναι ο αέρας ή το κενό για τις ασύρματες επικοινωνίες ή οπτικές ίνες για τις ενσύρματες.

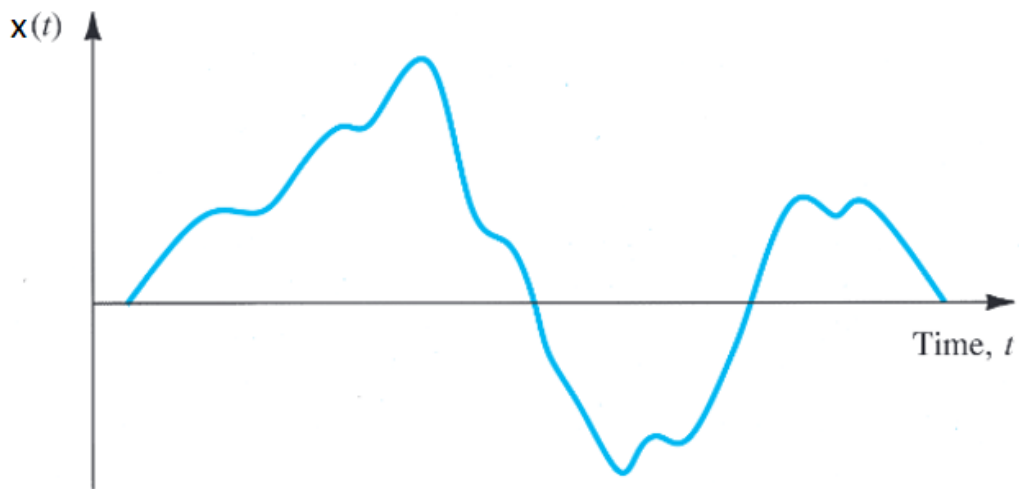
Στον δέκτη γίνεται η λήψη του εκπεμπόμενου σήματος. Στην συνέχεια γίνεται η διαδικασία της αποδιαμόρφωσης και της επεξεργασίας του σήματος με σκοπό την ανάκτηση του σήματος που έλαβε από το πομπό και την μετατροπή του στο αρχικό σήμα πληροφορίας. [2]

1.3. Σήματα – Τύποι σημάτων

Για να μπορέσει να γίνει η ανταλλαγή πληροφορίας σε ένα τηλεπικοινωνιακό σύστημα απαιτείται η εκπομπή και η λήψη σημάτων. Σήμα είναι ένα φυσικό μέγεθος το οποίο μεταβάλλεται σε σχέση με μια ή περισσότερες ανεξάρτητες μεταβλητές. Συνήθως η ανεξάρτητη μεταβλητή είναι ο χρόνος. Αν οι ποσότητες αυτές λαμβάνουν συνεχείς τιμές τότε το σήμα χαρακτηρίζεται αναλογικό, ενώ αν οι τιμές είναι διακριτές ψηφιακό.

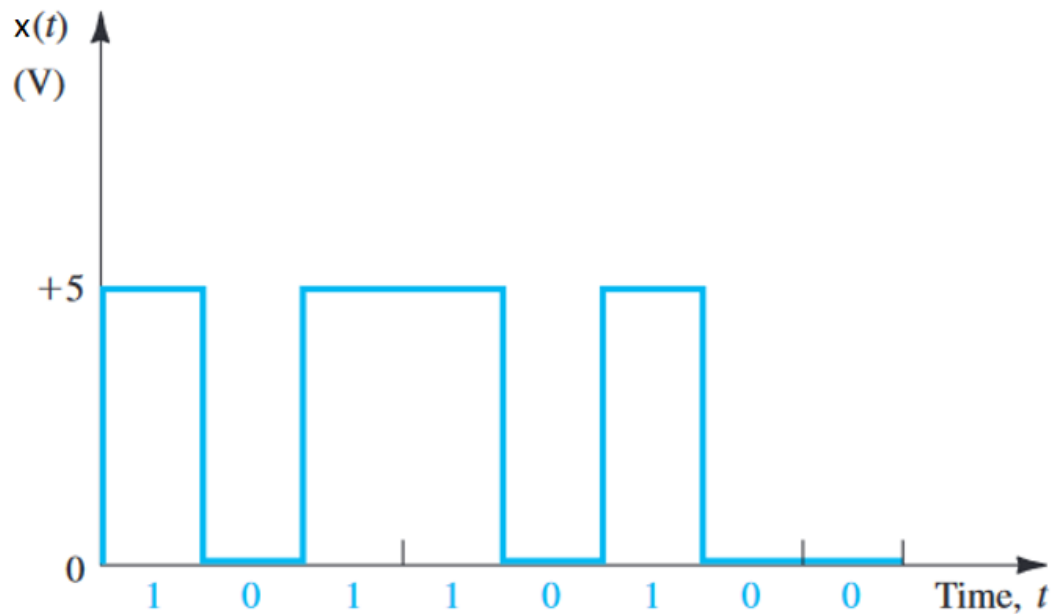
1.3.1. Αναλογικά και ψηφιακά σήματα

Τα αναλογικά σήματα, $x(t)$ είναι χρονικά μεταβαλλόμενες ποσότητες που μεταφέρουν πληροφορίες. Οι ποσότητες αυτές συνήθως είναι τάση ή ρεύμα και οι τιμές που λαμβάνουν είναι συνεχείς. Σε ένα αναλογικό σήμα, οι αλλαγές στο πλάτος, τη συχνότητα ή τη φάση αντιστοιχούν σε αλλαγές στην πληροφορία που εμπεριέχουν. Μία γραφική απεικόνιση ενός αναλογικού σήματος φαίνεται στο σχήμα 1.2.



Σχήμα 1.2. Αναλογικό σήμα.

Τα ψηφιακά σήματα, $x(kT)$, διαφέρουν από τα αναλογικά, καθώς λαμβάνουν ένα πεπερασμένο διακριτό σύνολο αριθμών. Ένα παράδειγμα ψηφιακού σήματος φαίνεται στο σχήμα 3, με την τάση να είναι η ποσότητα που μεταβάλλεται χρονικά και να λαμβάνει τις τιμές 0V και 5V. Στα ψηφιακά κυκλώματα η τιμή των 0V ορίζεται ως λογική Low ή bit 0, ενώ η τιμή των 5V ως λογική High ή bit 1 [3], [4].



Σχήμα 1.3. Ψηφιακό σήμα.

1.3.2. Σήμα ενέργειας και σήμα ισχύος

Η ενέργεια E_x ενός σήματος $x(t)$ στο χρονικό διάστημα (t_1, t_2) δίνεται από την σχέση:

$$E_x = \int_{t_1}^{t_2} |x(t)|^2 dt = \int_{t_1}^{t_2} x^2(t) dt \quad (1.1)$$

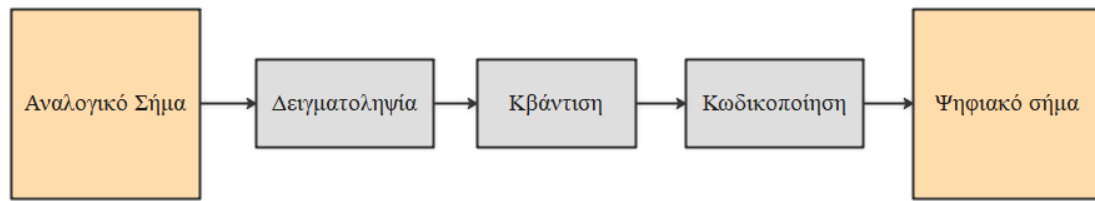
και αντιστοιχεί στο εμβαδό της τετραγωνικής τιμής του σήματος, ενώ η ισχύς P_x ορίζεται ως η ενέργεια του σήματος στη μονάδα του χρόνου:

$$P_x = \frac{1}{t_2 - t_1} \int_{t_1}^{t_2} |x(t)|^2 dt = \frac{1}{t_2 - t_1} \int_{t_1}^{t_2} x^2(t) dt \quad (1.2)$$

Το σήμα $x(t)$ χαρακτηρίζεται ως σήμα ισχύος όταν η μέση ισχύς του είναι πεπερασμένη και μη μηδενική στο διάστημα $(-\infty, \infty)$. Όταν η ενέργεια του είναι πεπερασμένη τότε χαρακτηρίζεται ως σήμα ενέργειας. Ωστόσο δεν μπορούν να υπάρξουν και οι δύο περιπτώσεις καθώς τα σήματα ενέργειας έχουν μέση ισχύ ίση με μηδέν και τα σήματα ενέργειας άπειρη ισχύ [5].

1.4. Μετατροπή αναλογικού σήματος σε ψηφιακό

Η μετατροπή ενός αναλογικού σήματος σε ψηφιακό μπορεί να γίνει μέσω τριών διαδικασιών, σχήμα 1.4. Η πρώτη διαδικασία που εφαρμόζεται στο αναλογικό σήμα είναι αυτή της δειγματοληψίας. Ακολουθεί η διαδικασία της κβάντισης και τέλος η διαδικασία της κωδικοποίησης. Όλες οι διαδικασίες για την μετατροπή αναλογικού σήματος σε ψηφιακό πραγματοποιείται από τους μετατροπείς αναλογικού σήματος σε ψηφιακό (Analog to Digital Converter, ADC).



Σχήμα 1.4. Δομικό διάγραμμα μετατροπής αναλογικού σήματος σε ψηφιακό.

1.4.1. Δειγματοληψία

Η δειγματοληψία μετατρέπει ένα σήμα συνεχούς χρόνου και πεπερασμένου εύρους ζώνης W (bandwidth), παίρνοντας δείγματα (samples) $m(kT_s)$ από αυτό, σε σήμα διακριτού χρόνου. Η περίοδος που λαμβάνονται τα δείγματα είναι η περίοδος δειγματοληψίας (sampling period) T_s και $f_s=1/T_s$ η συχνότητα δειγματοληψίας (sampling frequency). Σύμφωνα με το Θεώρημα Δειγματοληψίας Nyquist για να μπορέσει να ανακτηθεί το σήμα $m(t)$ από τα δείγματα $m(kT_s)$ σε καλή προσέγγιση θα πρέπει η συχνότητα δειγματοληψίας να είναι τουλάχιστον ίση με την συχνότητα Nyquist f_N , όπου $f_N=2f_{max}$ και f_{max} η μέγιστη συχνότητα του σήματος πληροφορίας $m(t)$.

1.4.2. Κβάντιση

Η κβάντιση ακολουθεί μετά την δειγματοληψία. Μετά το στάδιο της δειγματοληψίας οι τιμές του χρόνου έχουν γίνει διακριτές αλλά το πλάτος του σήματος έχει συνεχείς τιμές. Η διαδικασία της κβάντισης μετατρέπει το σήμα συνεχούς πλάτους σε σήμα διακριτού πλάτους.

1.4.3. Κωδικοποίηση

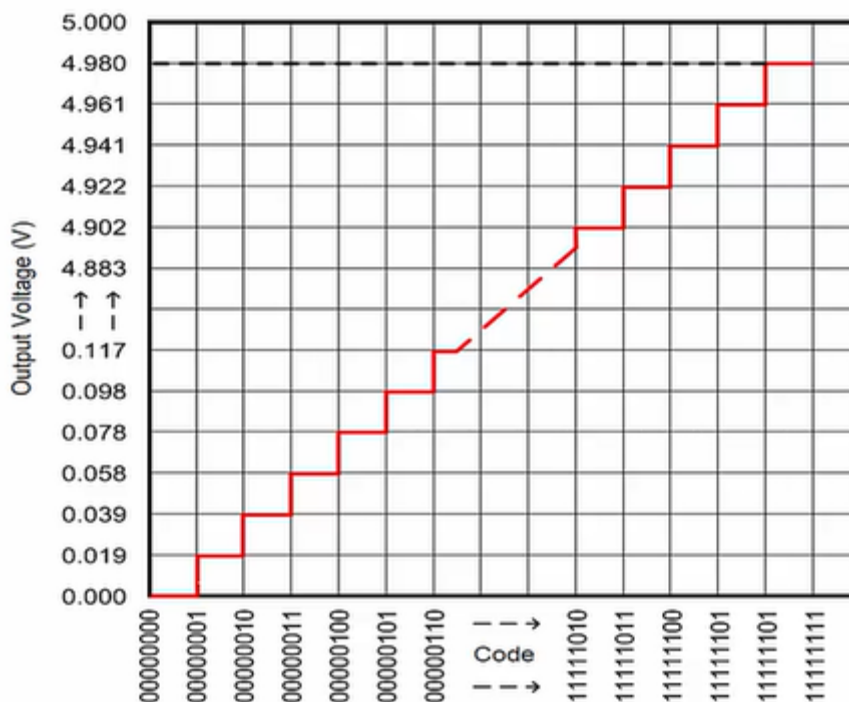
Τέλος ακολουθεί το στάδιο της κωδικοποίησης. Στο κάθε κβαντισμένο δείγμα που προέκυψε από την διαδικασία κβάντισης αποδίδεται ένας κωδικός. Συνήθως ο κωδικός αυτός είναι δυαδικής μορφής (bits) [6].

1.5. Μετατροπή ψηφιακού σήματος σε αναλογικό

Η διαδικασία μετατροπής ψηφιακού σήματος σε αναλογικό γίνεται με από τους μετατροπείς ψηφιακού σήματος σε αναλογικού (Digital to Analog Converter, DAC). Ένας DAC δέχεται ψηφιακό σήμα στην είσοδο του και το μετατρέπει σε αναλογικό στην έξοδο του με βάση μία τάση αναφοράς. Η ακρίβεια που έχει ο DAC και η τάση αναφοράς αντιπροσωπεύουν την αναλογική του έξοδο. Αν για παράδειγμα έχει 8-bit ακρίβεια τότε η είσοδος του θα μπορεί να αναλυθεί σε $2^8=256$ καταστάσεις, ενώ για 16-bit ακρίβεια σε $2^{16}=65536$ καταστάσεις. Η κάθε κατάσταση αντιστοιχεί σε τάση που εξαρτάται από την τάση αναφοράς σύμφωνα με την σχέση:

$$V = \frac{V_{REF} \cdot D_{in}}{2^n} \quad (1.3)$$

Όπου V η τάση της κάθε κατάστασης, V_{REF} η τάση αναφοράς, n η ακρίβεια του DAC και D_{in} η ψηφιακή είσοδος σε δυαδική μορφή. Για 8-bit DAC και με τάση αναφοράς στα 5V η κάθε κατάσταση από την (1.3) θα είναι 19,5mV και για 16-bit DAC 76,3μV. Στο σχήμα 1.5 φαίνονται οι καταστάσεις για έναν 8-bit DAC με τις αντίστοιχες τάσεις εξόδου [7].



Σχήμα 1.5. Αντιστοίχιση ψηφιακής εισόδου 8-bit DAC με την τάση εξόδου

1.6. Ψηφιακή επεξεργασία σήματος

Σκοπός της ψηφιακής επεξεργασίας σήματος (Digital Signal Processing) είναι να αποκτήσει την πληροφορία που μεταφέρει το σήμα και να την μετατρέψει σε μορφή που θα είναι κατάλληλη για μετάδοση και αποθήκευση. Την διαδικασία αυτή κάνουν οι ψηφιακοί επεξεργαστές σήματος (Digital Signal Processors, DSP's).

Οι DSP's επεξεργάζονται ψηφιακή πληροφορία η οποία συνήθως προκύπτει από ένα αναλογικό σήμα με τις διαδικασίες που περιεγράφηκαν προηγουμένως. Η ψηφιακή επεξεργασία σήματος χρησιμοποιείται σε πολλές εφαρμογές όπου είναι δύσκολο η αδύνατο να χρησιμοποιηθούν αναλογικές μέθοδοι. Οι εφαρμογές που μπορεί να χρησιμοποιηθεί είναι σε τομείς όπως

- Επεξεργασία εικόνας
- Τηλεπικοινωνίες
- Επεξεργασία ήχου
- Βιοϊατρική
- Αυτοκινητοβιομηχανία

1.6.1. Πλεονεκτήματα και περιορισμοί

Η ψηφιακή επεξεργασία σήματος έχει αρκετά πλεονεκτήματα:

- Ακρίβεια
- Δεν υπάρχει αλλοίωση λόγω θερμοκρασίας
- Έξτρα δυνατότητες από αναλογική επεξεργασία. Για παράδειγμα μπορούν να κατασκευαστούν σύνθετοι αλγόριθμοι για φίλτρα
- Ευελιξία σε εφαρμογές. Τα συστήματα μπορούν να επαναπρογραμματιστούν ξανά και ξανά μέσω λογισμικού χωρίς κάποιες αλλαγές στον εξοπλισμό.

Βέβαια υπάρχουν και κάποιο περιορισμοί:

- Χρόνος σχεδιασμού. Οι τεχνικές επεξεργασίας σήματος απαιτούν υψηλές γνώσεις στο αντικείμενο αλλά και τους κατάλληλους πόρους.

1.6.2. Ψηφιακοί επεξεργαστές σήματος

Οι ψηφιακοί επεξεργαστές σήματος είναι μικροεπεξεργαστές που σχεδιάστηκαν συγκεκριμένα για τις ανάγκες της ψηφιακής επεξεργασίας σήματος. Πρωτοεμφανίστηκαν την δεκαετία του 1980. Η διαφορά τους με τους υπόλοιπους

μικροεπεξεργαστές είναι ότι μπορούν να εκτελέσουν με μεγάλη ταχύτητα αριθμητικές πράξεις, οι οποίες είναι πολύ σημαντικές για τους αλγορίθμους της ψηφιακής επεξεργασίας σήματος [8].

1.7. Ψηφιακή Διαμόρφωση

Ψηφιακή διαμόρφωση είναι η διαδικασία μετατροπής ακολουθίας bits σε σήματα κατάλληλα για μεταφορά. Τα σήματα αυτά είναι αναλογικές κυματομορφές-σύμβολα και προκύπτουν από τα bits της πληροφορίας. Αν η ακολουθία αποτελείται από m bits τότε η αντιστοίχιση τους μπορεί να γίνει για $M=2^m$ κυματομορφές. Όταν η απόσταση μετάδοσης είναι μικρή η διαμόρφωση μπορεί να γίνει στη βασική ζώνη, ενώ για μεγαλύτερες αποστάσεις γίνεται διαμόρφωση στη ζώνη διέλευσης [9].

1.7.1. Γιατί χρειάζεται η διαμόρφωση;

Για να γίνει η μετάδοση ηλεκτρομαγνητικών πεδίων (ΗΜ) στον ελεύθερο χώρο απαιτείται η χρήση κεραίας. Το μέγεθος της κεραίας εξαρτάται από το μήκος κύματος και τον τύπο της κεραίας. Το μήκος κύματος λ ισούται με c/f , όπου c η ταχύτητα του φωτός ($3 \times 10^8 \text{m/s}$) και f η συχνότητα του σήματος. Για ένα απλό μονόπολο το μέγεθος της κεραίας ισούται με το $1/4$ του μήκους κύματος. Αν για παράδειγμα θέλουμε να μεταφέρουμε ένα σήμα βασικής ζώνης με συχνότητα $f=5000\text{Hz}$, τότε με βάση τα παραπάνω χρειαζόμαστε μία κεραία με διάμετρο $\lambda/4$. Επομένως, $\lambda=c/f=\frac{3 \times 10^8 \text{m/s}}{6000\text{Hz}}=5 \times 10^4 \text{m}$, άρα η διάμετρος είναι 12.5 χιλιόμετρα. Για τον λόγο αυτό είναι απαραίτητη πρώτα η διαμόρφωση του σήματος για να μπορέσουμε να μικρύνουμε τις διαστάσεις της κεραίας.

1.7.2. Διαμόρφωση ζώνης διέλευσης

Η διαμόρφωση ζώνης διέλευσης επιτυγχάνεται με την χρήση ενός περιοδικού σήματος με συχνότητα μεγαλύτερη από αυτή του σήματος πληροφορίας. Το σήμα αυτό ονομάζεται φέρον σήμα (carrier) και η γενική μορφή του είναι:

$$s(t) = A(t)\cos \theta(t) \quad (1.4)$$

όπου $A(t)$ το μεταβαλλόμενο στο χρόνο πλάτος και $\theta(t)$ η μεταβαλλόμενη στο χρόνο γωνία. Η (1.4) μπορεί να γραφεί ως:

$$s(t) = A(t)\cos [2\pi f_c t + \varphi(t)] \quad (1.5)$$

όπου f_c η συχνότητα του φέροντος και $\varphi(t)$ η φάση.

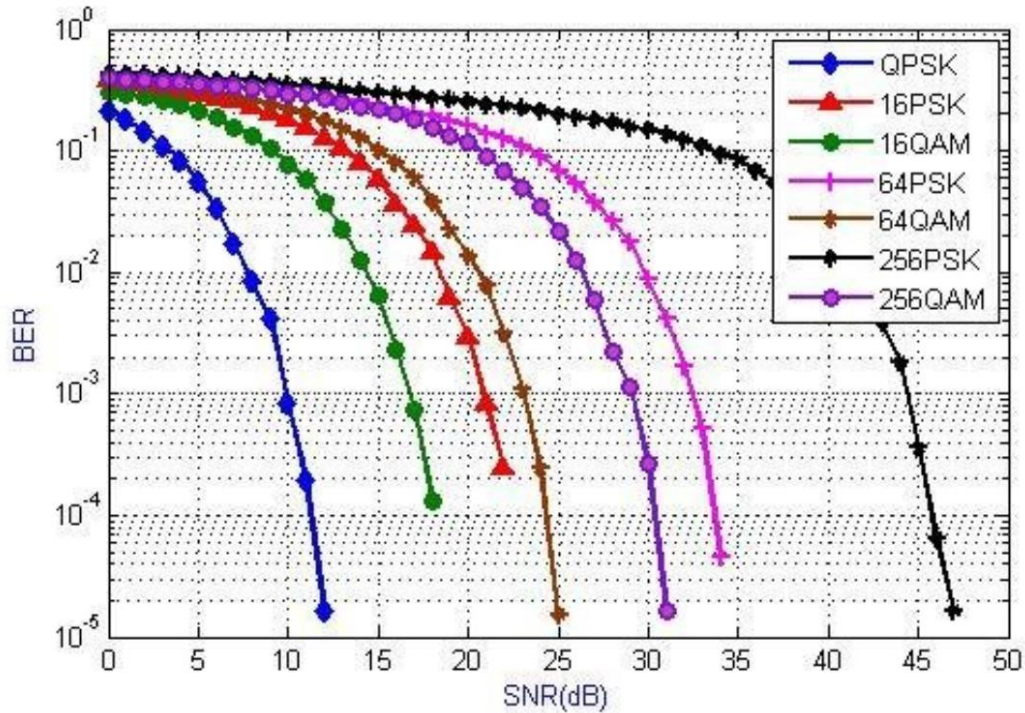
Τα χαρακτηριστικά του φέροντος μεταβάλλονται με βάση το σήμα πληροφορίας που θέλουμε να μεταδώσουμε. Τα χαρακτηριστικά που μεταβάλλονται είναι:

- πλάτος
- συχνότητα
- φάση

Υπάρχουν πολλά είδη ψηφιακών διαμορφώσεων με τις βασικότερες ωστόσο να είναι η διαμόρφωση μεταλλαγής πλάτους (Amplitude Shift Keying - ASK), η διαμόρφωση μεταλλαγής συχνότητας (Frequency Shift Keying - FSK) και η διαμόρφωση μεταλλαγής φάσης. (Phase Shift Keying - PSK). Η μεταλλαγή ταυτόχρονα πλάτους και φάσης αποκαλείται ορθογώνια διαμόρφωση πλάτους (Quadrature Amplitude Modulation) [10].

1.7.3. Κριτήρια επιλογής είδους διαμόρφωσης

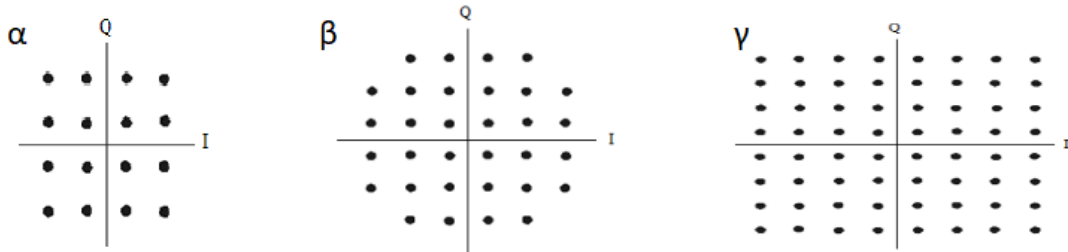
Τα βασικά κριτήρια για την επιλογή του είδους διαμόρφωσης είναι ο ρυθμός σφάλματος bit (Bit Error Rate, BER), ο λόγος σήματος προς θόρυβο (Signal to Noise Ratio, SNR), η χωρητικότητα καναλιού και η αποδοτικότητα ισχύος [11]. Στο σχήμα που ακολουθεί φαίνεται η πιθανότητα λάθους σε σχέση με το λόγο σήματος προς θόρυβο, για διάφορες τεχνικές διαμόρφωσης.



Σχήμα 1.6. BER σε σχέση με SNR για διάφορες τεχνικές διαμόρφωσης [12].

1.7.4. Διάγραμμα I/Q

Η αναπαράσταση ενός συνόλου σημάτων $s_i(t)$ σε ένα χώρο-σημάτων (signal-space) με την αντιστοίχιση τους με διανύσματα αποτελεί ένα σημαντικό εργαλείο για την ανάλυση των ψηφιακών διαμορφώσεων. Η αναπαράσταση τους γίνεται σε ένα διανυσματικό χώρο και ονομάζεται αστερισμός (constellation). Κάθε σημείο του αστερισμού αναπαριστά μία κυματομορφή-σύμβολο, κάθε μία από τις οποίες ανήκουν στην ίδια ορθοκανονική βάση και έχουν τις ίδιες συναρτήσεις βάσης. Για την περίπτωση των ψηφιακών διαμορφώσεων ο διανυσματικός χώρος είναι δισδιάστατος και οι συναρτήσεις βάσεις του είναι η συμφασική συνιστώσα I (In-phase) και η ορθογώνια συνιστώσα Q (Quadrature). Ο αστερισμός με τις I και Q συνιστώσες είναι γνωστός ως Διάγραμμα I/Q. Στο σχήμα 1.6 φαίνεται το διάγραμμα αστερισμού για τις διαμόρφωσης BPSK, 4-QAM και 16-QAM.



Σχήμα 1.6. Διάγραμμα αστερισμού για α) 16-QAM, β) 32-QAM και γ) 64-QAM [13].

1.7.5. Ορθογώνια Διαμόρφωση Πλάτους (Quadrature Amplitude Modulation-QAM)

Η Ορθογώνια Διαμόρφωση Πλάτους (Quadrature Amplitude Modulation-QAM) επιτυγχάνεται με την χρήση δύο ορθογώνιων (quadrature) φερόντων σημάτων. Τα χαρακτηριστικά του φέροντος σήματος που μεταβάλλονται είναι το πλάτος και η φάση. Ουσιαστικά πρόκειται για έναν συνδυασμό PSK και ASK διαμορφώσεων. Για M-αδική σηματοδοσία (M-QAM) οι διαθέσιμες κυματομορφές-σύμβολα που προκύπτουν είναι

$$s_i(t) = \sqrt{\frac{2E_i(t)}{T}} \cos [2\pi f_c t + \varphi_i(t)], \quad \begin{cases} 0 \leq t \leq T \\ i = 1, \dots, M \end{cases} \quad (1.6)$$

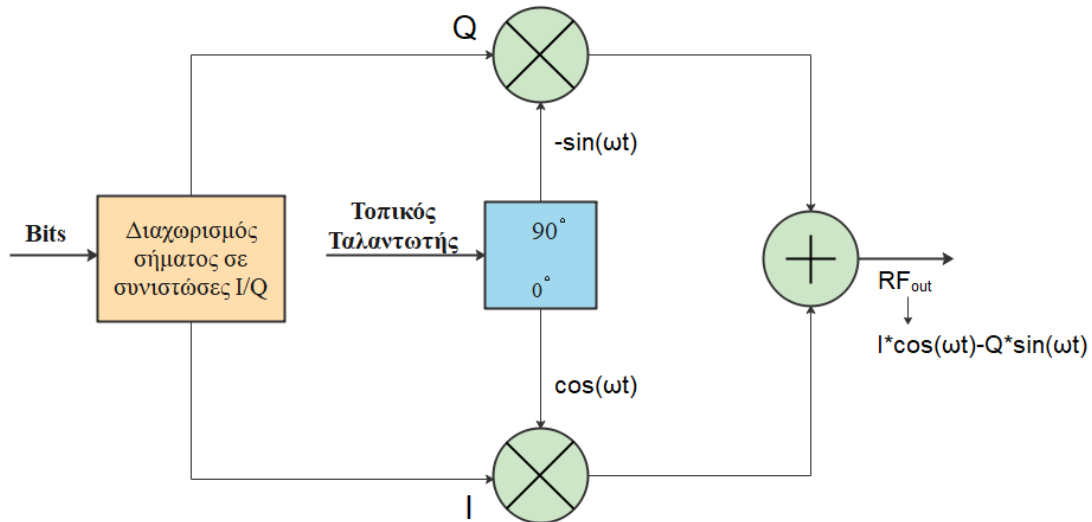
όπου E_i η ενέργεια του i-στού συμβόλου και T η διάρκεια του συμβόλου. Ο όρος $\sqrt{\frac{2E_i(t)}{T}}$ και $\varphi_i(t)$ παίρνουν M διακριτές τιμές. Οι τιμές της φάσης δίνονται από την

$$\varphi_i = 2\pi \frac{i-1}{M}, \quad i=1, \dots, M. \quad (1.7)$$

Για 4-QAM ισχύει $M=4$ ενώ για 16-QAM, $M=16$. Ο όρος $\sqrt{2E/T}$ προκύπτει από την (1.4) καθώς το πλάτος A που είναι η κορυφή μίας κυματομορφής, συνδέεται με την ενεργό τιμή της κυματομορφής A_{rms} σύμφωνα με την σχέση $A = \sqrt{2}A_{rms}$ και στην περίπτωση σημάτων τάσης ή ρεύματος, η ενεργός τιμή μπορεί να αναπαρασταθεί με την μέση ισχύ P ως $P = A_{rms}^2$. Αντικαθιστώντας την ισχύ με τον λόγο ενέργειας συμβόλου προς την περίοδο (joules/seconds) παίρνουμε τον όρο $\sqrt{2E/T}$.

Η υλοποίηση της διαμόρφωσης QAM γίνεται με τη χρήση ενός I/Q διαμορφωτή (I/Q modulator), σχήμα 1.7. Αρχικά το σήμα πληροφορίας χωρίζεται στις συνιστώσες

I και Q. Ο τοπικός ταλαντωτής (local oscillator, LO) παράγει μία κυματομορφή σε μορφή συνιμήτρου η οποία στην μία περίπτωση δέχεται καθυστέρηση 90° , δηλαδή παίρνει την μορφή ημιτόνου. Τα σήματα αυτά χρησιμοποιούνται ως τα φέροντα για την διαμόρφωση QAM. Η I συνιστώσα διαμορφώνει κατά πλάτος το ημιτονικό σήμα, σύμφωνα με τη διαδικασία της μίξης, ενώ η Q συνιστώσα διαμορφώνει κατά πλάτος το συνημιτονικό σήμα. Κατά την διαδικασία της μίξης γίνεται και μεταφορά φάσης του σήματος βασικής ζώνης στη ζώνη διέλευσης.



Σχήμα 1.7. I/Q Διαμορφωτής.

Η (1.6) μπορεί να γραφεί ως γραμμικός συνδυασμός ορθοκανονικών συναρτήσεων

$$s_i(t) = \sqrt{\frac{2E_i(t)}{T}} \cos[\varphi_i(t)] \cos(2\pi f_c t) - \sqrt{\frac{2E_i(t)}{T}} \sin[\varphi_i(t)] \sin(2\pi f_c t), \quad (1.8)$$

χρησιμοποιώντας την

$$\cos(a + b) = \cos a \cos b - \sin a \sin b. \quad (1.9)$$

Από την (1.7) προκύπτουν οι ορθοκανονικές συναρτήσεις βάσεις $\sqrt{2/T} \cos 2\pi f_c t$ και $-\sqrt{2/T} \sin 2\pi f_c t$, οι οποίες είναι γνωστές ως I και Q αντιστοίχα.

Το σύμβολο για την M-QAM δίνεται από την σχέση

$$s_i = \{\sqrt{E_i} \cos \varphi_i, \sqrt{E_i} \sin \varphi_i\} \quad (1.10)$$

και η μέση ενέργεια συμβόλου

$$E_s = \frac{1}{M} \sum_{i=1}^M E_i. \quad (1.11)$$

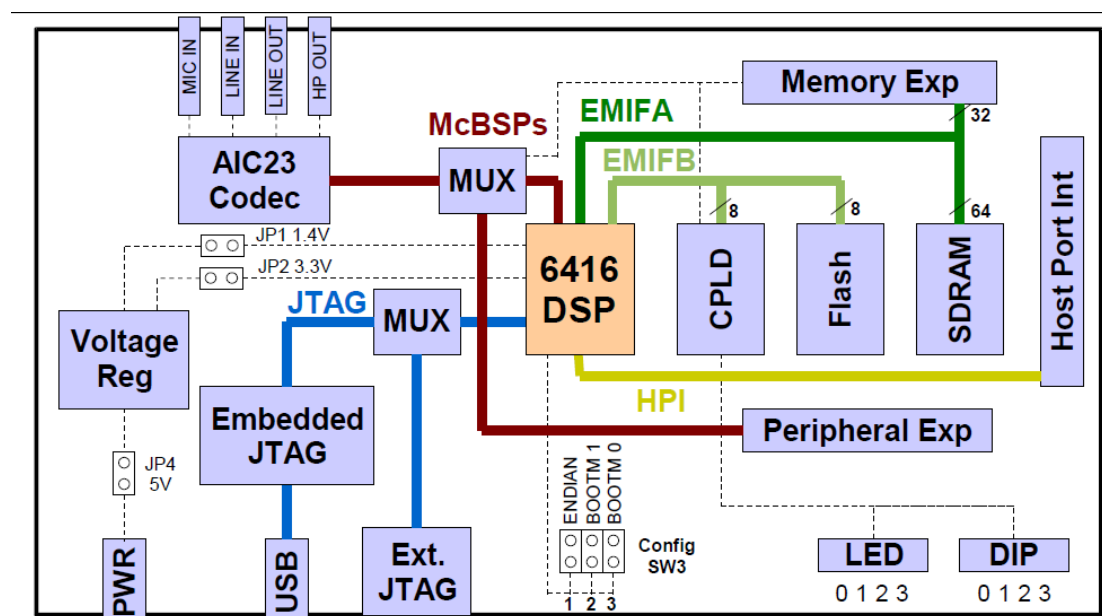
Με την παραγωγή σημάτων I/Q μπορεί να επιτευχθεί οποιοδήποτε είδος διαμόρφωσης. Για παράδειγμα αν τα I και Q μεταβάλλονται ισόποσα τότε το πλάτος του αθροίσματος τους μεταβάλλεται. Ενώ αν τα I και Q δεν μεταβάλλονται ισόποσα τότε η φάση του αθροίσματος τους μεταβάλλεται [2], [10].

ΚΕΦΑΛΑΙΟ 2

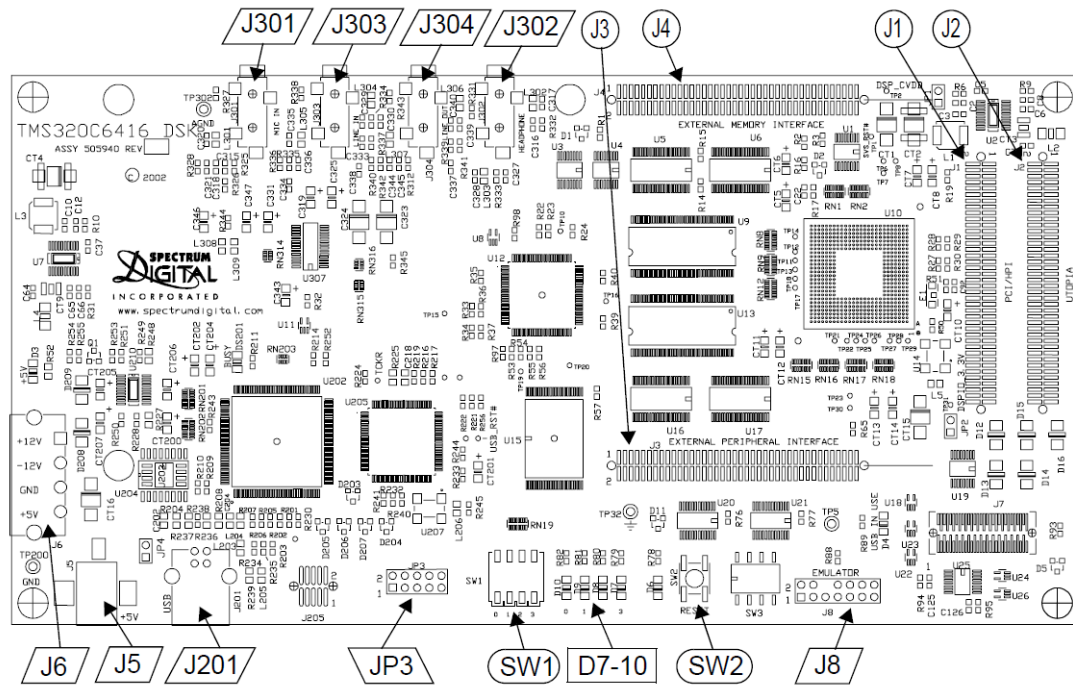
Ψηφιακός Επεξεργαστής Σήματος

2.1. Γενικά

Για την υλοποίηση της παρούσας εργασίας χρησιμοποιήθηκε η κάρτα TMS320C6416T DSK της εταιρίας Spectrum Digital. Πρόκειται για μία χαμηλού κόστους πλατφόρμα ανάπτυξης για εφαρμογές ψηφιακής επεξεργασίας σήματος σε πραγματικό χρόνο. Η κάρτα αυτή ενσωματώνει τον ψηφιακό επεξεργαστή σήματος (DSP) TMS320C6416T της εταιρίας Texas Instruments. Το σχηματικό διάγραμμα της κάρτας TMS320C6416 DSK και η διάταξη της φαίνονται στο σχήμα 2.1 και σχήμα 2.2 αντίστοιχα.



Σχήμα 2.1. Σχηματικό διάγραμμα κάρτας TMS320C6416T DSK.



Σχήμα 2.2. Διάταξη κάρτας TMS320C6416T DSK.

2.2. Περιγραφή λειτουργίας TMS320C6416T DSK

Η επικοινωνία των διάφορων στοιχείων του TMS320C6416T DSK με τον ψηφιακό επεξεργαστή σήματος TMS320C6416T γίνεται μέσω των περιφερειακών που διαθέτει ο επεξεργαστής. Ένα τέτοιο είδος διαύλου αποτελεί η διεπαφή εξωτερικής μνήμης (external memory interface - EMIF) που αποτελείται από δύο ξεχωριστά κανάλια με διαφορετικό εύρος, τον EMIFA με 64-bit εύρος και τον EMIFB με 8-bit εύρος. Μέσω του EMIFA γίνεται η επικοινωνία του DSP με την σύγχρονη δυναμική μνήμη τυχαίας προσπέλασης (Synchronous Dynamic Random-Access Memory – SDRAM) των 16 Mbytes ή μέσω συνδέσμου επέκτασης παρέχεται η δυνατότητα επικοινωνίας με εξωτερική μνήμη με τον περιορισμό στην επικοινωνία να είναι στα 36-bit. Ο διάυλος EMIFB χρησιμοποιείται για την επικοινωνία του DSP με την συσκευή σύνθετης προγραμματιζόμενης λογικής (Complex Programmable Logic Device – CPLD) και της μη πτητικής μνήμης Flash των 512 Kbyte.

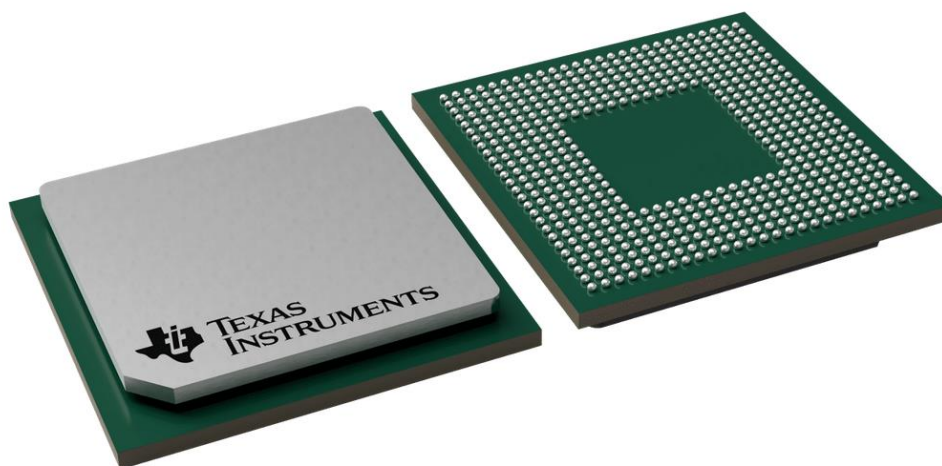
Για την λήψη και την εκπομπή σημάτων χρησιμοποιείται ο διάυλος McBSP (multichannel buffered serial port) που αποτελείται από 3 κανάλια τον McBSP0, τον McBSP1 και McBSP2. Ο McBSP1 χρησιμοποιείται για τον έλεγχο της διασύνδεσης του κωδικοποιητή AIC23, ενώ ο McBSP2 για την μεταφορά δεδομένων. Μέσω του AIC23 γίνεται η επικοινωνία με αναλογικές εισόδους/εξόδους (I/O), με επιλογή

ακουστικών, μικροφώνου και γραμμών εισόδου και εξόδου μέσω υποδοχών διαμέτρου 3.5 mm. Ο McBSP μπορεί να προγραμματιστεί μέσω λογισμικού ώστε να επικοινωνεί με μια εξωτερική περιφερειακή συσκευή, όπως ένας DAC. Επίσης μέσω της διεπαφής host port interface (HPI) παρέχεται η δυνατότητα επικοινωνίας του DSP με εξωτερικούς επεξεργαστές.

Η τροφοδοσία της κάρτας γίνεται μέσω εξωτερικής πηγής 5V. Μέσω ρυθμιστών τάσης που υπάρχουν στην κάρτα παράγονται τα 1.4V που χρειάζεται ο DSP και τα 3.3V για την μνήμη και τα περιφερικά. Ο DSK περιλαμβάνει 4 ενδείξεις LED και 4 διακόπτες για τον διαδραστικό έλεγχο από τον χρήστη. Η επικοινωνία της κάρτας με λογισμικό γίνεται μέσω ενός ενσωματωμένου εξομοιωτή JTAG με USB θύρα διεπαφής ενώ υπάρχει και η δυνατότητα επικοινωνίας με εξωτερικό εξομοιωτή. Το λογισμικό που χρησιμοποιείται είναι το Code Composer Studio [14].

2.3. TMS320C6416T

Ο ψηφιακός επεξεργαστής σήματος TMS320C6416T DSP αποτελεί την καρδιά της κάρτας DSK (σχήμα 2.3). Ανήκει στην οικογένεια επεξεργαστών TMS320C64X της εταιρίας Texas Instruments ενώ είναι ο επεξεργαστής με την μεγαλύτερη απόδοση στη γενιά επεξεργαστών κινητής υποδιαστολής TMS320C6000™ DSP. Χρησιμοποιεί την αρχιτεκτονική VelocityTI.2 VLIW, κάνοντας τον ιδανικό για ασύρματες εφαρμογές, Η εξαιρετική απόδοση έως και 8000 εντολές το δευτερόλεπτο (MIPS) με ρυθμό ρολογιού στο 1 GHz καθιστά τον DSP μία οικονομικά αποδοτική λύση σε απαιτητικές εφαρμογές προγραμματισμού DSP υψηλής απόδοσης.



Σχήμα 2.3. Ψηφιακός επεξεργαστής TMS320C6416T

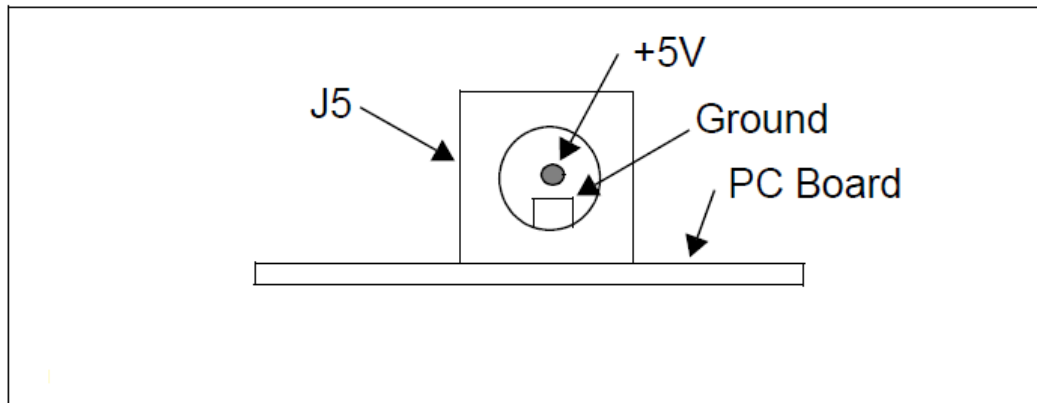
Ο πυρήνας του TMS320C6416T DSP διαθέτει 64 καταχωρητές γενικής χρήσης με 32-bit μήκος λέξης και οκτώ ανεξάρτητες λειτουργικές μονάδες, δύο πολλαπλασιαστές για αποτέλεσμα έως 32-bit και έξι μονάδες αριθμητικής λογικής (arithmetic logic units - ALUs). Εκτός από τον κύριο επεξεργαστή υπάρχουν και δύο ακόμη επεξεργαστές, ο VCP (Viterbi Decoder Coprocessor) και ο TCP (Turbo Decoder Coprocessor), που συνεισφέρουν στην μεγάλη ταχύτητα του DSP καθώς εκτελούν λειτουργίες αποκωδικοποίησης. Η επικοινωνία τους με τον κεντρικό επεξεργαστή γίνεται μέσω του ελεγκτή EDMA (Enhanced Direct Memory Access).

Χρησιμοποιεί μία αρχιτεκτονική δύο επιπέδων για την κρυφή μνήμη (cache). Εκτός από τα περιφερειακά McBSP, EMIF και HPI που περιεγράφηκαν προηγουμένως, ο C6416T διαθέτει χρονόμετρα (timers), και θύρα εισόδου/εξόδου γενικού σκοπού (general-purpose input/output port – GPIO). Συνοδεύεται επίσης από ολοκληρωμένα εργαλεία ανάπτυξης, με προηγμένο μεταγλωττιστή C, assembly optimizer και διεπαφή εντοπισμού σφαλμάτων (debugger) των Windows, βελτιστοποιώντας έτσι τον προγραμματισμό του και τον εντοπισμό σφαλμάτων από τους προγραμματιστές [15].

2.4. Διασύνδεση κάρτας TMS320C6416 DSK

Μέσω του ακροδέκτη J5 γίνεται η τροφοδοσία +5V της κάρτας DSK. Η υποδοχή έχει εξωτερική διάμετρο 5.5mm και εσωτερική 2.5mm (σχήμα 2.4). Εναλλακτικός τρόπος τροφοδοσίας είναι μέσω της υποδοχής J6 με δυνατότητα για +5V, +12 και -12V. Ο DSK μπορεί να παρέχει 3.3V και έως 1A στις εξωτερικές συσκευές όταν η τροφοδοσία

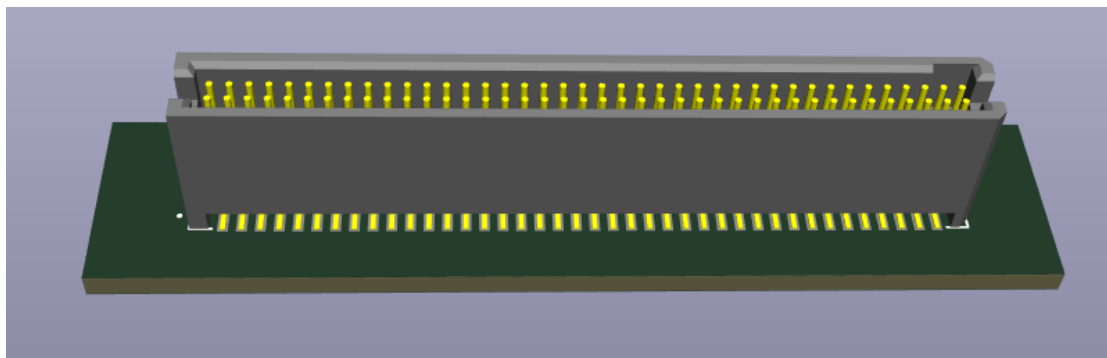
γίνεται μέσω του J5, ενώ μπορεί να παρέχει +12 και -12V όταν παρέχεται τροφοδοσία μέσω του J6.



Σχήμα 2.4. Ακροδέκτης για τροφοδοσία +5V

Οι σύνδεσμοι επέκτασης J1, J2, J3 και J4 χρησιμοποιούνται για την προσθήκη εξωτερικών συσκευών που θα επικοινωνούν με τον DSK6416. Η σύνδεση γίνεται μέσω ενός συνδέσμου 2x40 ακίδων TFM-140-32-S-D-LC της Samtec (σχήμα 2.5).

Στους πίνακες 2.1-2.3 που ακολουθούν φαίνονται οι ακίδες για τους συνδέσμους J1, J3 και J4 αντίστοιχα.



Σχήμα 2.5. Σύνδεσμος TFM-140-32-S-D-LC 2x40 ακίδων.

Pin	Signal	I/O	Description	Pin	Signal	I/O	Description
1	PCI_EN	I	PCI enable	2	BSP2_EN	I	MCBSP2_EN
3	GND	Vss	System ground	4	HPI_RS#	I	HPI reset
5	XSP_CS	O	PCI serial	6	BEA13	I	PCI EEPROM auto-init
7	GND	Vss	System ground	8	GND	Vss	System ground
9	AD1	I/O	PCI address/data 1	10	PCBE0#	I/O	PCI command/byte ena 0
11	AD3	I/O	PCI address/data 3	12	AD0	I/O	PCI address/data 0
13	AD5	I/O	PCI address/data 5	14	AD2	I/O	PCI address/data 2
15	AD7	I/O	PCI address/data 7	16	AD4	I/O	PCI address/data 4
17	GND		System ground	18	AD6	I/O	PCI address/data 6
19	AD8	I/O	PCI address/data 8	20	GND	Vss	System ground
21	AD10	I/O	PCI address/data 10	22	AD9	I/O	PCI address/data 9
23	AD12	I/O	PCI address/data 12	24	AD11	I/O	PCI address/data 11
25	AD14	I/O	PCI address/data 14	26	AD13	I/O	PCI address/data 13
27	GND	Vss	System ground	28	AD15	I/O	PCI address/data 15
29	PCBE1#	I/O	PCI command/byte ena 1	30	GND	Vss	System ground
31	GND	Vss	System ground	32	PPAR	I/O	PCI parity
33	PSERR#	I/O	PCI system error	34	GND	Vss	System ground
35	GND	Vss	System ground	36	PSTOP#	I/O	PCI stop
37	PPERR#	I/O	PCI parity error	38	GND	Vss	System ground
39	GND	Vss	System ground	40	PTRDY#	I/O	PCI target ready
41	PDEVSEL#	I/O	PCI device select	42	GND	Vss	System ground
43	GND	Vss	System ground	44	PFRAME#	I/O	PCI Frame
45	PIRDY#	I/O	PCI initiator ready	46	GND	Vss	System ground
47	GND	Vss	System ground	48	AD16	I/O	PCI address/data 16
49	PCBE2#	I/O	PCI command/byte ena 2	50	AD18	I/O	PCI address/data 18
51	AD17	I/O	PCI address/data 17	52	AD20	I/O	PCI address/data 20
53	AD19	I/O	PCI address/data 19	54	AD22	I/O	PCI address/data 22
55	AD21	I/O	PCI address/data 21	56	GND	Vss	System ground
57	AD23	I/O	PCI address/data 23	58	PIDSEL	I	PCI init device select
59	PCBE3#	I/O	PCI command/byte ena 3	60	AD24	I/O	PCI address/data 24
61	GND	Vss	System ground	62	AD26	I/O	PCI address/data 26
63	AD25	I/O	PCI address/data 25	64	AD28	I/O	PCI address/data 28
65	AD27	I/O	PCI address/data 27	66	AD30	I/O	PCI address/data 30
67	AD29	I/O	PCI address/data 29	68	PGNT#	I	PCI bus grant
69	AD31	I/O	PCI address/data 31	70	GND	Vss	System ground
71	GND	Vss	System ground	72	PRST#	I	PCI reset
73	PREQ#	O	PCI bus request	74	GND	Vss	System ground
75	GND	Vss	System ground	76	PINTA#	O	PCI interrupt A
77	PCLK	I	PCI Clock	78	GND	Vss	System ground
79	GND	Vss	System ground	80	N/C	-	No connect

Πίνακας 2.1. Περιγραφή λειτουργίας ακίδων συνδέσμου επέκτασης HPI

Pin	Signal	I/O	Description	Pin	Signal	I/O	Description
1	12V	Vcc	12V voltage supply pin	2	-12V	Vcc	-12V voltage supply pin
3	GND	Vss	System ground	4	GND	Vss	System ground
5	5V	Vcc	5V voltage supply pin	6	5V	Vcc	5V voltage supply pin
7	GND	Vss	System ground	8	GND	Vss	System ground
9	5V	Vcc	5V voltage supply pin	10	5V	Vcc	5V voltage supply pin
11	N/C	-	No connect	12	N/C	-	No connect
13	N/C	-	No connect	14	N/C	-	No connect
15	N/C	-	No connect	16	N/C	-	No connect
17	N/C	-	No connect	18	N/C	-	No connect
19	3.3V	Vcc	3.3V voltage supply pin	20	3.3V	Vcc	3.3V voltage supply pin
21	CLKX0	I/O	McBSP0 transmit clock	22	CLKS0	I	McBSP0 clock source
23	FSX0	I/O	McBSP0 transmit frame sync	24	DX0	O	McBSP0 transmit data
25	GND	Vss	System ground	26	GND	Vss	System ground
27	CLKR0	I/O	McBSP0 receive clock	28	N/C	-	No connect
29	FSR0	I/O	McBSP0 receive frame sync	30	DR0	I	McBSP0 receive data
31	GND	Vss	System ground	32	GND	Vss	System ground
33	CLKX2	I/O	McBSP2 transmit clock	34	CLKS2	I	McBSP2 clock source
35	FSX2	I/O	McBSP2 transmit frame sync	36	DX2	O	McBSP2 transmit data
37	GND	Vss	System ground	38	GND	Vss	System ground
39	CLKR2	I/O	McBSP2 receive clock	40	N/C	-	No connect
41	FSR2	I/O	McBSP2 receive frame sync	42	DR2	I	McBSP2 receive data
43	GND	Vss	System ground	44	GND	Vss	System ground
45	TOUT0	O	Timer 0 output	46	TINP0	I	Timer 0 input
47	N/C	-	No connect	48	EXT_INT5	I	External interrupt 5
49	TOUT1	O	Timer 1 output	50	TINP1	I	Timer 1 input
51	GND	Vss	System ground	52	GND	Vss	System ground
53	EXT_INT4	I	External interrupt 4	54	N/C	-	No connect
55	N/C	-	No connect	56	N/C	-	No connect
57	N/C	-	No connect	58	N/C	-	No connect
59	RESET	O	System reset	60	N/C	-	No connect
61	GND	Vss	System ground	62	GND	Vss	System ground
63	CNTL1	O	Daughtercard control 1	64	CNTL0	O	Daughtercard control
65	STAT1	I	Daughtercard status 1	66	STAT0	I	Daughtercard status
67	EXT_INT6	I	External interrupt 6	68	EXT_INT7	I	External interrupt 7
69	ACE3#	O	Chip enable 3	70	N/C	-	No connect
71	N/C	-	No connect	72	N/C	-	No connect
73	N/C	-	No connect	74	N/C	-	No connect
75	DC_DET#	Vss	System ground	76	GND	Vss	System ground
77	GND	Vss	System ground	78	ECL KOUT	O	EMIF Clock
79	GND	Vss	System ground	80	GND	Vss	System ground

Πίνακας 2.2. Περιγραφή λειτουργίας ακίδων συνδέσμου επέκτασης περιφερειακών

Pin	Signal	I/O	Description	Pin	Signal	I/O	Description
1	5V	Vcc	5V voltage supply pin	2	5V	Vcc	5V voltage supply pin
3	AEA21	O	EMIF address pin 21	4	AEA20	O	EMIF address pin 20
5	AEA19	O	EMIF address pin 19	6	AEA18	O	EMIF address pin 18
7	AEA17	O	EMIF address pin 17	8	AEA16	O	EMIF address pin 16
9	AEA15	O	EMIF address pin 15	10	AEA14	O	EMIF address pin 14
11	GND	Vss	System ground	12	GND	Vss	System ground
13	AEA13	O	EMIF address pin 13	14	AEA12	O	EMIF address pin 12
15	AEA11	O	EMIF address pin 11	16	AEA10	O	EMIF address pin 10
17	AEA9	O	EMIF address pin 9	18	AEA8	O	EMIF address pin 8
19	AEA7	O	EMIF address pin 7	20	AEA6	O	EMIF address pin 6
21	5V	Vcc	5V voltage supply pin	22	5V	Vcc	5V voltage supply pin
23	AEA5	O	EMIF address pin 5	24	AEA4	O	EMIF address pin 4
25	AEA3	O	EMIF address pin 3	26	AEA2	O	EMIF address pin 2
27	ABE3#	O	EMIF byte enable 3	28	ABE2#	O	EMIF byte enable 2
29	ABE1#	O	EMIF byte enable 1	30	ABE0#	O	EMIF byte enable 0
31	GND	Vss	System ground	32	GND	Vss	System ground
33	AED31	I/O	EMIF data pin 31	34	AED30	I/O	EMIF data pin 30
35	AED29	I/O	EMIF data pin 29	36	AED28	I/O	EMIF data pin 28
37	AED27	I/O	EMIF data pin 27	38	AED26	I/O	EMIF data pin 26
39	AED25	I/O	EMIF data pin 25	40	AED24	I/O	EMIF data pin 24
41	3.3V	Vcc	3.3V voltage supply pin	42	3.3V	Vcc	3.3V voltage supply pin
43	AED23	I/O	EMIF data pin 23	44	AED22	I/O	EMIF data pin 22
45	AED21	I/O	EMIF data pin 21	46	AED20	I/O	EMIF data pin 20
47	AED19	I/O	EMIF data pin 19	48	AED18	I/O	EMIF data pin 18
49	AED17	I/O	EMIF data pin 17	50	AED16	I/O	EMIF data pin 16
51	GND	Vss	System ground	52	GND	Vss	System ground
53	AED15	I/O	EMIF data pin 15	54	AED14	I/O	EMIF data pin 14
55	AED13	I/O	EMIF data pin 13	56	AED12	I/O	EMIF data pin 12
57	AED11	I/O	EMIF data pin 11	58	AED10	I/O	EMIF data pin 10
59	AED9	I/O	EMIF data pin 9	60	AED8	I/O	EMIF data pin 8
61	GND	Vss	System ground	62	GND	Vss	System ground
63	AED7	I/O	EMIF data pin 7	64	AED6	I/O	EMIF data pin 6
65	AED5	I/O	EMIF data pin 5	66	AED4	I/O	EMIF data pin 4
67	AED3	I/O	EMIF data pin 3	68	AED2	I/O	EMIF data pin 2
69	AED1	I/O	EMIF data pin 1	70	AED0	I/O	EMIF data pin 0
71	GND	Vss	System ground	72	GND	Vss	System ground
73	AARE#	O	EMIF async read enable	74	AAWE#	O	EMIF async write enable
75	AAOE#	O	EMIF async output enable	76	AARDY	I	EMIF asynchronous ready
77	ACE3#	O	Chip enable 3	78	ACE2#	O	Chip enable 2
79	GND	Vss	System ground	80	GND	Vss	System ground

Πίνακας 2.3. Περιγραφή λειτουργίας ακίδων συνδέσμου επέκτασης μνήμης

Οι σύνδεσμοι J301-04 αποτελούν τις εισόδους και εξόδους του κωδικοποιητή AIC. Πρόκειται για υποδοχές με 2.5mm διάμετρο . Στον πίνακα παριστάνεται ο σύνδεσμος με την αντίστοιχη λειτουργία του.

Σύνδεσμος	Τύπος Συνδέσμου
J301	Μικρόφωνο
J302	Ακουστικά
J303	Γραμμή εισόδου
J304	Γραμμή εξόδου

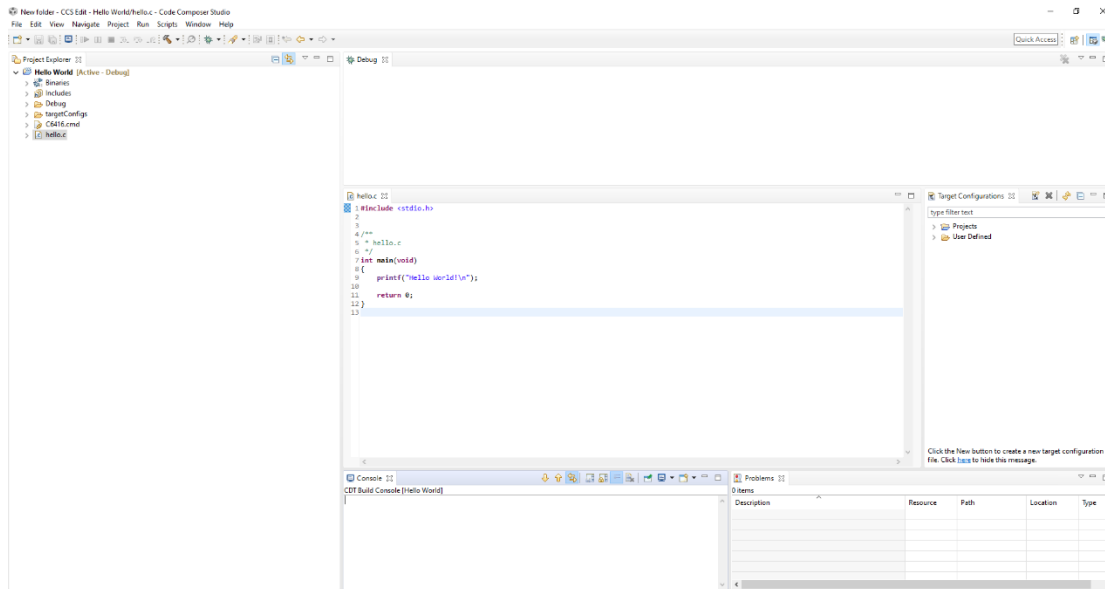
Πίνακας 2.3. Σύνδεσμος κωδικοποιητή AIC

2.5. Λογισμικό

Η κάρτα DSK6416 είναι σχεδιασμένη να δουλεύει με το Code Composer Studio (CCS) [16]. Το Code Composer Studio είναι ένα ολοκληρωμένο περιβάλλον ανάπτυξης (IDE) που αναπτύχθηκε από την Texas Instruments για τους μικροελεγκτές και επεξεργαστές της. Παρέχεται δωρεάν για λήψη μέσω της επίσημης ιστοσελίδας της TI και είναι συμβατό για τα λειτουργικά συστήματα Windows, Linux και Mac. Παρέχει μία πληθώρα εργαλείων για ανάπτυξη εφαρμογών και εντοπισμό σφαλμάτων. Περιλαμβάνει μεταγλωττιστή C/C++, πρόγραμμα επεξεργασίας πηγαίου κώδικα, πρόγραμμα εντοπισμού σφαλμάτων και πολλές άλλες εφαρμογές. Το IDE είναι απλό και καθοδηγητικό για κάθε στάδιο των εφαρμογών, κάνοντας το ελκυστικό για νέους χρήστες. Το CCS βασίζεται στο λογισμικό ανοιχτού κώδικα Eclipse.

2.6. Το Ολοκληρωμένο Περιβάλλον Ανάπτυξης (IDE)

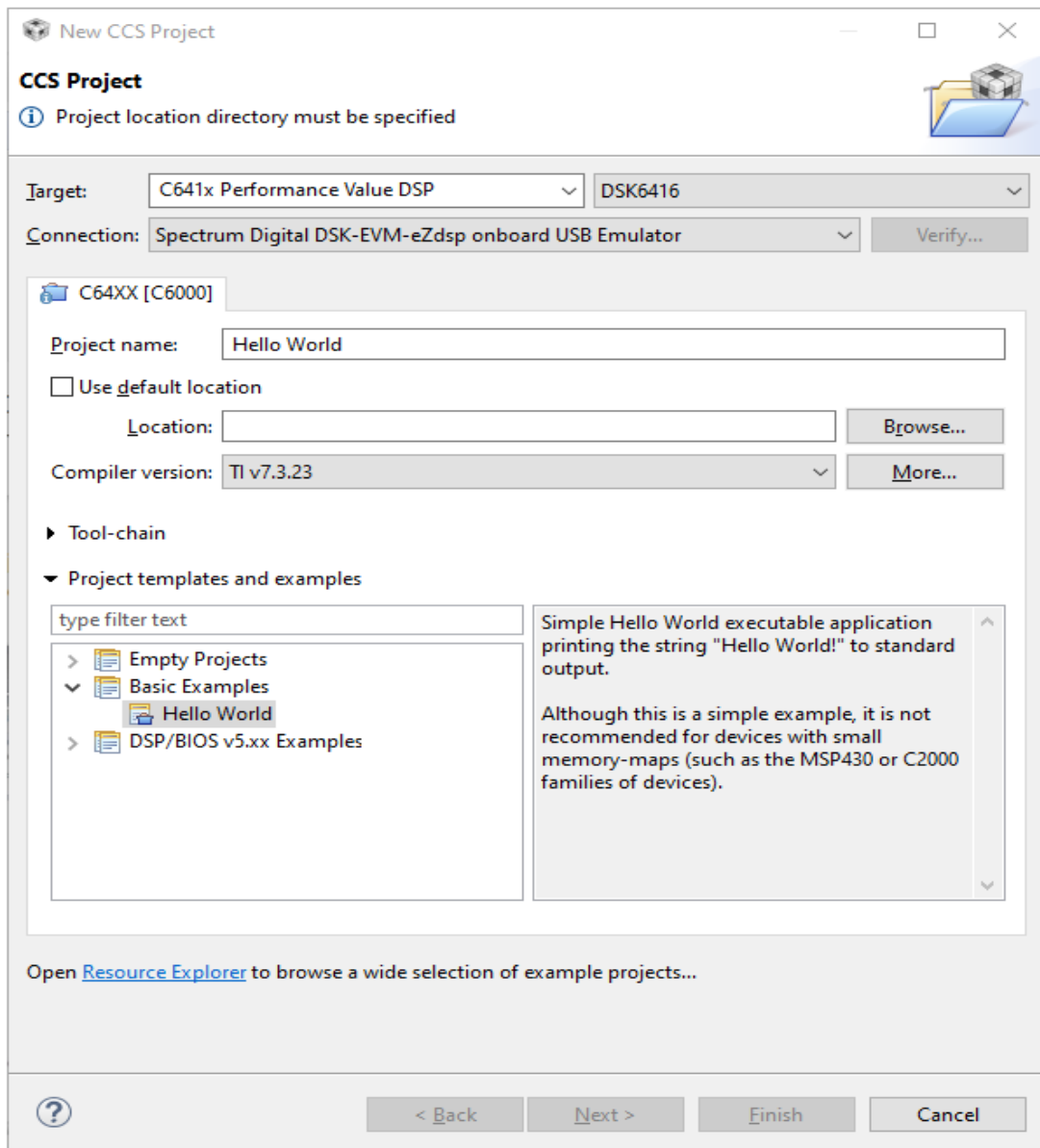
Το IDE περιλαμβάνει τα εργαλεία που χρειάζεται μία εφαρμογή για να αναπτυχθεί. Τα εργαλεία αυτά είναι ένα πρόγραμμα επεξεργασίας (editor), ένα σύστημα ελέγχου (build system) και ένα πρόγραμμα εντοπισμού σφαλμάτων (debugger). Τα εργαλεία αυτά εμφανίζονται στο περιβάλλον (Workbench) του CCS (σχήμα 2.6). Εκτός από αυτά τα εργαλεία υπάρχει η δυνατότητα να προστεθούν και πολλές άλλες λειτουργίες στο περιβάλλον του, όπως ένα παράθυρο με τις εφαρμογές που δημιουργήθηκαν (project explorer) ή ένα παράθυρο για την παρακολούθηση των καταχωρητών του επεξεργαστή. Οι λειτουργίες αυτές δίνουν την δυνατότητα στον χρήστη να παρακολουθεί σε πραγματικό χρόνο την εφαρμογή που τρέχει, βοηθώντας τον έτσι να επέμβει σε περιπτώσεις σφάλματος.



Σχήμα 2.6. Περιβάλλον εργασίας CCS.

2.7. Δημιουργία Project

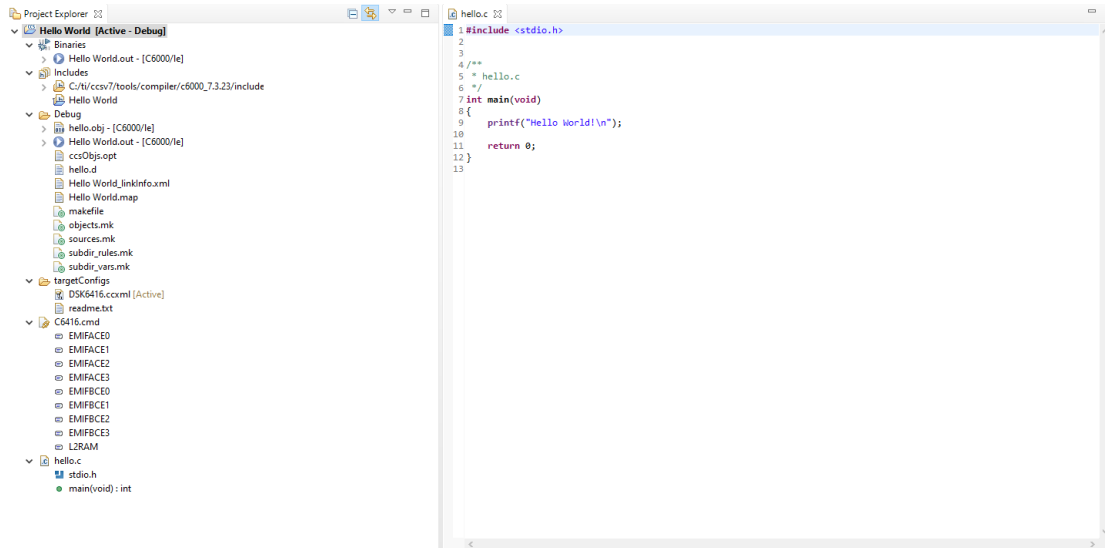
Η δημιουργία μίας νέας εφαρμογής γίνεται μέσω του περιβάλλον του CCS. Αφού επιλέξουμε Project → New CCS Project ή File → New → CCS Project εμφανίζεται το παράθυρο New CCS Project (σχήμα 2.7). Αρχικά επιλέγουμε την συσκευή που θέλουμε να προγραμματίσουμε και τον τρόπο με τον οποίο θα γίνει η σύνδεση. Στην συνέχεια δίνουμε ένα όνομα στο Project και επιλέγουμε με ποιον μεταγλωττιστή θέλουμε να τρέξει το πρόγραμμα. Τέλος, μπορούμε να ξεκινήσουμε ένα κενό Project από την αρχή ή να επιλέξουμε ένα από τα διαθέσιμα παραδείγματα για την συσκευή που επιλέξαμε. Καλό είναι για την πρώτη φορά χρήσης του CCS να χρησιμοποιηθεί ένα έτοιμο παράδειγμα, ώστε να είναι πιο απλά τα στάδια για τον προγραμματισμό και για να ελεγχθεί βεβαίως αν ήταν επιτυχής η σύνδεση με την συσκευή.



Σχήμα 2.7. Δημιουργία νέου project.

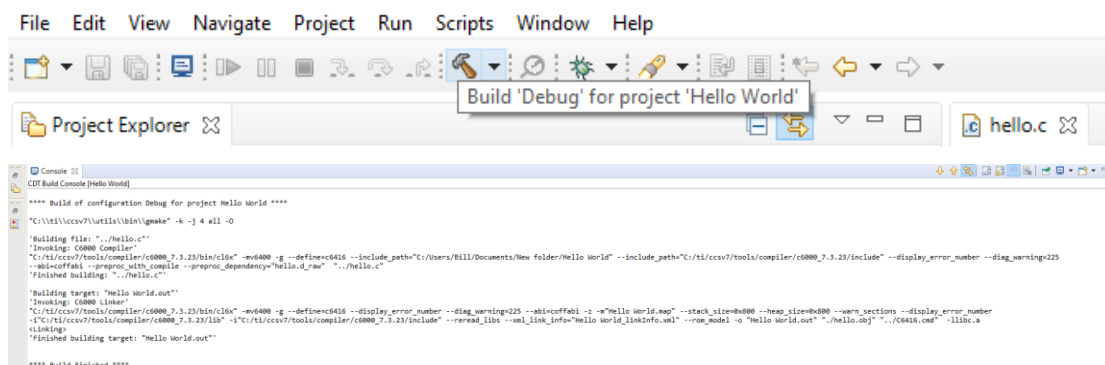
2.7.1. Έλεγχος προγράμματος

Αφού δημιουργηθεί το Project, εμφανίζεται στο παράθυρο Project Explorer στο περιβάλλον του CCS με όλα τα αρχεία που περιέχει. Στο σχήμα 2.8 στα αριστερά διακρίνεται ο Project Explorer, ενώ στα δεξιά φαίνεται το αρχείο hello.c που περιέχει τον κώδικα του παραδείγματος. Εκεί μπορεί να γίνει η επεξεργασία του κώδικα ή και η δημιουργία ενός καινούριου.



Σχήμα 2.8. Παράθυρα στο περιβάλλον εργασίας του CCS με αρχείο του κώδικα και φάκελο με τα αρχεία του project.

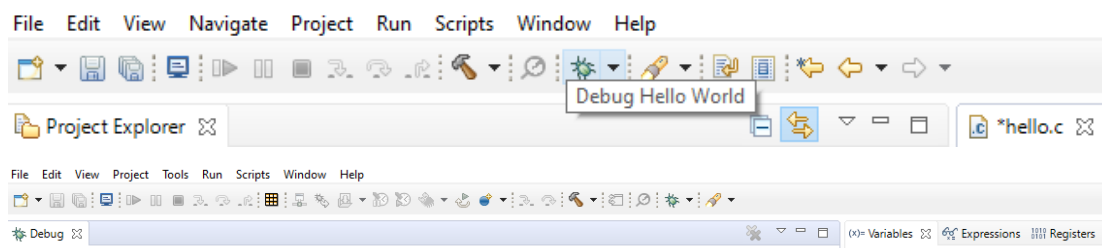
Για να ελέγξουμε αν ο κώδικας έχει σωστή δομή ή αν μας έχει ξεφύγει κάποιο συντακτικό λάθος πατάμε το Build που βρίσκεται στην γραμμή των συντομεύσεων και το αποτέλεσμα του ελέγχου φαίνεται στο παράθυρο Console (σχήμα 2.9). Σε περίπτωση λάθους θα εμφανιστεί μήνυμα που θα υποδεικνύει σε ποια γραμμή έγινε και σε τι μπορεί να οφείλετε. Σε διαφορετική περίπτωση που δεν υπάρχει κάποιο λάθος στον κώδικα, η επόμενη κίνηση είναι να ελεγχθεί η επικοινωνία με την συσκευή και αν θα μπορεί να φορτωθεί το πρόγραμμα που γράψαμε.



Σχήμα 2.9. Έλεγχος κώδικα για περίπτωση κάποιου λάθους.

2.7.2. Φόρτωση προγράμματος στη συσκευή

Αφού έχουμε ελέγξει με το Build ότι ο κώδικας δεν έχει κάποιο λάθος, το επόμενο βήμα είναι να φορτώσουμε το πρόγραμμα στην συσκευή που επιλέξαμε. Πατώντας το Debug που βρίσκεται στην γραμμή των συντομεύσεων, το περιβάλλον του CCS αλλάζει από edit σε debug περιβάλλον (σχήμα 2.10). Στο παράθυρο του Debug εμφανίζονται στοιχεία επικοινωνίας του CCS με την συσκευή. Εφόσον δεν εμφανιστεί κάποιο μήνυμα σφάλματος και πατώντας το resume, το πρόγραμμα φορτώνεται στην συσκευή. Υπάρχει η δυνατότητα προσωρινής παύσης του προγράμματος ή τερματισμός του. Επίσης μέσω breakpoint στον κώδικα μπορούμε να ελέγχουμε την ομαλή ροή του προγράμματος, αν δηλαδή εκτελείται η γραμμή που έχουμε βάλει το breakpoint.



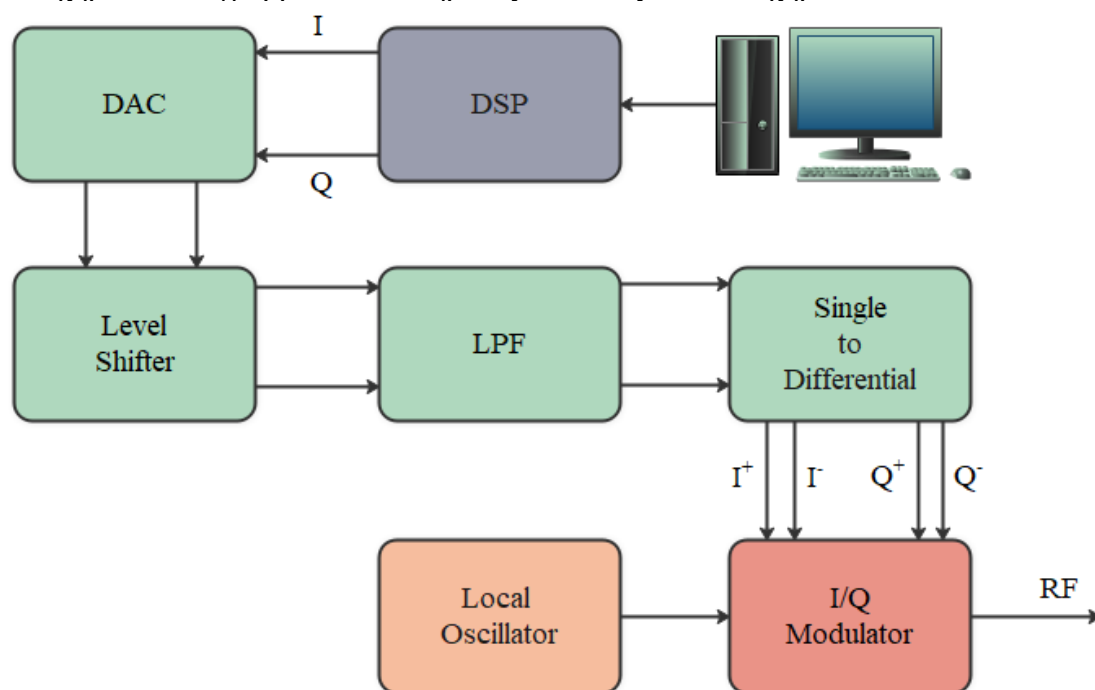
Σχήμα 2.10. Φόρτωση προγράμματος στη συσκευή.

ΚΕΦΑΛΑΙΟ 3

Υλικό Συστήματος

3.1. Εισαγωγή

Το σχηματικό διάγραμμα του συστήματος απεικονίζεται στο σχήμα.

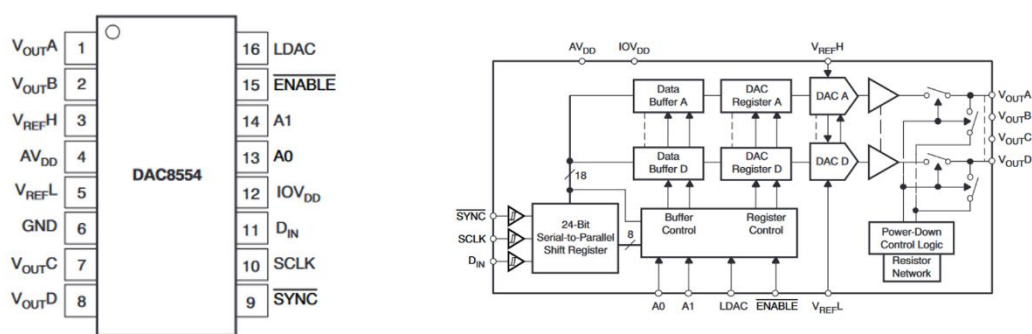


Σχήμα 3.1. Σχηματικό διάγραμμα συστήματος διαμόρφωσης.

3.2. Μετατροπές ψηφιακού σήματος σε αναλογικό DAC8554

Το ψηφιακό σήμα που εξέρχεται από τον dsp πρέπει να μετατραπεί σε αναλογική μορφή καθώς ο διαμορφωτής δέχεται στην είσοδο του αναλογικό σήμα. Ο DAC8554 της εταιρείας Texas Instruments είναι ένας μετατροπές ψηφιακού σήματος σε αναλογικό με 4 κανάλια μετάδοσης. Η διακριτική του ικανότητα είναι 16 bits, έχει χαμηλή κατανάλωση και προσφέρει σειριακή επικοινωνία μέσω τριών διαύλων (SYNC, SCLK, DIN) (3-wire) SPI η οποία κάνει δυνατή την επικοινωνία του με μικροελεγκτές της οικογένειας TMS320C6x. Τα δεδομένα εισέρχονται στην είσοδο του σε σειριακή μορφή και στη συνέχεια μέσω ενός 24^{ov} bits σειριακού σε παράλληλο καταχωρητή ολίσθησης (Serial-to-Parallel Shift Register) μετατρέπονται σε παράλληλα. Ο μέγιστος ρυθμός ανανέωσης δειγμάτων μπορεί να φτάσει έως τα 1000

χιλιάδες δείγματα ανά δευτερόλεπτο (1 MS/s) για μικρές αλλαγές κώδικα, ενώ για το πλήρες εύρος ο ρυθμός ανανέωσης είναι 100 χιλιάδες δείγματα ανά δευτερόλεπτο (100 kS/s) και η συχνότητα του ρολογιού έως τα 50MHz. Παρέχει δυνατότητα λειτουργίας σε ηρεμία (power-down) παραμένοντας σε σταθερή κατάσταση έως όταν να αλλάξουν τα δεδομένα στην είσοδο. Είναι ιδανικός για εφαρμογές με χαμηλή κατανάλωση καθώς καταναλώνει 4.25mW για τάση τροφοδοσίας 5V, ενώ η κατανάλωση λειτουργίας του πέφτει στα 4μW σε λειτουργία ηρεμίας. Στο Σχήμα φαίνεται η σύνδεση του με μικροελεκτή της οικογένειας TMS320. Το διάγραμμα ακίδων του DAC8554 και το σχηματικό διάγραμμα φαίνονται στο σχήμα 3.1.



Σχήμα 3.1. Διάγραμμα ακίδων DAC8554 (αριστερά) και σχηματικό διάγραμμα (δεξιά).

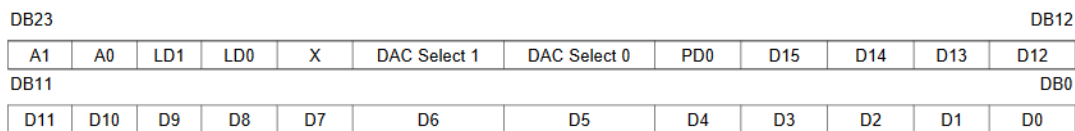
Η ακίδα AV_{DD} χρησιμοποιείται για την τάση τροφοδοσίας, ενώ η ακίδα GND για την γείωση της συσκευής. Από τις ακίδες V_{OUTA} , V_{OUTB} , V_{OUTC} και V_{OUTD} εξέρχεται το αναλογικό σήμα. Στην ακίδα IOV_{DD} εισέρχεται η τροφοδοσία για την ψηφιακή είσοδο. Στις ακίδες V_{REFH} και V_{REFL} εισέρχεται η μέγιστη και η ελάχιστη τάση αναφοράς. Η ακίδα D_{IN} χρησιμοποιείται για την είσοδο σειριακών δεδομένων, η ακίδα SCLK για την είσοδο σειριακού ρολογιού και η ακίδα SYNC για τον συγχρονισμό των σειριακών δεδομένων. Οι ακίδες A0 και A1 χρησιμοποιούνται για την επικοινωνία στην περίπτωση σύνδεσης επιπλέον DAC. Η ακίδα ENABLE χρησιμοποιείται για την ενεργοποίηση της επικοινωνίας μέσω SPI και τέλος η ακίδα LDAC χρησιμοποιείται για φόρτωση των καταχωρητών.

Στον πίνακα 3.1 φαίνονται τα κυριότερα χαρακτηριστικά του DAC8554.

A_{VDD}	2.7-5.5V
IO_{VDD}	1.8-5.5V
V_{REFH}	0- A_{VDD} V
V_{REFL}	0- $A_{VDD}/2$ V
Ακρίβεια	16 bit
Εύρος Τάσης Εξόδου	0- V_{REFH} V
Σταθεροποίηση Τάσης εξόδου	8-10 μ S
Ρεύμα Βραχυκυκλώματος	50mA
Μεταβολή Τάσης	1.8V/ μ s

Πίνακας 2.1. Χαρακτηριστικά του DAC8554.

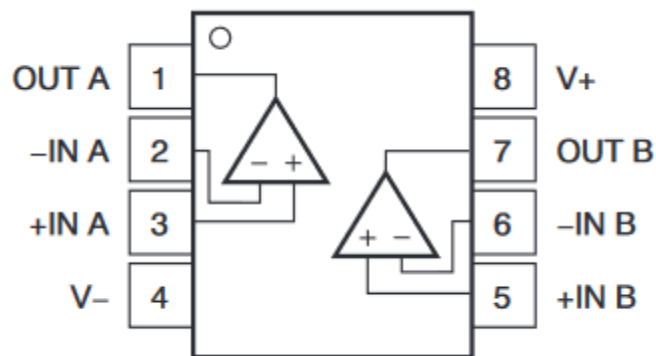
Τα σειριακά δεδομένα που εισέρχονται στον DAC φαίνονται στο σχήμα 3.2. Τα πρώτα 8 χρησιμοποιούνται για τον έλεγχο του DAC και τα άλλα 16 bits παρέχουν την πληροφορία σήματος.



Σχήμα 3.2. Σχηματικό Τα 24 bits που εισέρχονται στον DAC8554 σε σειριακή μορφή [17].

3.3. Τελεστικός Ενισχυτής OPA2172

Ο τελεστικός ενισχυτής παίζει τρεις ρόλους στην παρούσα εργασία. Την μετατόπιση επιπέδου τάσης (level shifter), το χαμηλοπερατό φίλτρο (low-pass filter) και την μετατροπή μονόπλευρου σήματος σε διαφορικό. Ο τελεστικός ενισχυτής που χρησιμοποιήθηκε είναι ο OPA2172 της εταιρείας Texas Instruments. Έχει μεγάλο εύρος τάσης τροφοδοσίας από +4.5V έως +36V ή $\pm 2.25V$ έως $\pm 18V$. Το κέρδος εύρους ζώνης του είναι στα 10MHz, έχει γρήγορο ρυθμό μεταβολής τάσης εξόδου (slew-rate) 10 V/ μ s για κέρδος $G=+1$, ενώ προσφέρει χαμηλό θόρυβο και χαμηλή κατανάλωση ρεύματος σε σταθερή λειτουργία. Στο σχήμα 3.3 φαίνεται το σχηματικό διάγραμμα του OPA2172.



Σχήμα 3.3. Σχηματικό διάγραμμα του OPA2172.

Οι ακίδες V+ και V- είναι για την θετική (μεγαλύτερη) και αρνητική (μικρότερη) τάση λειτουργίας αντίστοιχα. Οι ακίδες +IN A, +IN B, +IN C και +IN D χρησιμοποιούνται για αναστρέφουσα συνδεσμολογία, ενώ οι -IN A, -IN B, -IN C και -IN D για μη αναστρέφουσα. Για την έξοδο του σήματος χρησιμοποιούνται οι ακίδες OUT A, OUT B, OUT C και OUT D [18].

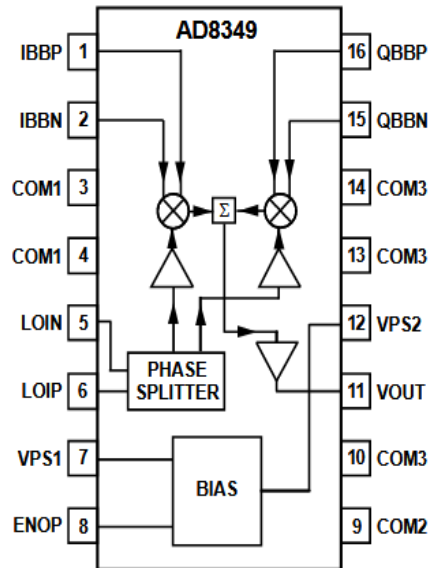
Στον πίνακα 2.1 φαίνονται τα κυριότερα χαρακτηριστικά του OPA2172.

Τάση Τροφοδοσίας	4.5-36 V ±2.25-±18 V
Εύρος Ζώνης	10 MHz
Θόρυβος	7 nV/√Hz
Μεταβολή Τάσης	10V/μs
Σταθεροποίηση Τάσης εξόδου	2μs
Ρεύμα Πόλωσης	±8 pA
Ρεύμα Βραχυκυκλώματος	±75mA

Πίνακας 2.1. Χαρακτηριστικά του DAC8554.

3.4. Διαμορφωτής AD8349

Ο AD8349 είναι της μονολιθικός διαμορφωτής τετραγωνικών σημάτων της εταιρίας Analog Devices με εύρος συχνοτήτων από 700 MHz έως 2700 MHz.. Η τάση λειτουργίας του είναι στα 5V με μέγιστο ρεύμα τροφοδοσίας 150mA. Το σχηματικό διάγραμμα φαίνεται στο σχήμα 3.4.



Σχήμα 3.4. Σχηματικό διάγραμμα του Ατης9.

Στις ακίδες VPS1 και VPS2 εισέρχεται η τάση τροφοδοσίας και πρέπει να συνδέονται στην ίδια πηγή, ενώ στην ακίδα VOUT εξέρχεται το RF σήμα. Οι ακίδες COM1, COM2 και COM3 χρησιμοποιούνται για της γείωση της συσκευής. Στις ακίδες IBBP, IBBN, QBPN και QBPN εισέρχονται τα διαφορικά σήματα για I και το Q σήμα αντίστοιχα. Τα σήματα θα πρέπει να είναι πολωμένα σε 400mV dc με διακυμάνσεις 600mV p-p στην κάθε ακίδα, δηλαδή από 100mV έως 700mV με αποτέλεσμα διαφορικού σήματος 1.2mV p-p. Τα σήματα αυτά θα πρέπει να προέρχονται από πηγή χαμηλή εμπέδηση. Στις ακίδες LOIN και LOIP εισέρχεται διαφορικό σήμα από τοπικό ταλαντωτή. Τέλος η ακίδα ENOP χρησιμοποιείται για την ενεργοποίηση της εξόδου RF.

3.4.1. Περιγραφή Λειτουργίας διαμορφωτή

Ο διαμορφωτής μπορεί να χωριστεί σε 5 βαθμίδες λειτουργίας. Στην διασύνδεση τοπικό ταλαντωτή (local oscillator, LO), στον μετατροπέα τάσης σε ρεύμα, στους μίκτες, στον ενισχυτή μετατροπής διαφορικού σήματος σε σήμα ενός άκρου και στο κύκλωμα πόλωσης.

2.4.1.1. Διασύνδεση τοπικού ταλαντωτή

Το σήμα του τοπικού ταλαντωτή μετατρέπεται δύο σήματα που έχουν μεταξύ τους 90 διαφορά φάσης, δηλαδή είναι ορθογώνια. Ο διαμορφωτής δέχεται διαφορικό σήμα

εισόδου από τον τοπικό ταλαντωτή, οπότε αν η πηγή τοπικού ταλαντωτή βγάξει σήμα ενός άκρου, θα πρέπει πρώτα να μετατραπεί σε διαφορικό πριν την είσοδο στον διαμορφωτή.

Η διασύνδεση τοπικού ταλαντωτή αποτελείται από διαδοχικά στάδια buffer ενισχυτών και διαιρετές φάσης που μετατρέπουν το σήμα του τοπικού ταλαντωτή σε δύο σήματα που έχουν μεταξύ τους 90° διαφορά φάσης, δηλαδή είναι ορθογώνια. Αρχικά ο buffer αυξάνει το πλάτος σήματος του τοπικού ταλαντωτή ενώ παρέχει στην είσοδο του 50Ω τερματισμό για τα σήματα LOIP και LOIN. Ο διαιρετής φάσης, ο οποίος αποτελείται από αντιστάσεις και πυκνωτές, διαχωρίζει το ενισχυμένο σήμα από τον buffer σε δύο σήματα οποία είναι με ακρίβεια ορθογώνια μεταξύ τους. Στην συνέχεια τα σήματα αυτά περνάνε πάλι από ένα στάδιο buffer για να αντισταθμίσει την απώλεια σήματος που μπορεί να δημιουργήθηκε από τον διαιρετή φάσης και ένα δεύτερο στάδιο διαιρετή φάσης για να ενισχύσει την ακρίβεια την ορθογωνιότητα των σημάτων.

2.4.1.2. Μετατροπέας τάσης σε ρεύμα (V-TO-I CONVERTER)

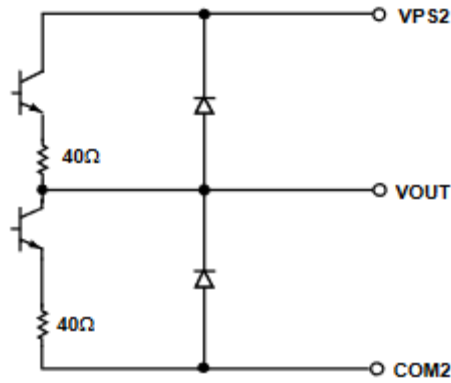
Τα σήματα βασικής ζώνης που εισέρχεται στον διαμορφωτή είναι διαφορικά σήματα τάσης τα οποία μετατρέπονται σε ρεύμα μέσω των τελεστικών ενισχυτών. Τα διαφορικά ρεύματα που δημιουργούνται τροφοδοτούνται στους αντίστοιχους μίκτες.

2.4.1.3. Μίκτες

Στον διαμορφωτή υπάρχουν δύο μίκτες, ένας για το κανάλι I και ένας για το κανάλι Q. Και οι δύο μίκτες βασίζονται στη δομή Gilbert με 4 τρανζίστορ. Η έξοδος από τους δύο μίκτες αθροίζεται και καταλήγει σε ένα ζεύγος αντίστασης με πυκνωτή (R-L), με το σήμα που δημιουργείται στα άκρα τους να φτάνει στον μετατροπέα διαφορικού σήματος σε σήμα ενός άκρου.

2.4.1.4. Ενισχυτή μετατροπής διαφορικού σήματος σε σήμα ενός άκρου

Ο ενισχυτής που βρίσκεται πριν την έξοδο του διαμορφωτή αποτελείται από δύο ακόλουθους εκπομπού σχηματίζοντας ένα διάγραμμα τοτέμ (3.5). Η εμπέδηση εξόδου δημιουργείται από τις αντιστάσεις που βρίσκονται στους εκπομπούς των τρανζίστορ.



Σχήμα 3.5. Κύκλωμα ενισχυτή εξόδου.

2.4.1.5. Κύκλωμα πόλωσης

Το κύκλωμα πόλωσης παράγει τα ρεύματα αναφοράς που χρησιμοποιούνται στα επιμέρους τμήματα του διαμορφωτή. Παράγει επίσης ένα ρεύμα το οποίο βρίσκεται σε σταθερή θερμοκρασία στον μετατροπέα τάσης σε ρεύμα με αποτέλεσμα ο ρυθμός μεταβολής (slew rate) να είναι ανεξάρτητος της θερμοκρασίας [19].

3.5. Ρυθμιστές Τάσης

Στην πλακέτα πομπού που σχεδιάστηκε χρησιμοποιούνται διαφορετικές τάσεις τροφοδοσίας ανάλογα με τις ανάγκες του κάθε εξαρτήματος. Για τους τελεστικούς ενισχυτές χρησιμοποιήθηκε τάση τροφοδοσίας +8V και -8V ώστε να καλύπτει επαρκώς τις ανάγκες της τάσης εξόδου. Τα υπόλοιπα στοιχεία τροφοδοτήθηκαν από τάση +5V. Για να είναι σταθερή η παροχή της τροφοδοσίας χρησιμοποιήθηκαν οι ρυθμιστές τάσης μ A78M05, μ A78M08 και μ A79M08 της εταιρίας Texas Instruments. Στον πίνακα 2.2 φαίνονται τα χαρακτηριστικά της τάσης εισόδου, της τάσης εξόδου και το ρεύμα εξόδου των ρυθμιστών τάσεων [20], [21].

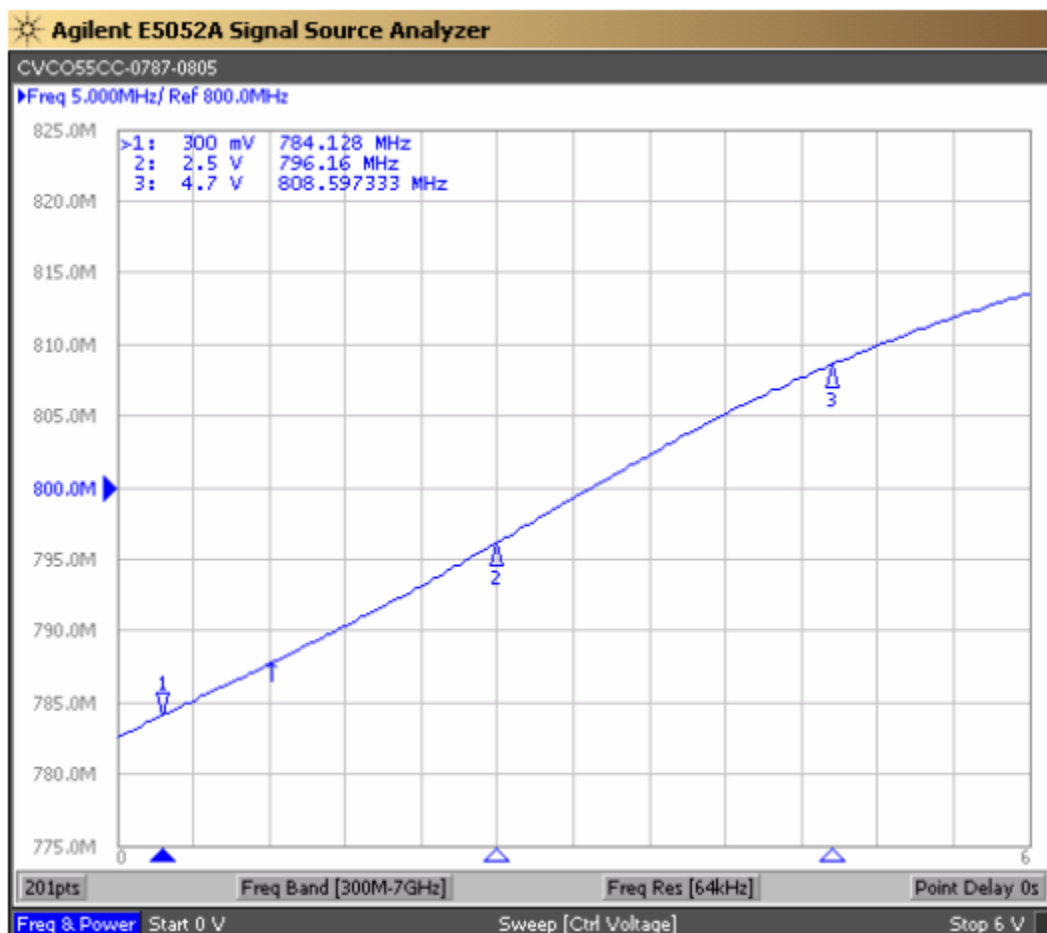
ΧΑΡΑΚΤΗΡΙΣΤΙΚΑ	μ A78M05		μ A78M08		μ A79M08		ΜΟΝΑΔΑ
	MIN	MAX	MIN	MAX	MIN	MAX	
Τάση εισόδου	7	25	10.5	25	-10.5	-25	V
Τάση εξόδου	4.8	5.2	7.7	8.3	-7.7	-8.3	V
Ρεύμα εξόδου		500		500		500	mA

Πίνακας 2.2. Χαρακτηριστικά ρυθμιστών τάσεως.

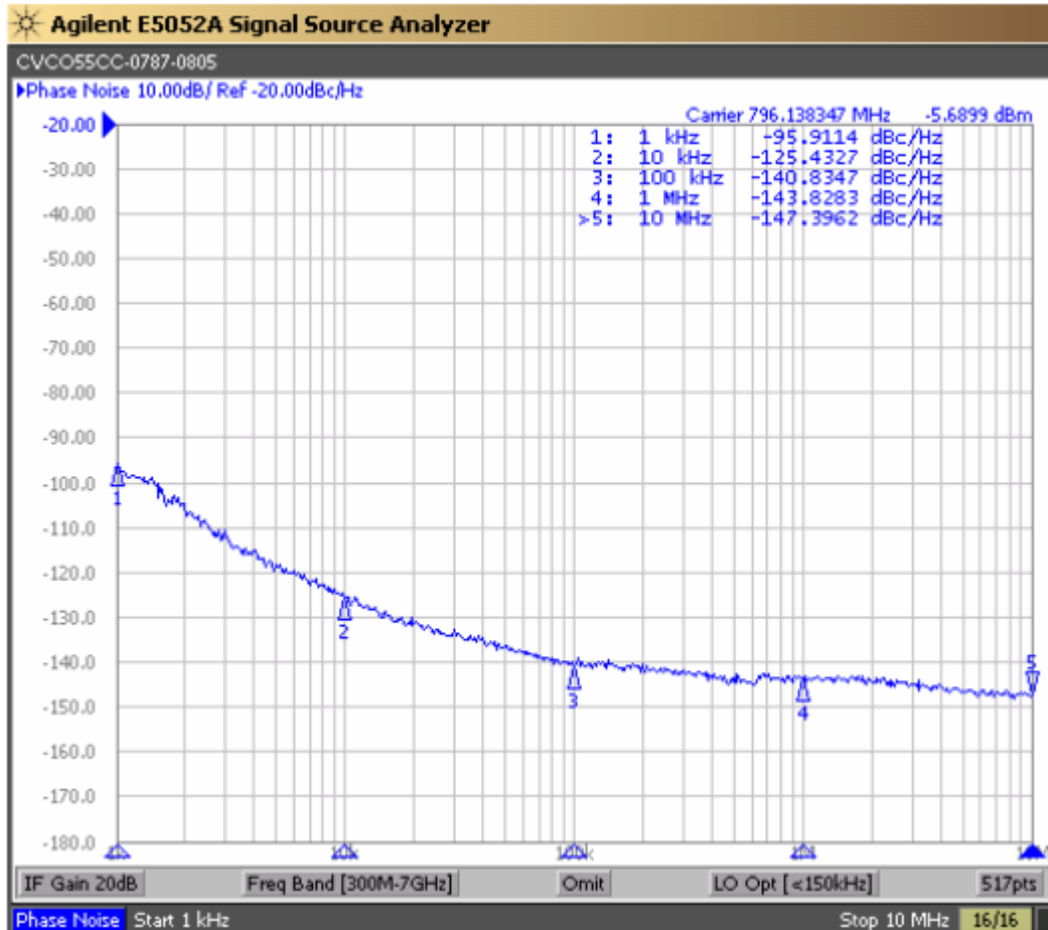
3.6. Ταλαντωτές ελεγχόμενοι από τάση

3.6.1. CVCO55CC-0787-0805

Ο CVCO55CC-0787-0805 είναι ένας ταλαντωτής ελεγχόμενος από τάση (VCO-Voltage-controlled oscillator) της εταιρείας Crystek Corporation ο οποίος χρησιμοποιείται ως τοπικός ταλαντωτής για τον διαμορφωτή AD8349. Ο CVCO55CC-0787-0805 παράγει συχνότητες που κυμαίνονται από 787MHz έως 805MHz. Η τάση τροφοδοσίας του είναι στα 5V, ενώ η τάση ελέγχου κυμαίνεται από 0.3V έως 4.7V. Το μέγιστο ρεύμα που καταναλώνει είναι στα 35mA και έχει ισχύ εξόδου -6.5dbm. Στο σχήμα 3.6 φαίνεται η συχνότητα εξόδου του VCO σε σχέση με την τάση ελέγχου, ενώ στο σχήμα 3.7 φαίνεται ο φασικός θόρυβος (phase noise) σε σχέση με την συχνότητα. Ένας VCO παράγει συχνότητες που διαφέρουν ανάλογα με την τάση που δέχεται στην είσοδο του [22].



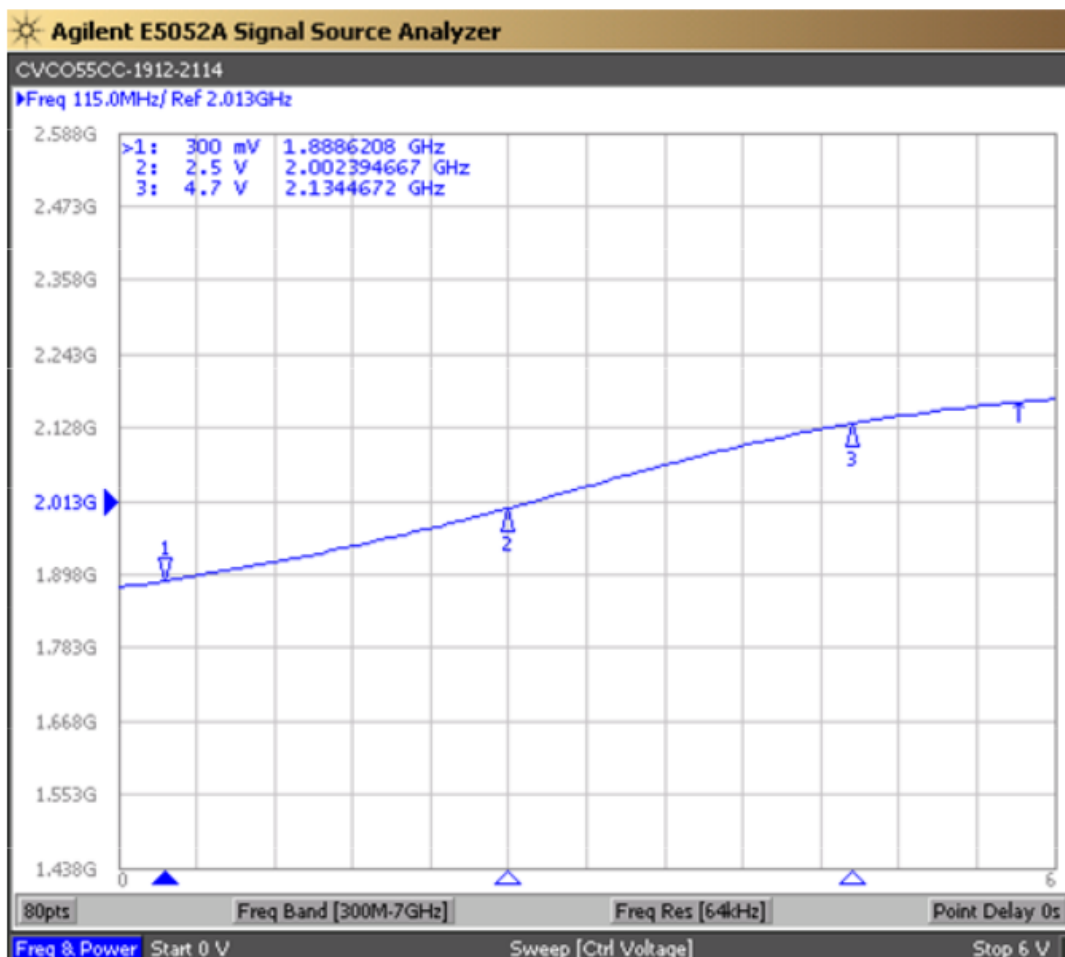
Σχήμα 3.6. Συχνότητα εξόδου VCO σε σχέση με την τάση ελέγχου.



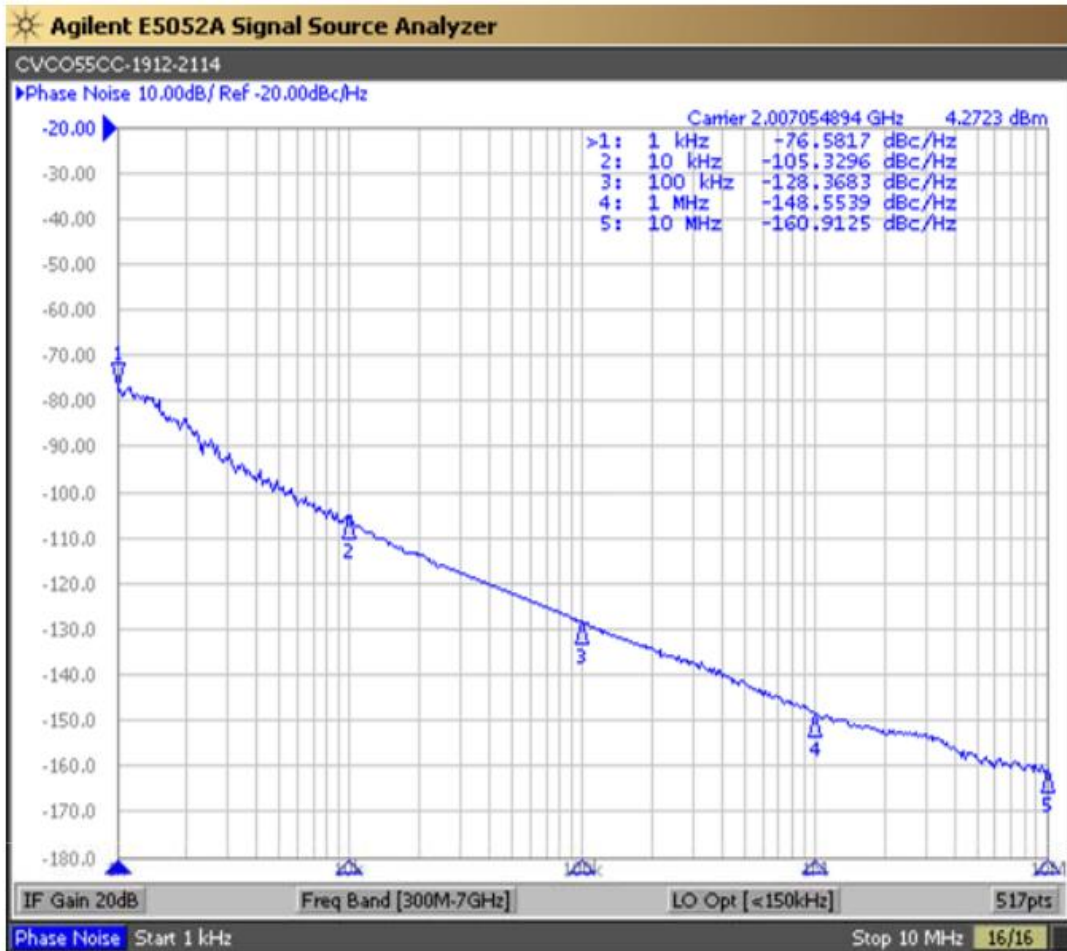
Σχήμα 3.7. Φασικός θόρυβος VCO σε σχέση με την συχνότητα.

3.6.2. CVC055CC-1912-2114

Ο CVC055CC-1912-2114 είναι ένας ταλαντωτής ελεγχόμενος από τάση (VCO-Voltage-controlled oscillator) της εταιρείας Crystek Corporation. Παράγει συχνότητες που κυμαίνονται από 1912MHz έως 2114MHz. Η τάση τροφοδοσίας του είναι στα 5V, ενώ η τάση ελέγχου κυμαίνεται από 0.3V έως 4.7V. Έχει ισχύ εξόδου 0dbm, ενώ το μέγιστο ρεύμα που καταναλώνει είναι 23mA. Στο σχήμα 3.8 φαίνεται η συχνότητα εξόδου του VCO σε σχέση με την τάση ελέγχου, ενώ στο σχήμα 3.9 φαίνεται ο φασικός θόρυβος (phase noise) σε σχέση με την συχνότητα [23].



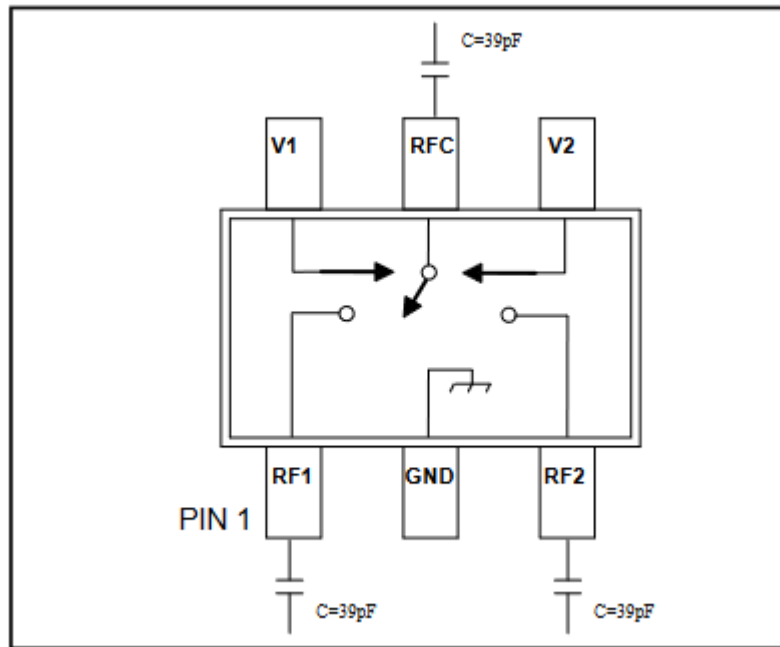
Σχήμα 3.8. Συχνότητα εξόδου VCO σε σχέση με την τάση ελέγχου.



Σχήμα 3.9. Φασικός θόρυβος VCO σε σχέση με την συχνότητα.

3.7. Διακόπτης RF MASWSS0176

Ο Διακόπτης RF MASWSS0176 χρησιμοποιείται για την επιλογή εκπομπής ενός εκ των δύο τοπικών ταλαντωτών. Είναι ένας GaAs SPDT διακόπτης με εύρος συχνοτήτων 0.05 - 3 GHz. Έχει χαμηλή απώλεια ισχύος 0.3 dB στο 1 GHz, απομόνωση 24 dB και απώλεια επιστροφής 20 dB. Η κατανάλωση ρεύματος είναι στα 5 μ A για εφαρμογή τάσης 2.5 V. Το σχηματικό διάγραμμα φαίνεται στο σχήμα 3.10.



Σχήμα 3.10. Σχηματικό διάγραμμα διακόπτη MASWSS0176.

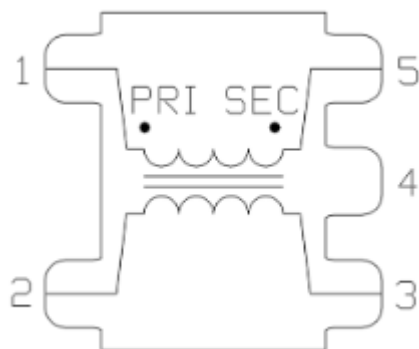
Η επιλογή του καναλιού εκπομπής γίνεται με βάση τον πίνακα 2.3. Το 0 αντιστοιχεί σε τιμές 0-0.2 V και το 1 σε 2.5-5 V [24].

Control V1	Control V2	RFC-RF1	RFC-RF2
0	1	on	off
1	0	off	on

Πίνακας 2.3. Πίνακας αληθείας MASWSS0176.

3.8. Μετασχηματιστής ETC1-1-13

Ο Μετασχηματιστής ETC1-1-13 χρησιμοποιείται για την μετατροπή του σήματος του τοπικού ταλαντωτή σε διαφορικό, καθώς ο AD8349 δέχεται διαφορικό σήμα. Ο ETC1-1-13 είναι ένας μετασχηματιστής 1:1 χαμηλού κόστους, με εύρος λειτουργίας συχνοτήτων 4.5-3000 MHz. Το σχηματικό διάγραμμα φαίνεται στο σχήμα 3.10.



Σχήμα 3.10. Σχηματικό διάγραμμα μετασχηματιστή ETC1-1-13.

Η μέγιστη RF ισχύς εισόδου του ETC1-1-13 είναι στα 250 mW και το μέγιστο DC ρεύμα 30 mA. Η απώλεια εισαγωγής (insertion loss) για ισχύ εισόδου $P_{IN} = 0$ dBm και αντίσταση $Z_O = 50 \Omega$ σε σχέση με την συχνότητα φαίνεται στον πίνακα 2.4 [25].

Παράμετρος	Συχνότητα	Μονάδα	Τυπικό	Μέγιστο
Απώλεια Εισαγωγής	4.5 - 1000 MHz	dB	0.32	1
	1000 - 2000 MHz		-	2
	2000 - 3000 MHz		-	3.5

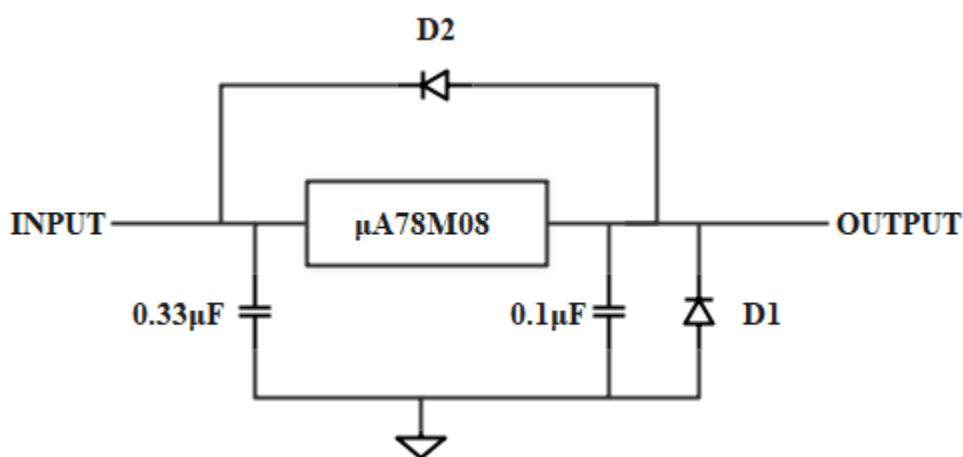
Πίνακας 2.4. Χαρακτηριστικά μετασχηματιστή ETC1-1-13.

ΚΕΦΑΛΑΙΟ 4

Υλοποίηση Συστήματος

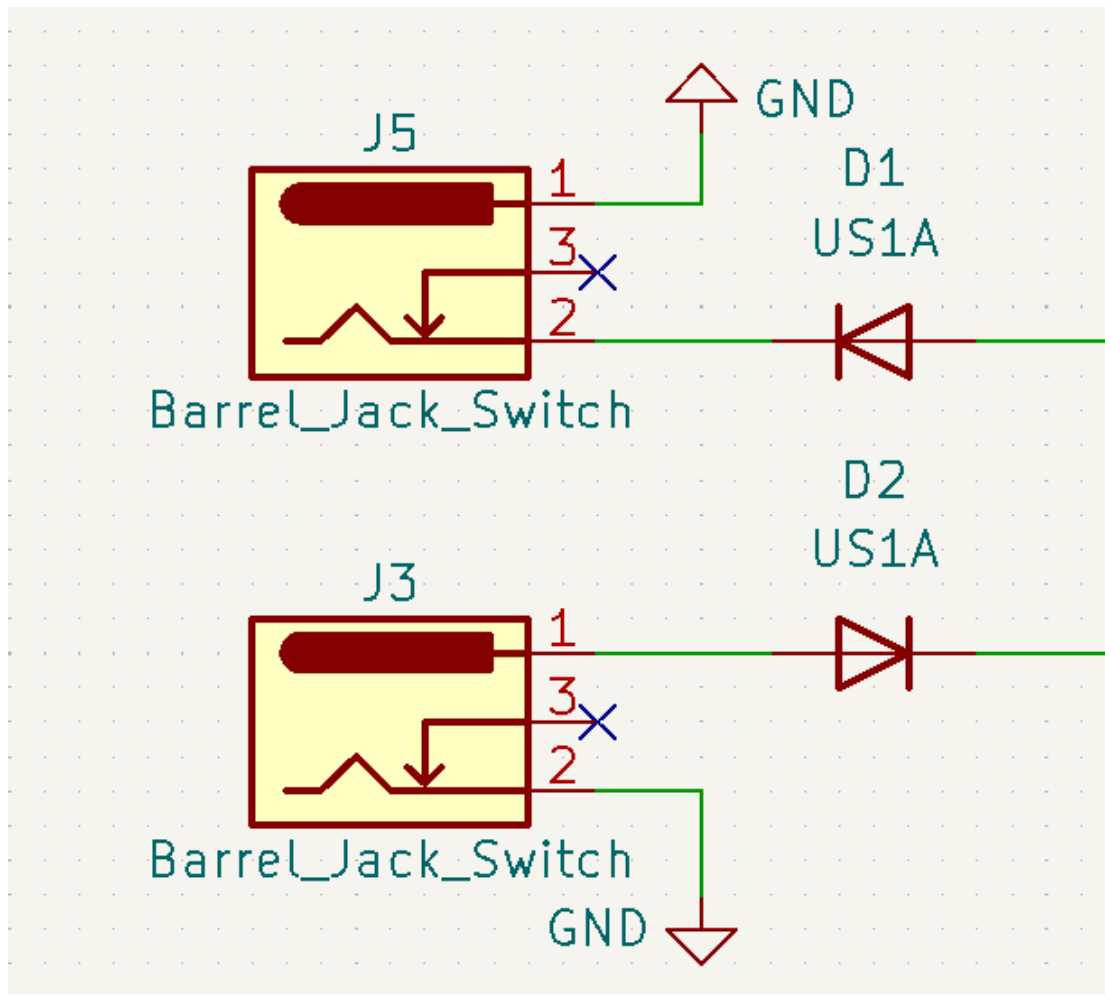
4.1. Τροφοδοσία κυκλώματος

Για την υλοποίηση της πλακέτας πομπού χρησιμοποιήθηκε το σχεδιαστικό πακέτο KiCad. Η συνδεσμολογία για τους ρυθμιστές τάσεις φαίνεται στο σχήμα.4.1 Ένας πυκνωτής χωρητικότητας $0.33\mu\text{F}$ χρησιμοποιήθηκε στην είσοδό των $\mu\text{A}78\text{M}05$ και $\mu\text{A}78\text{M}08$ και ένας χωρητικότητας $2\mu\text{F}$ στην είσοδό του $\mu\text{A}79\text{M}08$ για την αποκοπή του θορύβου. Αντίστοιχα στην έξοδο τους τοποθετείται ένας πυκνωτής χωρητικότητας $0.1\mu\text{F}$, με έναν έξτρα πυκνωτή $1\mu\text{F}$ να τοποθετείται στον $\mu\text{A}79\text{M}08$. Επειδή οι ρυθμιστές τάση τροφοδοτούν τελεστικούς ενισχυτές με αντίθετη πολικότητα μία διόδος στην έξοδο του κάθε ρυθμιστή τάση είναι απαραίτητη, για την προστασία από ανεπιθύμητες αναστροφες πόλωσης ρεύματος κατά την εκκίνηση του συστήματος και στην περίπτωση βραχυκυκλώματος. Επιπλέον μία διόδος χρησιμοποιήθηκε για προστασία στην έξοδο με την είσοδο του κάθε ρυθμιστή τάσης στην περίπτωση που η τάση στην είσοδο του ρυθμιστή μειωθεί γρηγορότερα από την τάση στην έξοδο, πράγμα που μπορεί να οδηγήσει στην καταστροφή του.



Σχήμα 4.1. Συνδεσμολογία ρυθμιστών τάσεως.

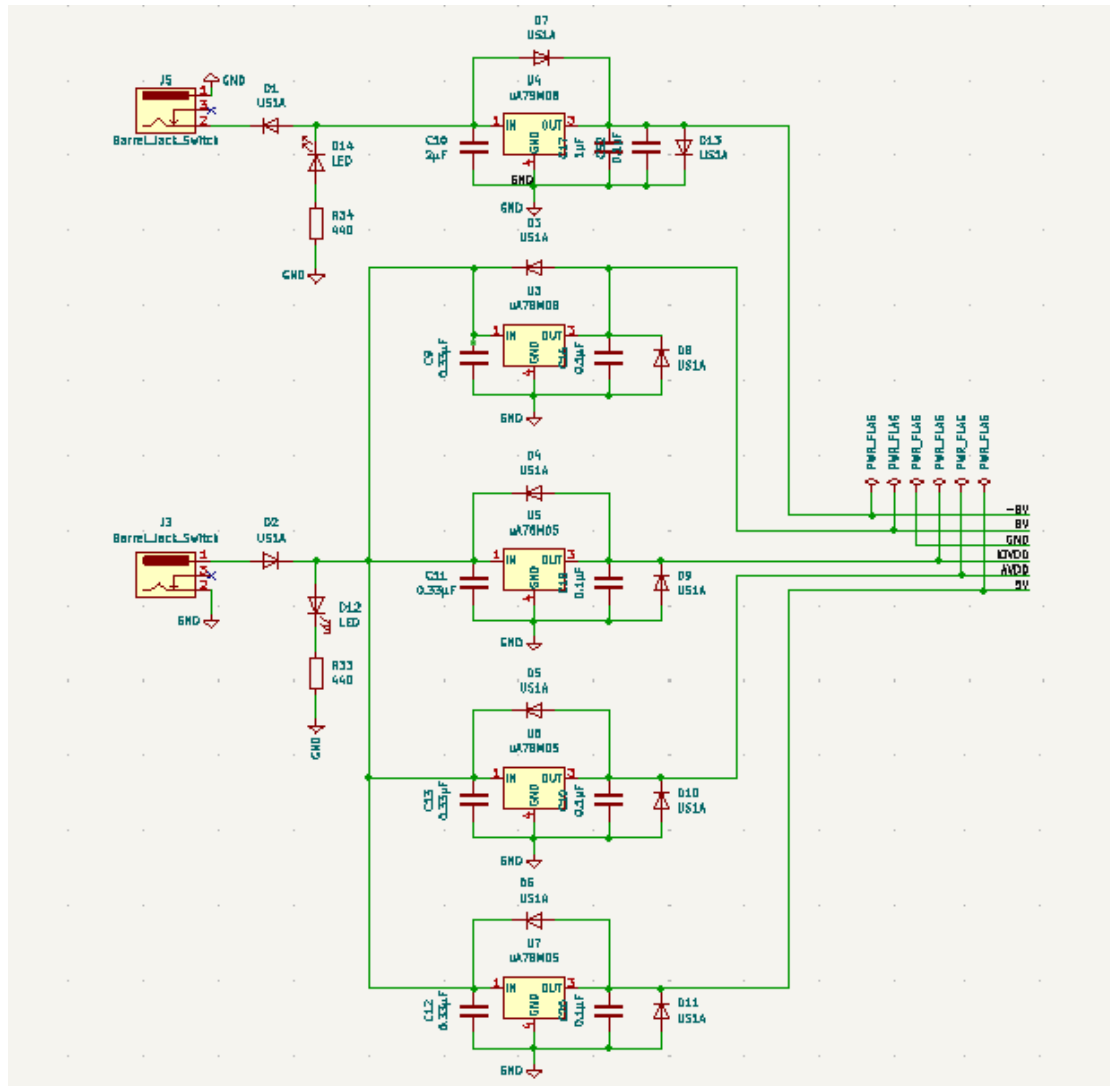
Η τροφοδοσία στην πλακέτα γίνεται μέσω δύο συνδέσμων DC Barrel Jak 2.5mm. Ο ένας με ορθή πόλωση συνδέεται στην είσοδο των $\mu\text{A}78\text{M}05$ και $\mu\text{A}78\text{M}08$ ενώ ο άλλος με ανάστροφη πόλωση συνδέεται στην είσοδο του $\mu\text{A}79\text{M}08$ (σχήμα 4.2).



Σχήμα 4.2. Σχεδίαση συνδέσμων DC Barrel Jak 2.5mm.

Για την κάλυψη των αναγκών τροφοδοσίας της πλακέτας χρησιμοποιήθηκαν τρία ολοκληρωμένα uA78M05 για την τροφοδοσία του DAC8554, του AD8349 και για τους VCO. Έχει γίνει διαχωρισμός της τροφοδοσίας των αναλογικών ακίδων με των ψηφιακών για να μην περνάει ο θόρυβος στο ψηφιακό μέρος. Ένας uA78M05 τροφοδοτεί το ψηφιακό μέρος του DAC8554 ενώ ο δεύτερος uA78M05 το αναλογικό μέρος του DAC8554 και τον τελεστικό ενισχυτή που παίζει τον ρόλο της μετατόπισης επιπέδου τάσης. Ο τρίτος uA78M05 τροφοδοτεί τους υπόλοιπους τελεστικούς ενισχυτές, τον AD8349 και τους VCO. Για την τροφοδοσία των τελεστικών ενισχυτών χρησιμοποιήθηκε ένα ολοκληρωμένο uA78M08 για την θετική τάση και ένα uA79M08 για την αρνητική τάση. Να σημειωθεί ότι η γείωση της πλακέτας ήταν ενιαία και δεν υπήρχε διαχωρισμός σε αναλογικό και ψηφιακό μέρος. Σχεδιάστηκε όμως ώστε τα διάφορα στοιχεία να είναι τοποθετημένα ανάλογα με την λειτουργία τους για να μην

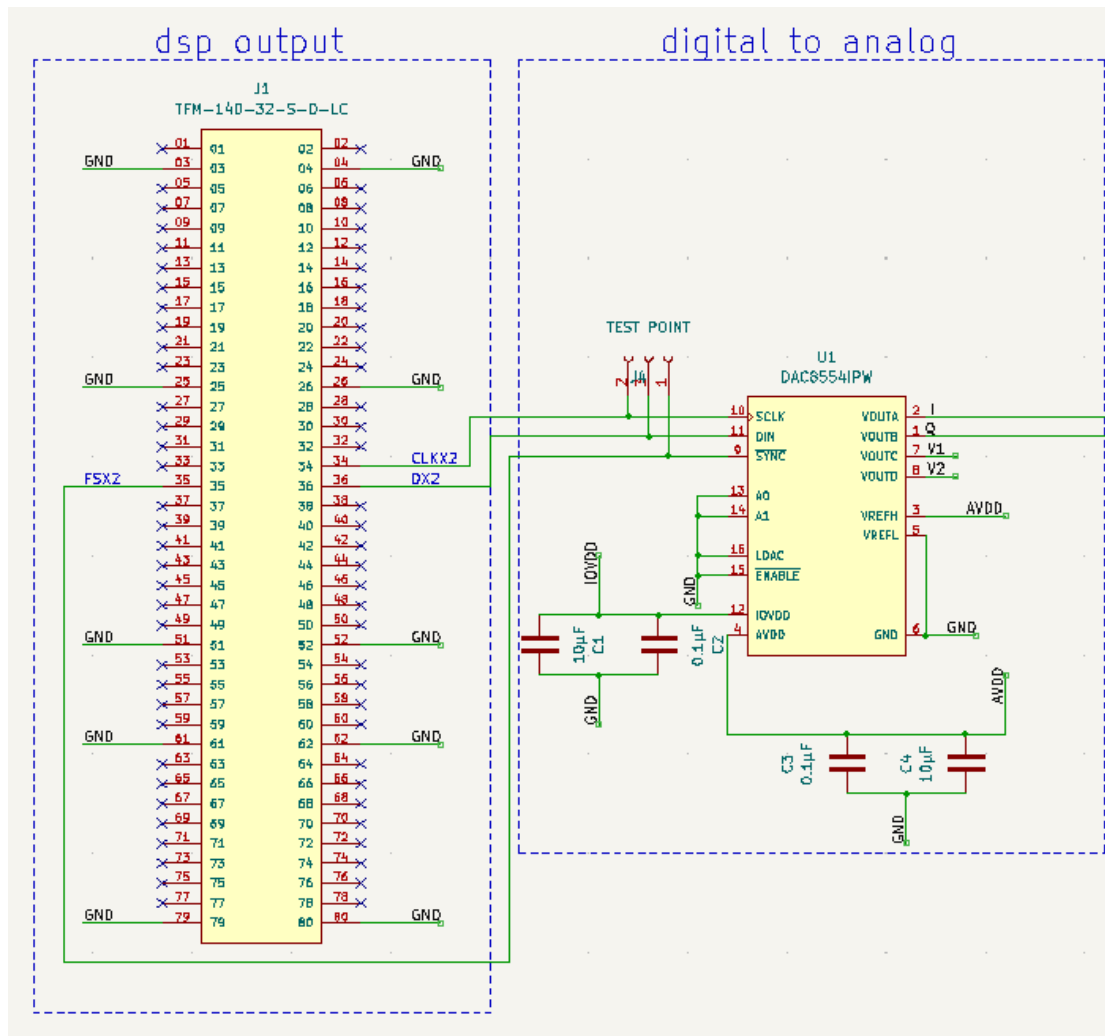
υπάρχουν παρεμβολές. Η συνδεσμολογία για την τροφοδοσία της πλακέτας φαίνεται στο σχήμα 4.3.



Σχήμα 4.3. Σχεδίαση τροφοδοσίας πλακέτας.

4.2. Διασύνδεση DSP με πλακέτα διαμορφωτή και DAC

Η διασύνδεση του DSP με την πλακέτα γίνεται μέσω του συνδέσμου TFM-140-32-S-D-LC της Samtec (σχήμα 2.5). Η μία πλευρά του συνδέσμου κουμπώνει στον αντίστοιχο σύνδεσμο με εσοχές στο DSP. Η άλλη πλευρά του είναι αυτή που κολλήθηκε στην κάτω όψη της πλακέτας του διαμορφωτή.



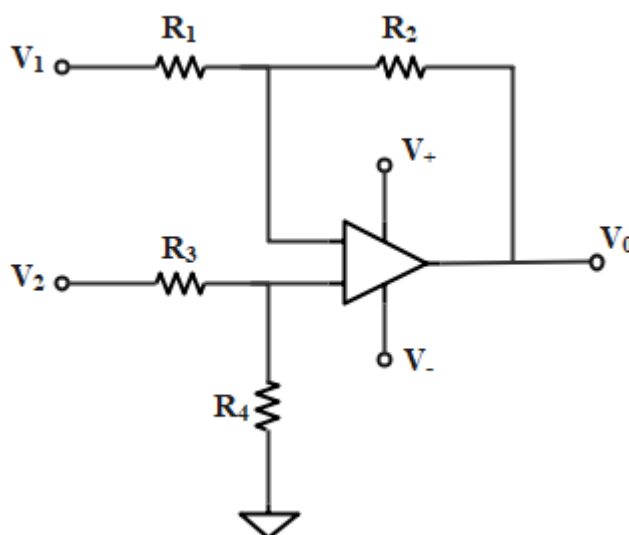
Σχήμα 4.3. Διασύνδεση DSP με DAC8554 μέσω του συνδέσμου TFM-140-32-S-D-LC

Οι ακίδες που χρησιμοποιήθηκαν είναι αυτές που συνδέουν το DSP με τον DAC8554 (U1) για σειριακή επικοινωνία. Οι διασυνδέσεις αυτές φαίνονται στο σχήμα 4.4. Η σειριακή επικοινωνία γίνεται με την σύνδεση του CLKX του DSP με το SCLK του DAC, όπου είναι το σήμα ρολογιού με master τον DSP και slave τον DAC, την σύνδεση DX του DSP με το DIN του DAC, που αποτελεί την αποστολή ψηφιακών δεδομένων από τον DSP στον DAC και την σύνδεση του FSX του DSP με το $\overline{\text{SYNC}}$ του DAC, το οποίο χρησιμεύει για τον συγχρονισμό τους. Επίσης στην πλακέτα κολλήθηκαν όλες οι ακίδες που ενώνουν την γείωση της πλακέτας με την γείωση του DSP κυρίως για λόγους σταθερότητας όταν η πλακέτα συνδέεται πάνω στον DSP. Μεταξύ του DAC και του DSP έχει τοποθετηθεί ένα test point, όπου μπορούν να μετρηθούν τα σήματα SCLK, DIN και $\overline{\text{SYNC}}$ αν είναι αυτά που περιμένουμε. Για τις τάσεις τροφοδοσίας AV_{DD} και IOV_{DD} του DAC χρησιμοποιούνται πυκνωτές

χωρητικότητας 10 μ F (C1,C4) και 0.1 μ F (C2,C3) που συνδέονται με την γείωση για την αποκοπή θορύβου που μπορεί να δημιουργηθεί από τις πηγές τροφοδοσίας. Η θετική τάση αναφοράς V_{refH} είναι κοινή με την τάση τροφοδοσίας AV_{DD} ενώ η αρνητική τάση αναφοράς V_{refL} συνδέεται στην γείωση. Οι ακίδες για την επιλογή DAC που θα επικοινωνεί μέσω SPI, A0 και A1 συνδέονται επίσης στην γείωση καθώς υπάρχει μόνο ένας DAC. Επειδή ο DAC προγραμματίζεται μέσω software η ακίδα LDAC συνδέεται στην γείωση παρόμοια και η επικοινωνία του με SPI παραμένει ανοιχτή όταν η ακίδα \overline{ENABLE} δεχθεί ενεργό χαμηλό παλμό και για αυτό παραμένει στην γείωση. Στην έξοδο του DAC (V_{OUTA-D}) εξέρχονται τα σήματα I (V_{OUTA}), Q (V_{OUTB}). Τα Σήματα I και Q πηγαίνουν στη συνέχεια στον level shifter.

4.3. Βαθμίδα μετατροπής επιπέδου τάσης (level shifter)

Τα σήματα I και Q μετά την έξοδο τους από τον DAC έχουν εύρος τάσης από 0 Volt έως 5 Volt. Ο level shifter χρησιμοποιείται για να ρίξει το επίπεδο τάσης τους από -2.5 Volt έως 2.5 Volt. Αυτή η μεταφορά του επιπέδου τάσης είναι απαραίτητη καθώς στην συνέχεια θα χρειαστεί να γίνει μετατροπή του σήματος σε διαφορικό. Στο σχήμα 4.4 φαίνεται το συνδεσμολογία τελεστικού ενισχυτή για λειτουργία ως level shifter.



Σχήμα 4.4. Συνδεσμολογία τελεστικού ενισχυτή για λειτουργία ως level shifter.

Πρόκειται στην ουσία για δύο τελεστικούς ενισχυτές που περιέχονται στον OPA2172, ένας για το I κανάλι και ένας για το Q. Η ανώτερη τροφοδοσίας (V^+) για τον OPA2172 είναι 8 Volt και η κατώτερη (V^-) -8 Volt. Στα V^+ και V^- τοποθετούνται πυκνωτές χωρητικότητας 0.1 μ F (C5,C6) για εξάλειψη θορύβου. Για τον υπολογισμό της τάσης

εξόδου V_O γίνεται χρήση της αρχής της υπέρθεσης. Αρχικά μηδενίζεται η τάση εισόδου V_2 και προκύπτει ότι η έξοδος θα είναι:

$$V_{O1} = -\frac{R_2}{R_1} V_1 \quad (4.1)$$

όπου V_{O1} η έξοδος του ενισχυτή για $V_2 = 0$ V και V_1 η αναστρέφουσα τάση εισόδου. Στην συνέχεια μηδενίζοντας μόνο την τάση V_1 έχουμε για την έξοδο:

$$V_{O2} = \left(1 + \frac{R_2}{R_1}\right) \frac{R_4}{R_3 + R_4} V_2 \quad (4.2)$$

όπου V_{O2} η έξοδος του ενισχυτή για $V_1 = 0$ V και V_2 η μη αναστρέφουσα τάση εισόδου. Χρησιμοποιώντας την αρχή της υπέρθεσης, προσθέτοντας την (4.1) και (4.2) παίρνουμε για την έξοδο:

$$V_O = \frac{1 + R_2/R_1}{1 + R_3/R_4} V_2 - \frac{R_2}{R_1} V_1 \quad (4.3)$$

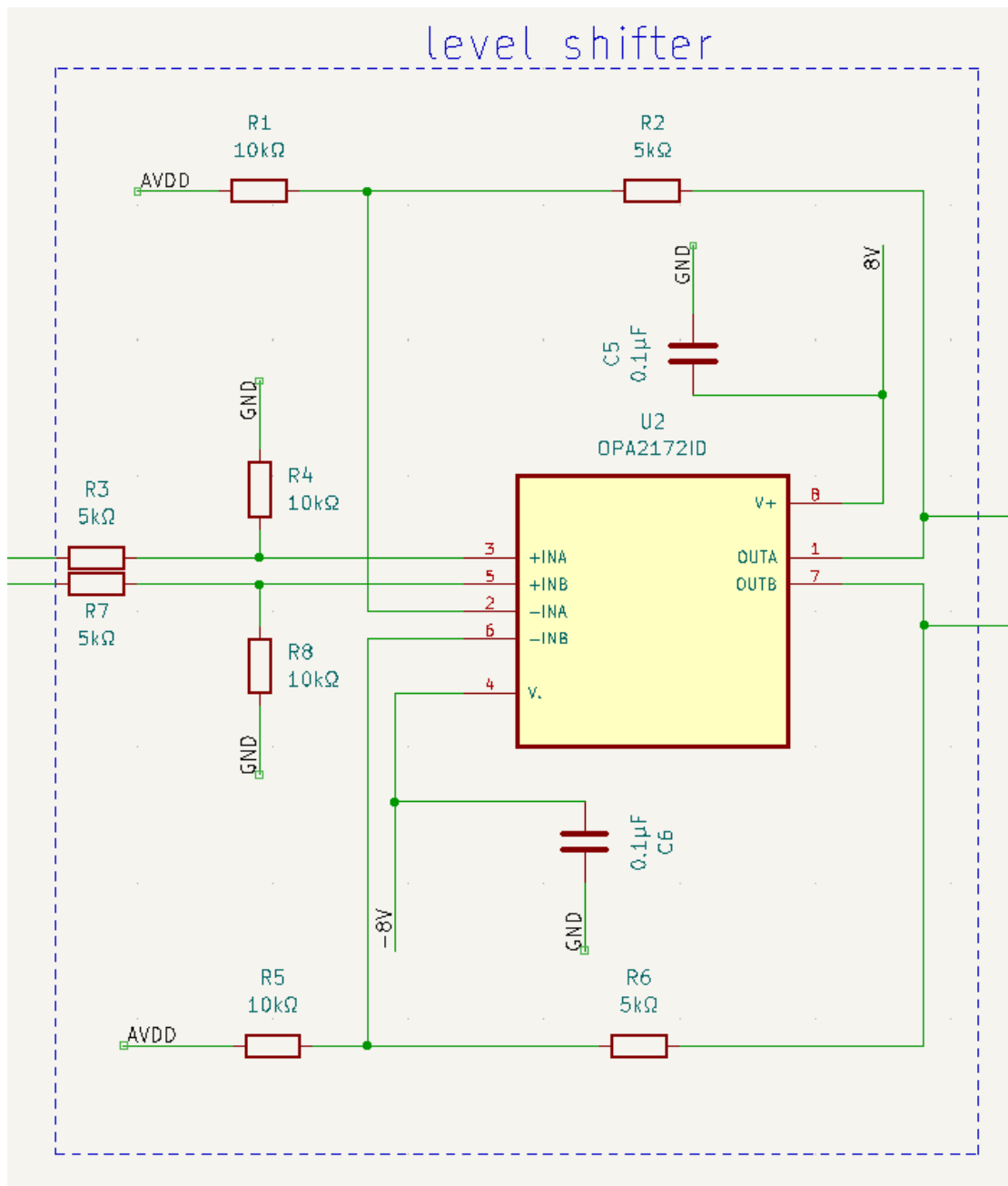
Η τάση V_1 προέρχεται από τον ρυθμιστή τάσης και είναι σταθερή στα 5 Volt. Η τάση V_2 προέρχεται από την έξοδο του DAC οπότε έχει τάση που κυμαίνεται από 0 Volt έως 5 Volt. Για να έχουμε στην έξοδο του ενισχυτή τάση από -2.5 Volt έως 2.5 Volt πρέπει:

$$\frac{1 + R_2/R_1}{1 + R_3/R_4} = 1 \quad (4.4)$$

και

$$\frac{R_2}{R_1} = \frac{1}{2} \quad (4.5)$$

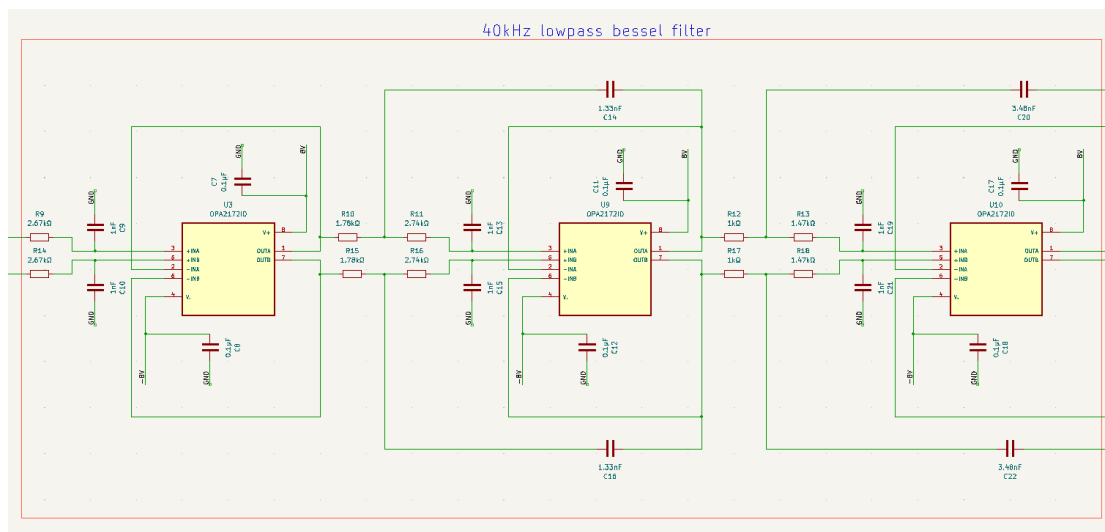
Λύνοντας την (4.5) βρίσκουμε ότι $R_1 = 2R_2$ και αντικαθιστώντας στην (4.4) $R_4 = 2R_3$. Οι τιμές των αντιστάσεων που επιλέγονται πρέπει να είναι ίδιες και για τα δύο κανάλια οπότε έχουμε $R_1 = R_5 = 10\text{k}\Omega$, $R_2 = R_6 = 5\text{k}\Omega$, $R_3 = R_7 = 5\text{k}\Omega$ και $R_4 = R_8 = 10\text{k}\Omega$. Στο σχήμα 4.5 φαίνεται η σχεδίαση του level shifter στο kicad.



Σχήμα 4.5. Σχεδίαση level shifter.

4.4. Σχεδίαση ενεργού χαμηλοπερατού φίλτρου

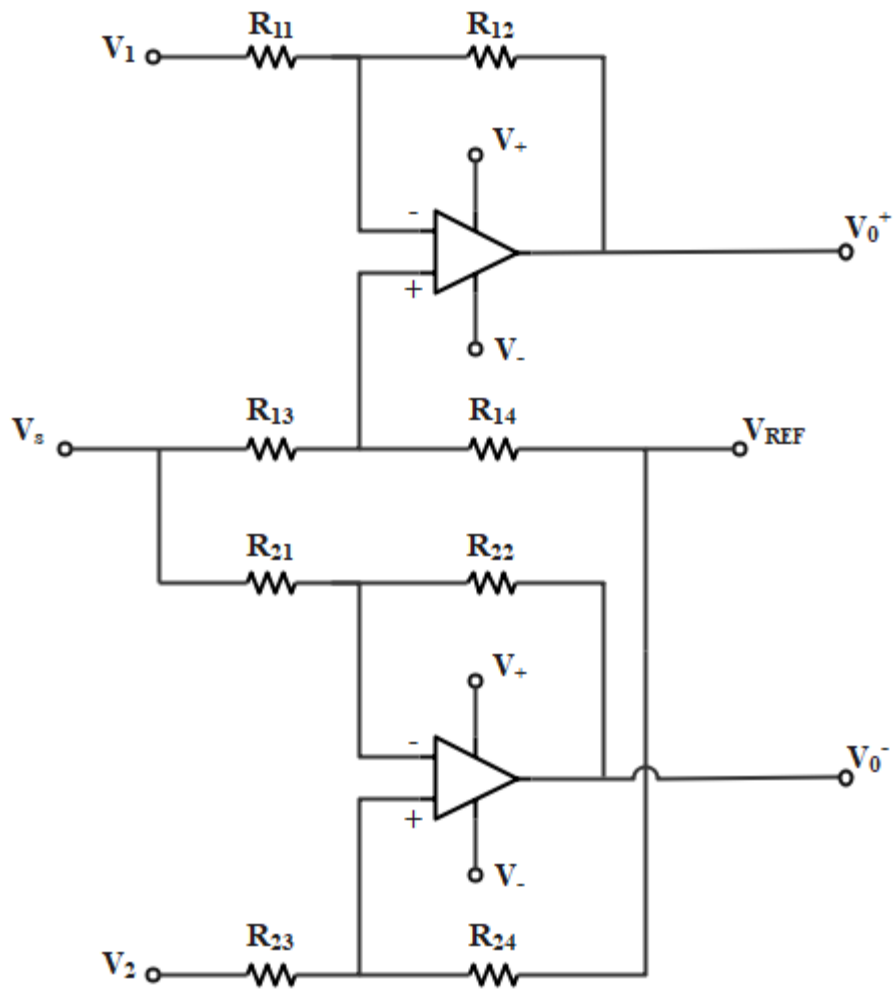
Το χαμηλοπερατό φίλτρο (Lowpass Filter) χρησιμοποιείται για την αποκοπή υψηλότερων ανεπιθύμητων συχνοτήτων που μπορεί να δημιουργηθεί από τον DAC. Η σχεδίαση του ενεργού χαμηλοπερατού φίλτρου έγινε με την βοήθεια του προγράμματος Filter Design της Texas Instruments. Πρόκειται για ένα πρόγραμμα σχεδίασης ενεργών αναλογικών φίλτρων. Αρχικά επιλέγεις τον τύπο του φίλτρου, στην δική μας περίπτωση χαμηλοπερατό. Στην συνέχεια επιλέγοντας σχεδιασμό τύπου Bessel 5^{ης} τάξης με συχνότητα αποκοπής (cutoff frequency) $f_c=40\text{kHz}$, κέρδος (gain) $A_0=1$, κυμάτωση (ripple) $r=1$, απόσβεση (attenuation) στα -40 dB και τοπολογία Multiple Feedback (MFB), δημιουργήθηκε το φίλτρο που απεικονίζεται στο σχήμα 4.6.



Σχήμα 4.6. Σχεδίαση χαμηλοπερατού ενεργού φίλτρου τύπου Bessel με συχνότητα αποκοπής 40kHz.

4.5. Μετατροπή σήματος σε διαφορικό

Τα σήματα I και Q που δέχεται ο διαμορφωτής πρέπει να είναι σε διαφορική μορφή. Η διαδικασία μετατροπής του σήματος σε διαφορικό γίνεται μετά το φίλτρο με την χρήση τελεστικών ενισχυτών. Με την χρήση δύο τελεστικών ενισχυτών το αρχικό σήμα μετατρέπεται σε δύο σήματα που έχουν αντίθετη πόλωση μεταξύ τους, όπως φαίνεται στο σχήμα 4.7.



Σχήμα 4.7. Σχεδίαση Συνδεσμολογία τελεστικών ενισχυτών για λειτουργία ως μετατροπέα σήματος σε διαφορικό.

Σύμφωνα με την (4.3) για την V_0^+ ισχύει

$$V_0^+ = \frac{1+R_{12}/R_{11}}{1+R_{13}/R_{14}} V_S - \frac{R_{12}}{R_{11}} V_1 + \frac{1+R_{12}/R_{11}}{1+R_{14}/R_{13}} V_{REF} \quad (4.6)$$

όπου V_s το σήμα πληροφορίας (I,Q) και V_{REF} η τάση αναφοράς. Μηδενίζοντας την τάση V_1 και θέτοντας

$$\frac{R_{12}}{R_{11}} = \frac{R_{14}}{R_{13}} \quad (4.7)$$

παίρνουμε

$$V_0^+ = \frac{R_{12}}{R_{11}} V_S + V_{REF} \quad (4.8)$$

Αντίστοιχα για την V_0^- ισχύει

$$V_0^- = \frac{1+R_{22}/R_{21}}{1+R_{23}/R_{24}} V_2 - \frac{R_{22}}{R_{21}} V_S + \frac{1+R_{22}/R_{21}}{1+R_{24}/R_{23}} V_{REF} \quad (4.9)$$

Μηδενίζοντας την τάση V_2 θέτοντας

$$\frac{R_{22}}{R_{21}} = \frac{R_{24}}{R_{23}} \quad (4.10)$$

παίρνουμε

$$V_0^- = -\frac{R_{22}}{R_{21}} V_S + V_{REF} \quad (4.11)$$

Οι τιμές των αντιστάσεων που επιλέγονται σύμφωνα με τις (4.7) (4.10) για τους δύο ενισχυτές είναι $R_{12}=R_{14}= R_{22}= R_{24}=1.2k\Omega$ και $R_{11}=R_{13}= R_{21}= R_{23}=10k\Omega$. Οι τάσεις V_1 και V_2 είναι στα 0 Volt, ενώ η τάση V_{REF} επιλέγεται να είναι στα 0.4 Volt καθώς είναι η πόλωση που χρειάζεται η επόμενη βαθμίδα του διαμορφωτή. Έτσι το σήμα που προκύπτει από τις (4.9) και (4.11) για τα σήματα V_0^- και V_0^+ είναι

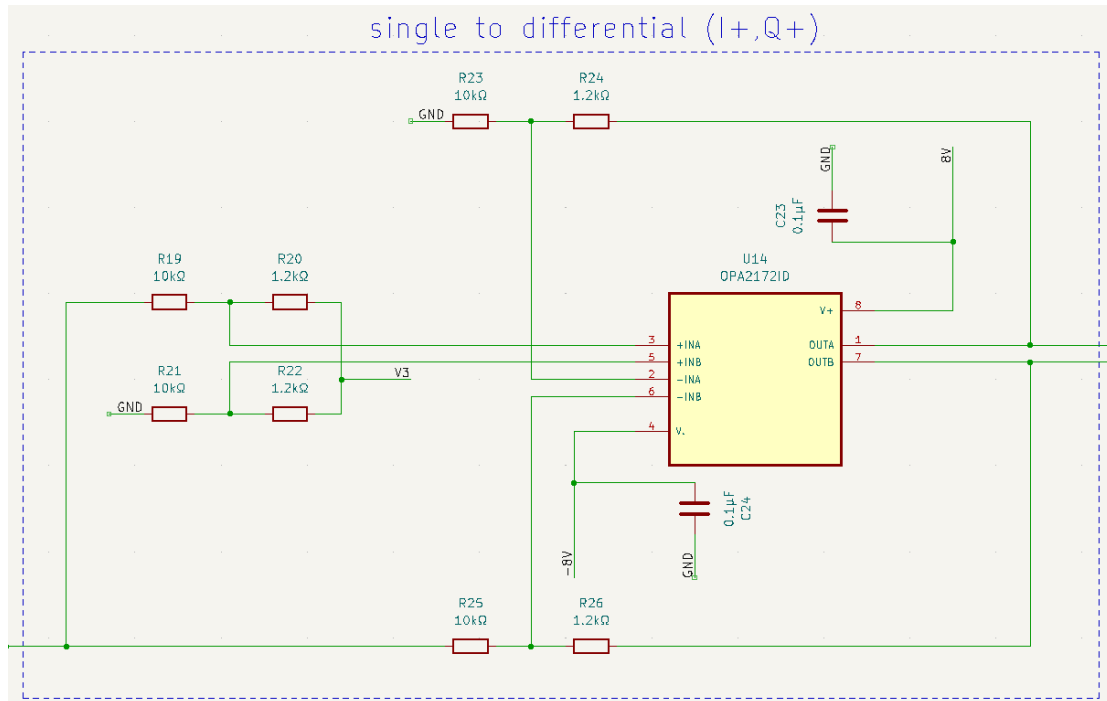
$$V_0^+ = 0.12V_S + 0.4 \quad (4.12)$$

και

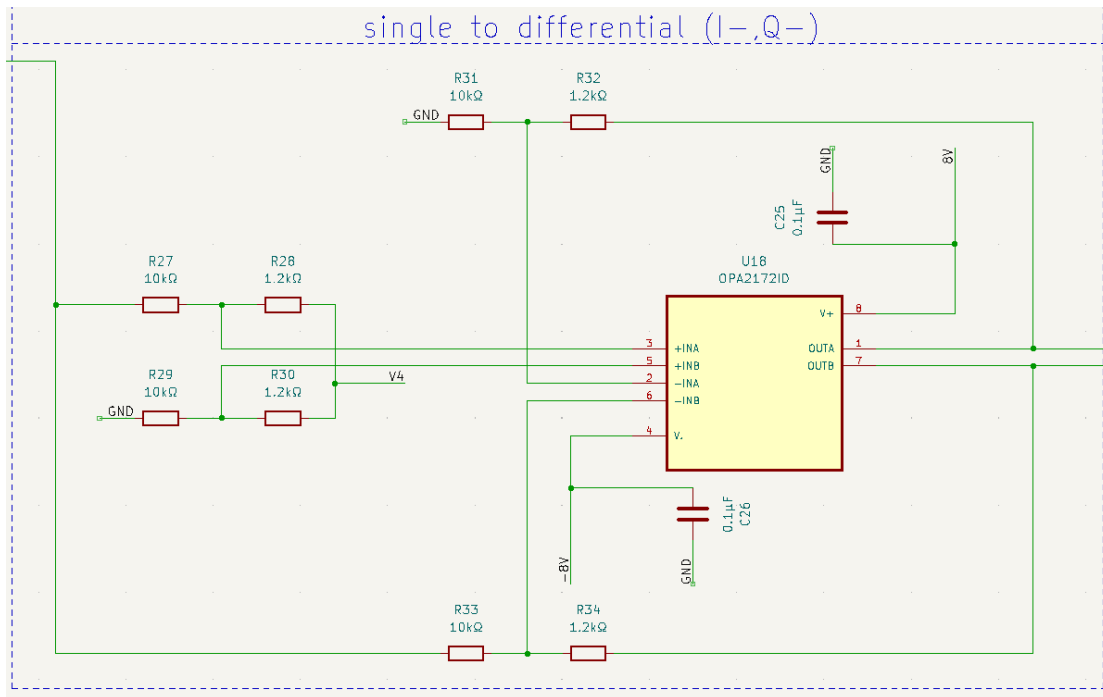
$$V_0^- = -0,12V_S + 0,4 \quad (4.13)$$

Για σήμα εισόδου $V_S = -2,5$ Volt έχουμε $V_0^+ = 0,7V$ και $V_0^- = 0,1V$, ενώ για $V_S = 2,5$ Volt έχουμε $V_0^+ = 0,1V$ και $V_0^- = 0,7V$ όπως φαίνεται στον πίνακα. Τα σήματα αυτά είναι τα I^+ και I^- ή αντίστοιχα τα Q^+ και Q^- που καταλήγουν στην είσοδο του διαμορφωτή.

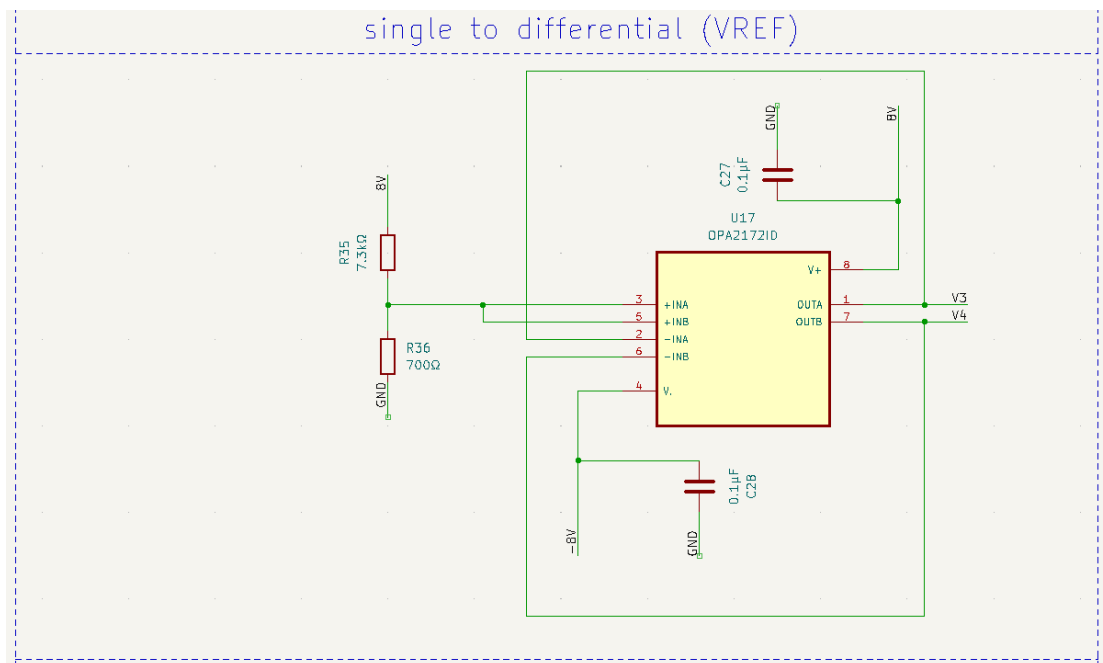
Το σχηματικό διάγραμμα του μετατροπέα σήματος σε διαφορικό που σχεδιάστηκε στο kicad φαίνεται στα σχήματα 4.8-4.10.



Σχήμα 4.8. Μετατροπή σήματος σε διαφορικό (I^+ Q^+ κανάλια).



Σχήμα 4.9. Μετατροπή σήματος σε διαφορικό (I-Q κανάλια).



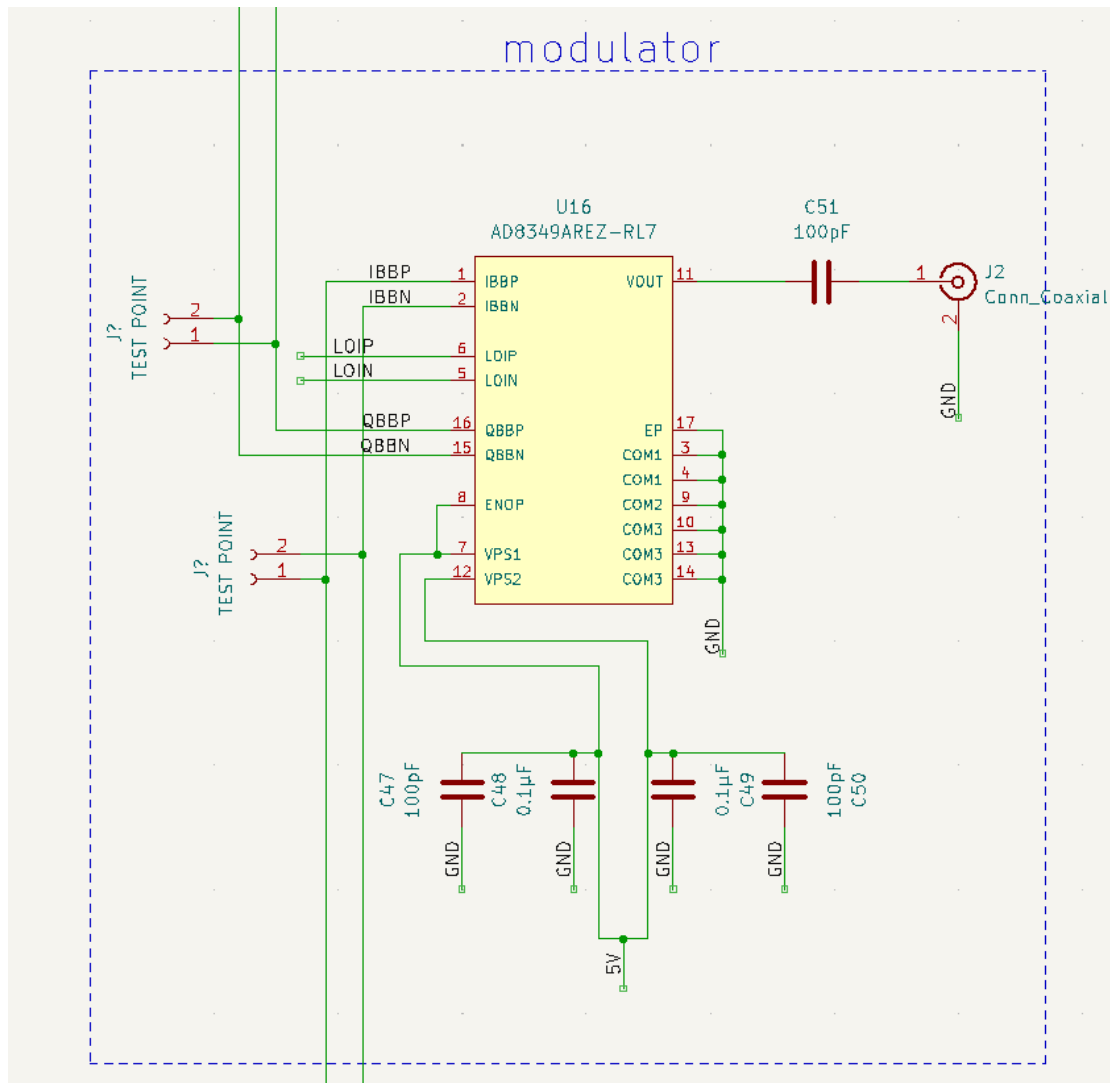
Σχήμα 4.10. Τάση αναφοράς για μετατροπέα σήματος σε διαφορικό.

Στα σχήματα 4.8 και 4.9 φαίνεται η συνδεσμολογία με τους τελεστικούς που χρησιμοποιήθηκε για μετατροπή του σήματος σε διαφορικό με την διαδικασία που περιεγράφηκε παραπάνω, ενώ στο σχήμα 4.10 φαίνεται ο τρίτος τελεστικός που χρησιμοποιήθηκε για την μετατόπιση του επιπέδου τάσης από τα 8 Volt από την έξοδο των ρυθμιστών τάσεως στο επιθυμητό επίπεδο τάσεως αναφοράς $V_{REF}=0.4$ Volt.

Σύμφωνα με την (4.11) και για $R_1=R_2=0 \Omega$, $V_2=8 \text{ V}$, $V_{O2}=0.4 \text{ V}$ προκύπτει $R_3=19R_4$. Οι αντιστάσεις που επιλέχθηκαν είναι $R_3=15.2\text{k}\Omega$ και $R_4=0.8\text{k}\Omega$.

4.6. Κύκλωμα διαμορφωτή

Το τελικό στάδιο που καταλήγει το σήμα πληροφορίας είναι αυτό του διαμορφωτή AD8349. Εδώ τα σήματα I και Q που διαμορφώνονται με την διαδικασία της μίξης με την βοήθεια του τοπικού ταλαντωτή. Η τροφοδοσία του AD8349 στα 5 V προέρχεται από τον uA78M05. Δύο ζεύγη πυκνωτών χωρητικότητας 0.1μF και 100pF συνδέονται με τις ακίδες τροφοδοσίας VPS1 και VPS2 και της γείωσης για την αποκοπή του θορύβου. Ένας πυκνωτής χωρητικότητας 100pF συνδέεται στην RF έξοδο VOUT του AD8349 για να κόψει την dc συνιστώσα που δημιουργείται από την εσωτερική πόλωση. Η ακίδα ENOP συνδέεται επίσης στην έξοδο του uA78M05, ενώ οι ακίδες COM1, COM2 και COM3 συνδέονται στη γείωση. Η επιφάνεια του AD8349 κολλήθηκε στην γείωση της πλακέτας ώστε να μειωθεί η θερμική αντίσταση και η επαγωγή στη γείωση. Το σήμα στις ακίδες IBBP, IBBN, QBBP και QBBN προέρχεται από τις εξόδους του μετατροπέα σήματος σε διαφορικό. Στις ακίδες LOIP και LOIN φτάνει το σήμα από τον τοπικό ταλαντωτή. Στο σχήμα φαίνεται η σχεδίαση στο kicad για τον διαμορφωτή.



Σχήμα 4.11. Σχεδίαση διαμορφωτή στο kicad.

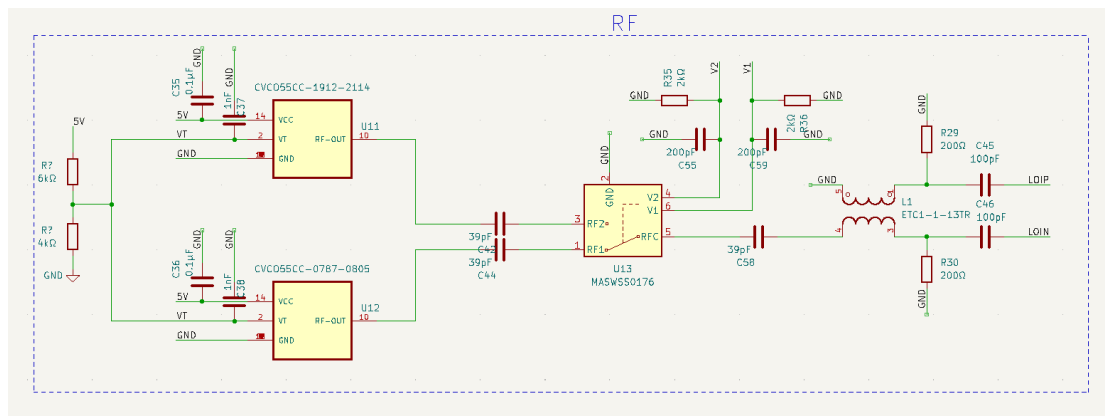
4.7. Διασύνδεση τοπικού ταλαντωτή

Η διασύνδεση του τοπικού ταλαντωτή (VCO- Voltage-controlled oscillator) φαίνεται στο σχήμα 4.12. Η τάση τροφοδοσίας VCC του VCO στα 5 V προέρχεται από τον uA78M05. Ένα διαιρέτης τάσης χρησιμοποιήθηκε για να μειωθεί η τάση από τα 5 V του uA78M05 στα 2 V σύμφωνα με τον τύπο για τον διαιρέτη τάσης:

$$V_{out} = \frac{R_2}{R_1 + R_2} V_{in} \quad (4.13)$$

όπου V_{out} η τάση εξόδου του διαιρέτη τάσης, $V_{in} = 5$ V η τάση εξόδου του uA78M05, R_1 και R_2 οι αντιστάσεις που ορίζουν την επιθυμητή έξοδο.

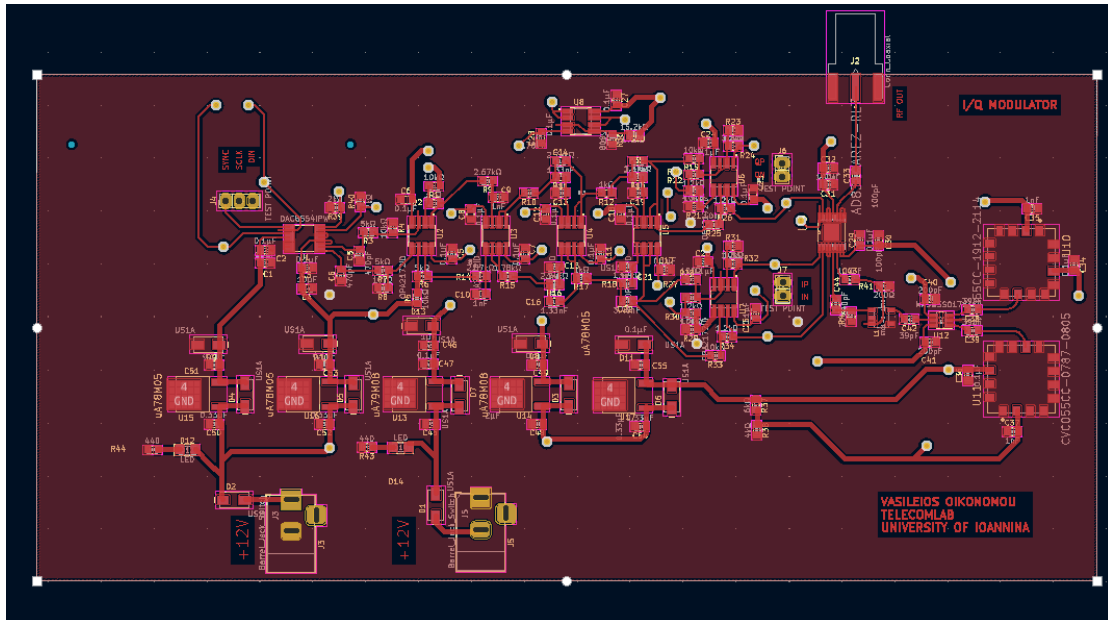
Από την (4.13) προκύπτει ότι για $V_{out}=2\text{ V}$, $R_1=3/2 R_2$. Έτσι επιλέγονται οι τιμές των αντιστάσεων $R_1=6\text{k}\Omega$ και $R_2=4\text{k}\Omega$. Η τάση 2 V που προκύπτει από τον διαιρέτη τάσης συνδέεται στην ακίδα VT των VCO που είναι η τάση ελέγχου τους. Επομένως σύμφωνα με το σχήμα (4.12) η συχνότητα εξόδου των VCO είναι στα 793MHz και 2GHz . Ένας πυκνωτής χωρητικότητας $0.1\mu\text{F}$ και ένας χωρητικότητας 1nF συνδέονται με τις ακίδες VCC και VT αντίστοιχα, με το άλλο άκρο τους να συνδέεται στην γείωση με σκοπό την αποκοπή του θορύβου. Ένας πυκνωτής χωρητικότητας 39pF συνδέεται στην RF έξοδο του κάθε VCO για να κόψει την dc συνιστώσα. Η έξοδος των VCO καταλήγει στον μετασχηματιστή ETC1-1-13 ώστε να μετατραπεί σε διαφορικό σήμα. Η άλλη είσοδος του μετασχηματιστή είναι συνδεδεμένη στη γείωση. Στην έξοδο του μετασχηματιστή και για τα δύο κανάλια συνδέεται μία αντίσταση $200\ \Omega$ με το άλλο άκρο της συνδεδεμένο στη γείωση με σκοπό την μείωση της απώλειας επιστροφής (return loss) στην είσοδο του AD8349. Ένα πυκνωτής χωρητικότητας 100pF συνδέεται επίσης στο κάθε κανάλι σε σειρά με τον διαμορφωτή, για να κόψει την DC συνιστώσα.



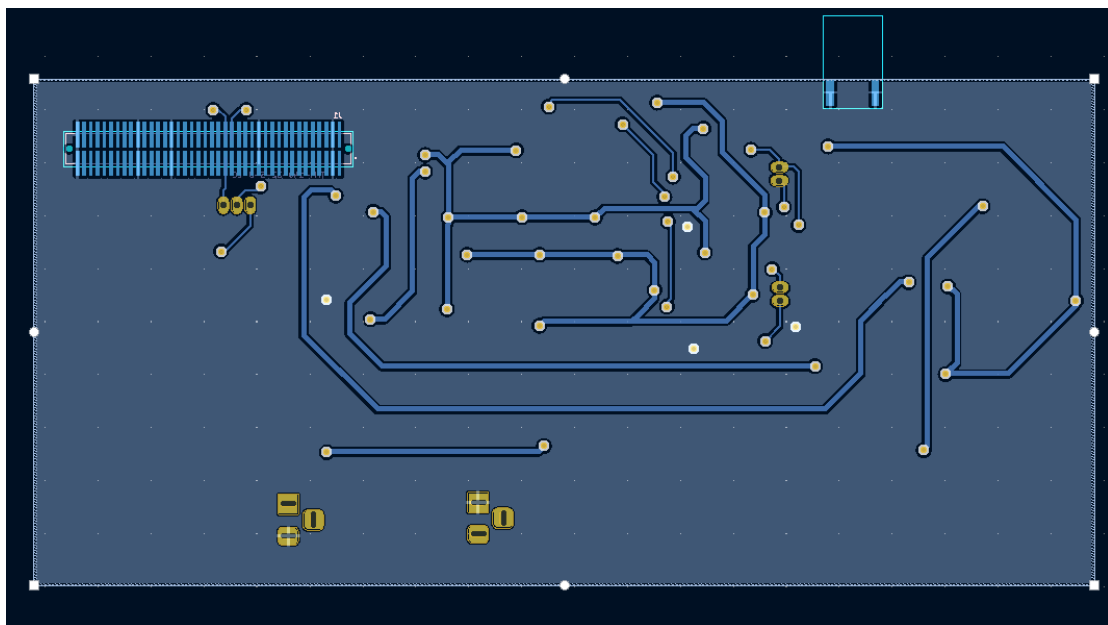
Σχήμα 4.12. Σχεδίαση διασύνδεσης του τοπικού ταλαντωτή με τον διαμορφωτή.

4.8. Τελική Διάταξη Πομπού

Σύμφωνα με τους σχεδιασμούς που περιεγράφηκαν για τα επιμέρους εξαρτήματα του πομπού δημιουργήθηκε μέσω του προγράμματος kicad η τελική διάταξη του πομπού. Στα σχήματα 4.13 και 4.14 μπορούμε να δούμε την τοπολογία των εξαρτημάτων πάνω στην πλακέτα πομπού. Στο σχήμα 4.13 φαίνεται η πάνω όψη του πομπού και στο σχήμα 4.14 η κάτω όψη.



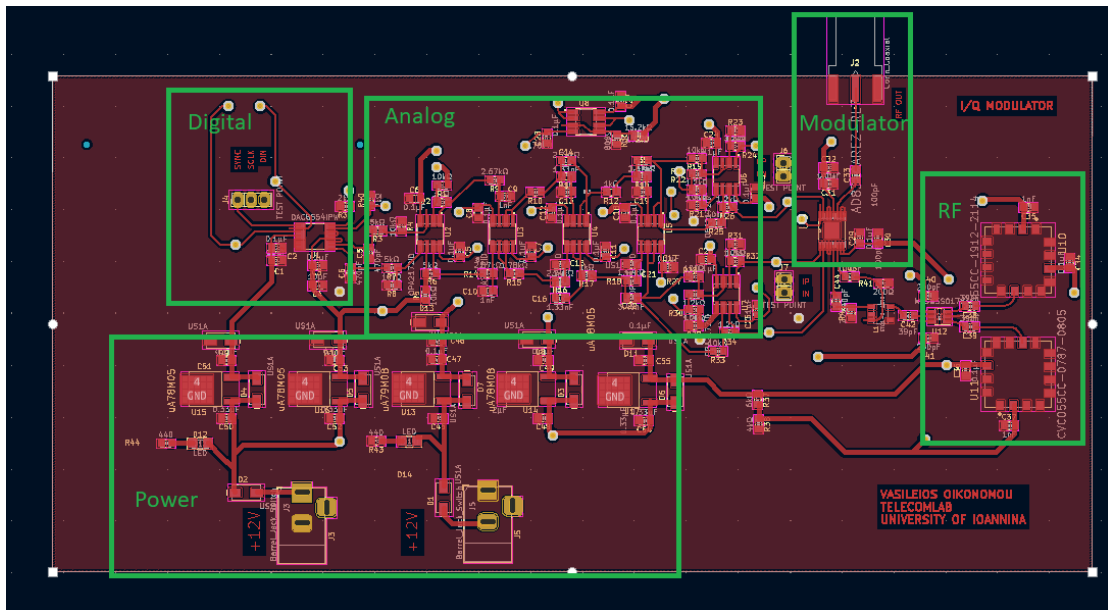
Σχήμα 4.13. Σχεδίαση πάνω όψης πομπού στο kicad.



Σχήμα 4.14. Σχεδίαση κάτω όψης πομπού στο kicad.

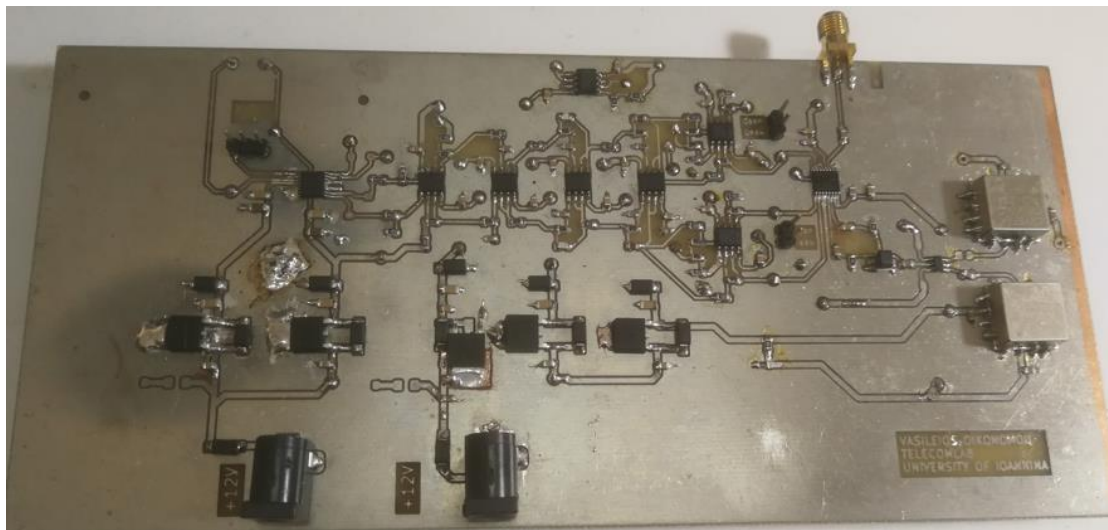
Κατά την τοποθέτηση των εξαρτημάτων στην πλακέτα πομπού χρησιμοποιήθηκε η λογική του διαχωρισμού των εξαρτημάτων ανάλογα με την λειτουργία του καθενός. Έτσι ο DAC που δέχεται ψηφιακό σήμα τοποθετήθηκε κοντά στην έξοδο του DSP. Οι τελεστικοί ενισχυτές που διαχειρίζονται αναλογικά σήματα τοποθετήθηκαν σε μία σειρά έτσι ώστε να μην παρεμβάλλονται από άλλα στοιχεία με σκοπό την μείωση του θορύβου. Επίσης υπήρξε ομαδοποίηση για τους ρυθμιστές τάσεις που παρέχουν τροφοδοσία στον πομπού, τους VCO που παράγουν RF σήματα και τον διαμορφωτή

που τοποθετήθηκε κοντά στην έξοδο του πομπού για μείωση απώλειας σήματος. Στο σχήμα 4.15 φαίνεται η ομαδοποίηση των εξαρτημάτων.

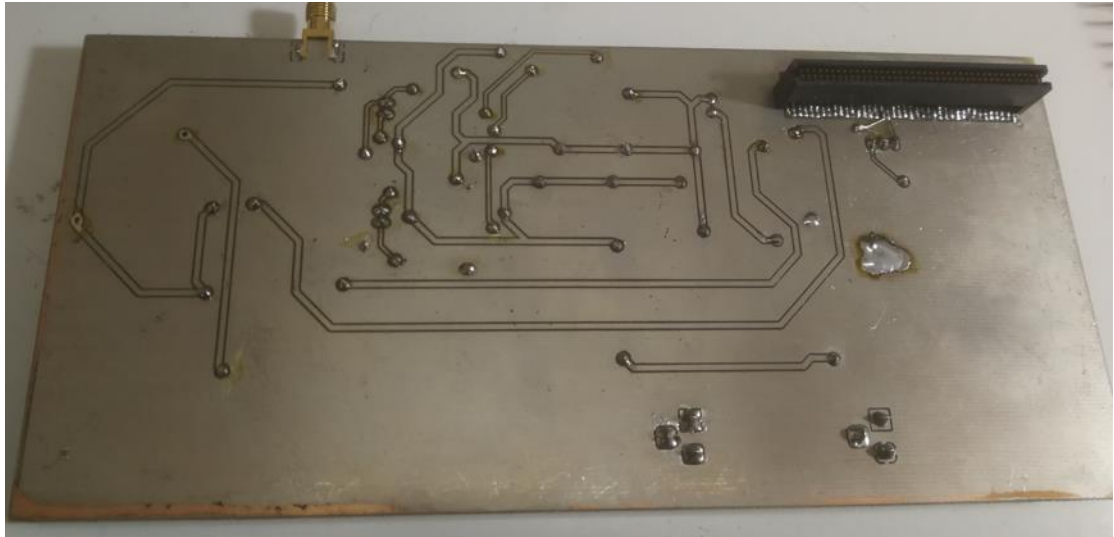


Σχήμα 4.15. Ομαδοποίηση εξαρτημάτων πομπού.

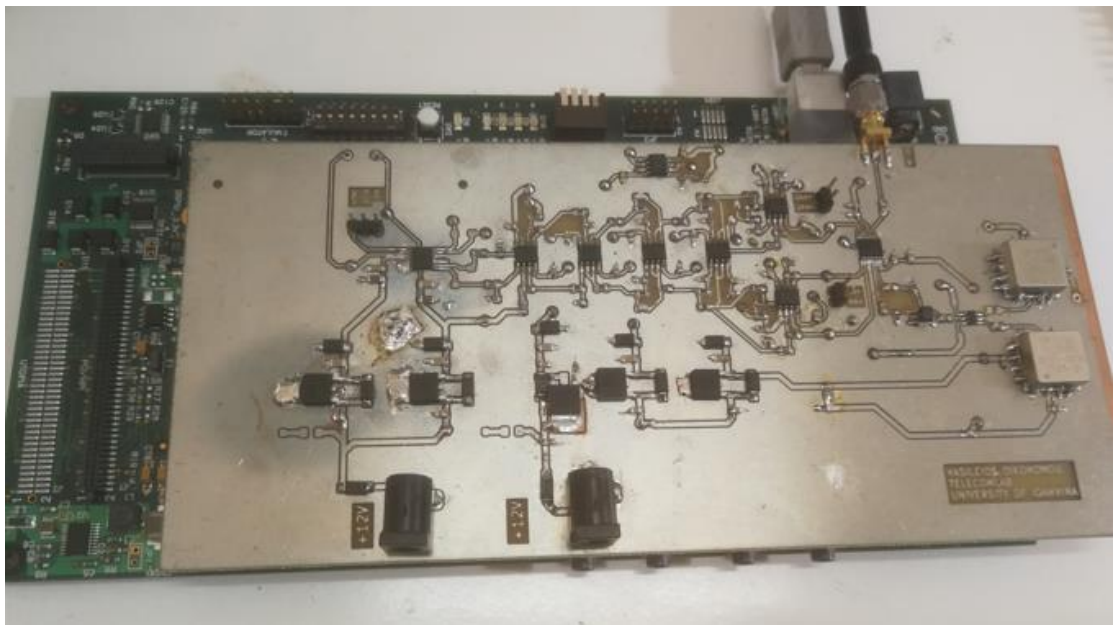
Η κάτω όψη του πομπού χρησιμοποιήθηκε αποκλειστικά για την τροφοδοσία των εξαρτημάτων. Οι πυκνωτές επίσης στην τροφοδοσία των εξαρτημάτων τοποθετήθηκαν όσο πιο κοντά στα εξαρτήματα για την αποκοπή θορύβου από την πηγή τροφοδοσίας. Η τελική μορφή του πομπού φαίνεται στα σχήματα 4.16-4.18.



Σχήμα 4.16. Κάτω όψη πομπού



Σχήμα 4.17. Κάτω όψη πομπού.



Σχήμα 4.18. Σύστημα DSP και πομπού.

ΚΕΦΑΛΑΙΟ 5

Πειραματικές Μετρήσεις

5.1. Εισαγωγή

Έπειτα από την υλοποίηση του πομπού για την διαμόρφωση σήματος, ακολούθησε η χρήση της στην πράξη. Η διασύνδεση την κάρτας DSK6416 με H/Y έγινε με USB θύρα. Έτσι το πρόγραμμα του CCS φορτώνεται στο DSK6416 μέσω του ενσωματωμένου εξομοιωτή JTAG που περιλαμβάνει. Η τροφοδοσία του πομπού έγινε μέσω τροφοδοτικού 5V. Τα σήματα I και Q δημιουργήθηκαν στο CCS και για την μέτρηση τους χρησιμοποιήθηκε παλμογράφος και αναλυτής φάσματος.

5.2. Δημιουργία σημάτων I/Q

Η δημιουργία των σημάτων I/Q έγινε μέσω του CCS.. Χρησιμοποιήθηκε η βιβλιοθήκη TMS320C6000 Chip Support Library που παρέχει εφαρμογή για τον έλεγχο των περιφερειακών του επεξεργαστή.

```
1 #define CHIP_6416
2 #include "dsk6416.h"
3 #include "dsk6416_dip.h"
4 #include <csl_mcbbsp.h>
```

Αρχικά γίνεται η επιλογή του επεξεργαστή C6416 και της κάρτας DSK6416 για την χρησιμοποίηση συναρτήσεων ειδικά φτιαγμένες για αυτές τις συσκευές. Επίσης χρησιμοποιείται το header αρχείο που περιέχει συναρτήσεις για το mcbbsp.

```
5 int dac_a=0x000000;
6 int dac_b=0x220000;
7 int I2[]={0x0000,0xFFFF};
8 int Q2[]={0x0000,0xFFFF};
9 int I4[]={0x0000,0x5555,0xAAAA,0xFFFF};
10 int Q4[]={0x0000,0x5555,0xAAAA,0xFFFF};
11 int QAM4[8];
12 int QAM16[32];
13 int i=0, j=0, k=0, l=1;
14 int SUM_I,SUM_Q;
```

Στην συνέχεια αρχικοποιούνται οι μεταβλητές. Οι dac_a και dac_b χρησιμοποιούνται για τον έλεγχο των bit 16-23 του DAC8554 που είναι υπεύθυνα για επιλογή των καναλιών και τον συγχρονισμό τους. Η τιμή του dac_a θέτει τα bits 16-23 ως '0', οπότε επιλέγεται σύμφωνα με τον πίνακα αποθηκεύει τα δεδομένα στο κανάλι

Α του DAC, ενώ η τιμή του dac_b θέτει τα bits 17 και 21 ως '1', οπότε αποθηκεύει τα δεδομένα στο κανάλι B και μεταδίδει τα δεδομένα από όλα τα κανάλια του DAC. Στον πίνακα 5.1 φαίνονται τα bit ελέγχου 17,18,20 και 21 για τον DAC8554. Οι πίνακες I2, Q2, I4 και Q4 είναι για την δημιουργία των καταστάσεων για διαμόρφωση 4_QAM και 16_QAM αντίστοιχα. Οι συνδυασμοί των I2 και Q2 δημιουργήθηκαν στον πίνακα QAM4 και αυτοί των I4 και Q4 στον QAM16. Οι μεταβλητές I, j , k, l, SUM_I και SUM_Q είναι για την δημιουργία αυτών των συνδυασμών.

bits				Περιγραφή
21	20	18	17	
X	X	0	0	Κανάλι A
X	X	0	1	Κανάλι B
X	X	1	0	Κανάλι C
X	X	1	1	Κανάλι D
0	1	X	X	Διαδοχική Μετάδοση
1	0	X	X	Σύγχρονη Μετάδοση

Πίνακας 5.1. Bits ελέγχου (17,18,20,21) DAC8554.

```
15 MCBSP_Handle hMcbasp;
16 Uint32 XmtEventId;
17 extern far void vectors();
```

Ορίζονται οι μεταβλητές hMcbasp και XmtEventId για την ενεργοποίηση του Mcbsp και των Interrupts αντίστοιχα. Με την εντολή extern far void vectors() καλείται το αρχείο που αρχικοποιούνται τα Interrupts.

```
18 MCBSP_Config mcbaspCfg = {
19     0x00200000, // Serial Port Control Reg. (SPCR)
20     0x00000000, // Receiver Control Reg. (RCR)
21     0x00000080, // Transmitter Control Reg. (XCR)
22     0x301800FF, // Sample-Rate Generator Reg. (SRGR)
23     0x00000000, // Multichannel Control Reg. (MCR)
24     0x00000000, // Enhanced Receiver Channel Enable(RCERE0)
25     0x00000000, // Enhanced Receiver Channel Enable(RCERE1)
26     0x00000000, // Enhanced Receiver Channel Enable(RCERE2)
27     0x00000000, // Enhanced Receiver Channel Enable(RCERE3)
28     0x00000000, // Enhanced Transmitter Channel Enable(XCERE0)
29     0x00000000, // Enhanced Transmitter Channel Enable(XCERE1)
30     0x00000000, // Enhanced Transmitter Channel Enable(XCERE2)
31     0x00000000, // Enhanced Transmitter Channel Enable(XCERE3)
32     0x00000A00 // Pin Control Reg. (PCR)
33 };
```

Για να γίνει η επικοινωνία μέσω Mcbsp θα πρέπει να οριστούν οι καταχωρητές. Καλείται η συνάρτηση MCBSP_Config που περιέχει την δομή για τους καταχωρητές και ορίζεται η μεταβλητή mcbaspCfg που της αντιστοιχούν οι τιμές που θα πάρουν οι

καταχωρητές. Για τον καταχωρητή που ελέγχει την σειριακή θύρα SPCR ορίζεται ως '1' το bit 21 στο πεδίο XINTM που αντιστοιχεί σε Interrupt στην μετάδοση κάθε φορά που έρχεται παλμός συγχρονισμού. Στον καταχωρητή XCR που είναι υπεύθυνος για τον έλεγχο της μετάδοσης δεδομένων, ορίζεται το πεδίο XWDLEN1 που αντιστοιχεί σε μετάδοση λέξεων 24 bits. Στον καταχωρητή SRGR γίνεται ο έλεγχος της γεννήτριας των παλμών ρολογιού και συγχρονισμού για την επικοινωνία. Ορίζεται ο παλμός συγχρονισμού να γίνεται HIGH κάθε 24 παλμούς ρολογιού και με πλάτος ενός παλμού ρολογιού, με αποτέλεσμα την μετάδοση νέων δεδομένων 24 bits το καθένα. Το ρολόι ορίζεται να έχει συχνότητα από την σχέση:

$$f_G = \frac{f_{IN}}{CLKDV+1} \quad (5.1)$$

όπου f_G η συχνότητα του ρολογιού της γεννήτριας, f_{IN} η συχνότητα ρολογιού από τον επεξεργαστή, με τον C6416 να ισχύει τέσσερις φορές μικρότερη συχνότητα από τον επεξεργαστή, δηλαδή CPU/4=250 Mhz και CLKDV η τιμή που δίνουμε στον καταχωρητή. Για τιμή 255 από την (5.1) η συχνότητα ρολογιού της γεννήτριας είναι 976 kHz. Ο ορισμός για το ρολόι και ο παλμός συγχρονισμού να εισέρχεται από τον επεξεργαστή C6416 γίνεται μέσω του καταχωρητή ελέγχου ακίδων PCR.

```

34 void main() {
35 /* Initialize the chip support library and DSK6416 registers */
36 CSL_init();
37 DSK6416_init();
38 /* Αρχικοποίηση καταχωρητή CPLD για επικοινωνία μέσω Mcbsp2 */
39 DSK6416_rset(DSK6416_MISC, 0x03);
40 /* Αρχικοποίηση διακοπών στην κάρτα DSK6416 */
41 DSK6416_DIP_init();
42 /* Αρχικοποίηση θύρας 2 του Mcbsp */
43 hMcbsp = MCBSP_open(MCBSP_DEV2, MCBSP_OPEN_RESET);
44 /* Ορισμός δομής Mcbsp2 θύρας και καταχωρητών */
45 MCBSP_config(hMcbsp, &mcbspCfg);
46 /* Ενεργοποίηση Mcbsp2 */
47 MCBSP_start(hMcbsp, MCBSP_RCV_START | MCBSP_XMIT_START |
48 MCBSP_SRGR_START | MCBSP_SRGR_FRAME_SYNC, 0);

```

Στην κύρια συνάρτηση void main() αρχικά γίνεται ενεργοποίηση της βιβλιοθήκης CSL και DSK6416. Στην συνέχεια αρχικοποιούνται ο καταχωρητής CPLD για τον ορισμό της επικοινωνίας της κάρτα μέσω του Mcbsp, οι διακόπτες της κάρτας DSK6416, η θύρα 2 του Mcbsp ως κανάλι επικοινωνίας και γίνεται η ενεργοποίηση του.

```

49 for(i=0;i<=sizeof(I2);i++){
50     for(j=0;j<=sizeof(Q2);j++){
51         QAM4[k]=dac_a+I2[i];
52         k++;
53         k++;
54         QAM4[l]=dac_b+Q2[j];
55         l++;
56         l++;
57     }
58 }
59 k=0;
60 l=1;
61 for(i=0;i<=sizeof(I4);i++){
62     QAM16[k]=dac_a+I4[i];
63     k++;
64     k++;
65     for(j=0;j<=sizeof(Q4);j++){
66         l++;
67         l++;
68         QAM16[l]=dac_b+Q4[j];
69     }
70 }

```

Η δημιουργία του πίνακα που περιέχει τις καταστάσεις για την διαμόρφωση πραγματοποιείται σε αυτές τις γραμμές κώδικα. Δύο βρόχοι for εκτελούνται με σκοπό την αποθήκευση σε έναν πίνακα των καταστάσεων της αντίστοιχης διαμόρφωσης. Για παράδειγμα για την 4-QAM δημιουργήθηκε ο πίνακας QAM4 που αποθηκεύει τις τιμές I2 και Q2 με όλους τους συνδυασμούς τους. Η αντιστοιχία που προκύπτει είναι $QAM4[] = \{I2[0], Q2[0], I2[0], Q2[1], I2[1], Q2[0], I2[1], Q2[1]\}$. Η μεταβλητή dac_a προστίθεται στις τιμές του I πίνακα ώστε τα δεδομένα να πηγαίνουν στο κανάλι A του DAC και η μεταβλητή dac_b προστίθεται στις τιμές του Q πίνακα ώστε τα δεδομένα να πηγαίνουν στο κανάλι B του DAC και να μεταδίδονται ταυτόχρονα.

```

71 IRQ_globalDisable(); // Απενεργοποίηση interrupts
72 /* Απόδοση κατάστασης καναλιού μετάδοσης */
73 XmtEventId = MCBSP_getXmtEventId(hMcbbsp);
74 IRQ_setVecs(vectors); // Χρησιμοποίηση πίνακα interrupt
75 /* Απόδοση διεύθυνσης στον πίνακα interrupt της κατάστασης καναλιού μετάδοσης*/
76 IRQ_map(XmtEventId, 14);
77 IRQ_reset(XmtEventId); // Επαναφορά κατάστασης
78 IRQ_globalEnable(); //Ενεργοποίηση των interrupts
79 IRQ_nmiEnable(); //Ενεργοποίηση των NMI interrupts
80 IRQ_enable(XmtEventId); // Ενεργοποίηση γεγονότος
81 while(1){
82 }
83 }

```

Η αποστολή δεδομένων από τον Mcbsp γίνεται με την βοήθεια των Interrupts. Αρχικά απενεργοποιούνται τα Interrupts για καθαρισμό προηγούμενων τιμών τους, αποδίδεται στην μεταβλητή XMTEcentId η κατάσταση του καναλιού μετάδοσης και καλείται ο πίνακας των Interrupts. Όταν το κανάλι είναι έτοιμο για μετάδοση Στην συνέχεια γίνεται αντιστοίχιση της μεταβλητής σε διεύθυνση στον πίνακα των Interrupts και γίνεται απενεργοποίηση και καθαρισμός της μεταβλητής. Ενεργοποιούνται γενικά τα Interrupts, τα Non Maskable Interrupts και το Interrupt για το συγκεκριμένο γεγονός.

```
84 interrupt void c_int14()
85 {
86     i=0;
87     if (DSK6416_DIP_get(0) == 0)
88     {
89         MCBSP_write(hMcbasp,QAM4[i]);
90         i++;
91         if (i==sizeof(QAM4)) i=0;
92     }
93     else if (DSK6416_DIP_get(1) == 0)
94     {
95         MCBSP_write(hMcbasp,QAM16[i]);
96         i++;
97         if (i==sizeof(QAM16)) i=0;
98     }
99 }
```

Η συνάρτηση Interrupt πραγματοποιείται κάθε φορά που το κανάλι Mcbsp είναι έτοιμο για μετάδοση. Υπάρχει η επιλογή για μετάδοση 4-QAM αν είναι πατημένος ο πρώτος διακόπτης της κάρτας DSK6416 ή 16- QAM αν είναι πατημένος ο δεύτερος. Κάθε φορά που τρέχει η συνάρτηση Interrupt επιστρέφει μόνο μία τιμή η οποία μεταδίδεται μέσω του Mcbsp. Για παράδειγμα αν έχουμε πατημένο τον πρώτο διακόπτη την πρώτη θα στείλει στον DAC την πρώτη τιμή του I2 δηλαδή 0x000000 η οποία αποθηκεύεται στον DAC. Την δεύτερη φορά που θα τρέξει επιστρέφει την τιμή 0x220000 με αποτέλεσμα την μετάδοση της τιμής 0000 για τα κανάλια A και B. Παρόμοια την τέταρτη φορά που θα τρέξει η συνάρτηση, ο DAC θα μεταδώσει 0000 στο κανάλι A και FFFF στο κανάλι B.

5.3. Έλεγχος τροφοδοσίας συστήματος

Αρχικά συνδέθηκε η πλακέτα του διαμορφωτή πάνω στην κάρτα DSK6416. Στην συνέχεια εφαρμόστηκε τροφοδοσία +12V και -12V στην πλακέτα του διαμορφωτή και

+5V στην κάρτα DSK6416. Με τη χρήση πολυμέτρου έγινε οι μέτρηση των τάσεων τροφοδοσίας των εξαρτημάτων. Τα αποτελέσματα φαίνονται στον πίνακα 5.2.

Τάση Τροφοδοσίας		Volt
Πλακέτας	Θετική	11.42
	Αρνητική	-11.38
Ψηφιακού μέρους DAC		5
Αναλογικού μέρους DAC		5
Τάση αναφοράς DAC		
Ενισχυτών	Θετική	8.06
	Αρνητική	-8.13
VCO		4.95

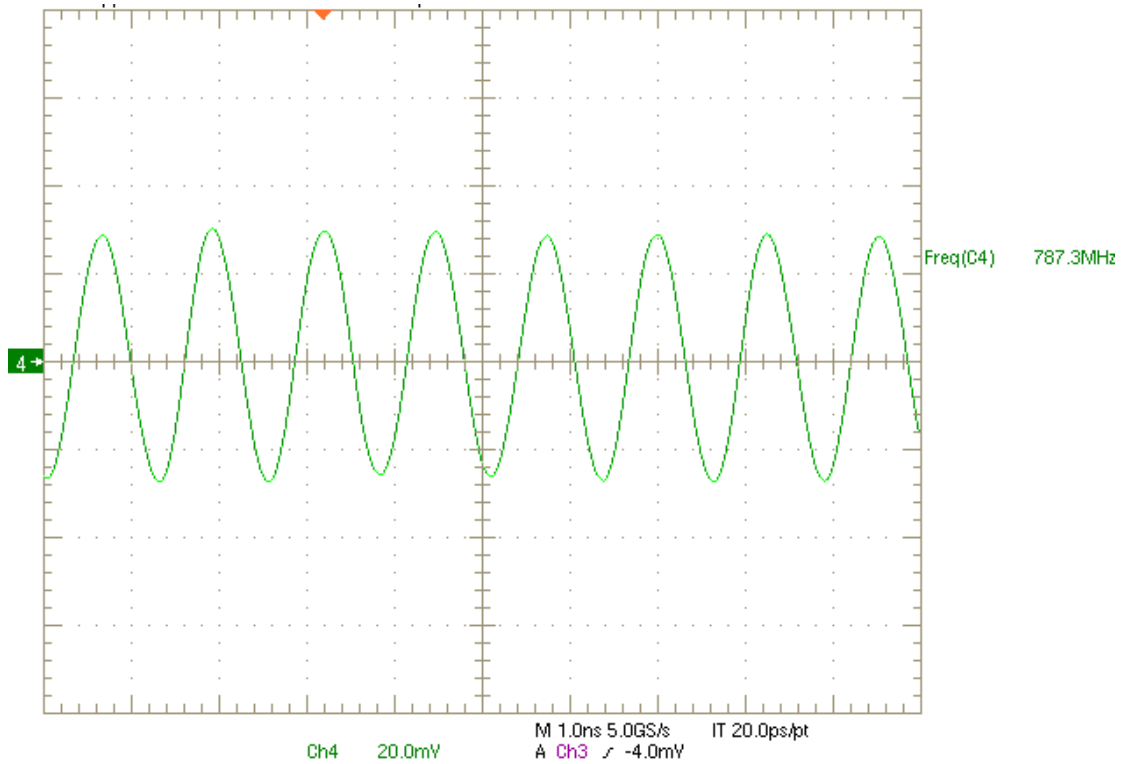
Πίνακας 5.2. Τάση τροφοδοσίας στα εξαρτήματα της πλακέτας

Για την διαμόρφωση QAM απαιτούνται δύο επίπεδα τάσης για τα κανάλια I και Q. Αυτά προκύπτουν από την έξοδο του DAC για τιμές 0 και 5 Volt. Για την διαμόρφωση 16-QAM απαιτούνται 4 επίπεδα με την έξοδο του DAC να παίρνει τιμές 0, 1.67, 3.33 και 5 Volt. Το σήμα στα κανάλια I^+ , I^- , Q^+ και Q^- στην είσοδο του διαμορφωτή για τις εξόδους του DAC φαίνεται στον πίνακα 5.3. Το διαφορικό σήμα για το I και Q στον διαμορφωτή προκύπτει από την σχέση $I = I^+ - I^-$ και $Q = Q^+ - Q^-$. Για έξοδο εύρους 0-5 Volt από τον DAC προκύπτει στον διαμορφωτή στο κάθε κανάλι I και Q σήμα τάσης 600 mV peak-to-peak με πόλωση στα 400 mV (δηλαδή 100-700 mV), οδηγώντας σε συνολικό διαφορικό σήμα τάσης 1.2V peak-to-peak.

Έξοδος DAC (V)	Κανάλι (V)				Διαφορικό Σήμα (V)	
	I^+	I^-	Q^+	Q^-	I	Q
0	0.1	0.7	0.1	0.7	-0.6	-0.6
1.67	0.3	0.5	0.3	0.5	-0.2	-0.2
3.33	0.5	0.3	0.5	0.3	0.2	0.2
5	0.7	0.1	0.7	0.1	0.6	0.6

Πίνακας 5.3. Σήμα στα κανάλια I^+ , I^- , Q^+ , Q^- και διαφορικό σήμα I και Q σε σχέση με την έξοδο του DAC.

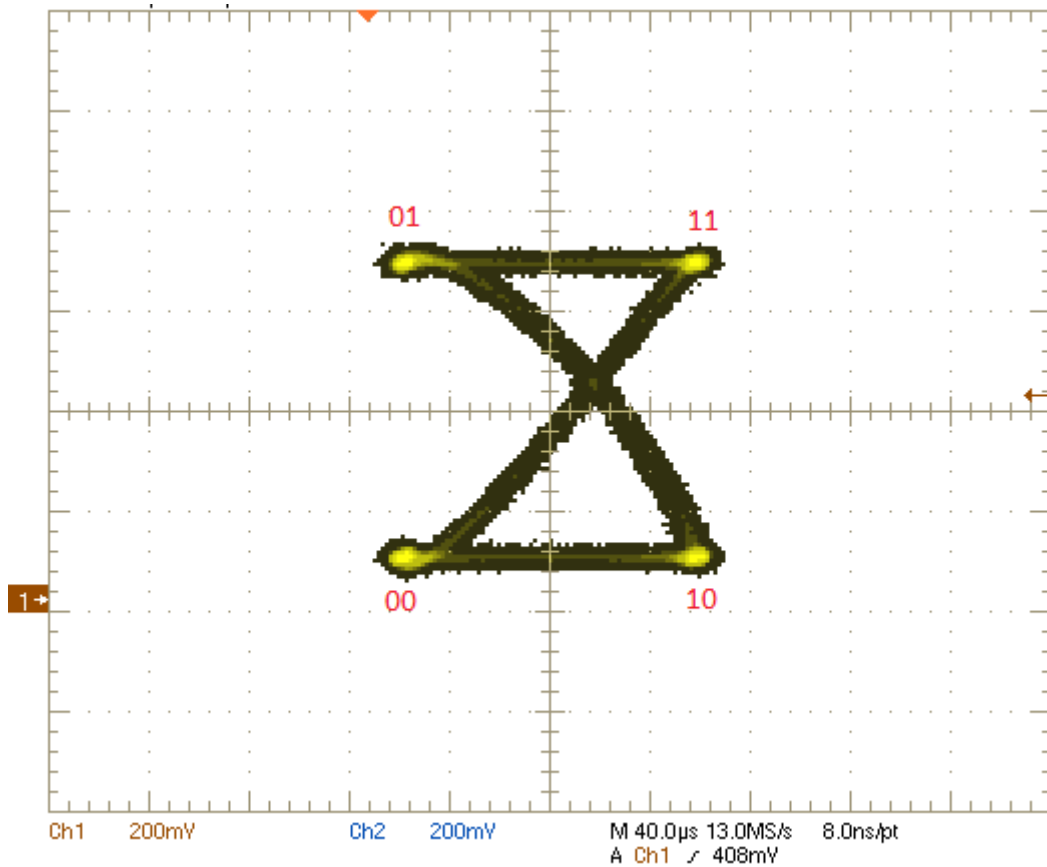
Η τάση ελέγχου του VCO μετρήθηκε στα 1.90 V. Η συχνότητα μετρήθηκε με παλμογράφο και ήταν ίση με 783,3 MHz, όπως φαίνεται στο σχήμα 5.1.



Σχήμα 5.1. Σήμα τοπικού ταλαντωτή.

5.4. Διαμόρφωση QAM

Αφού δημιουργήθηκε ο κώδικας και ελέγχθηκαν οι τάσεις τροφοδοσίας έγινε η φόρτωση του κώδικα στην κάρτα DSK6416. Αρχικά πατώντας τον πρώτο διακόπτη της κάρτας έγινε η διαμόρφωση QAM. Συνδέοντας τα κανάλια 1 και 2 του παλμογράφου στα σήματα IBBP και QBBP, εμφανίζεται το διάγραμμα αστερισμού όπως φαίνεται στο σχήμα 5.2.

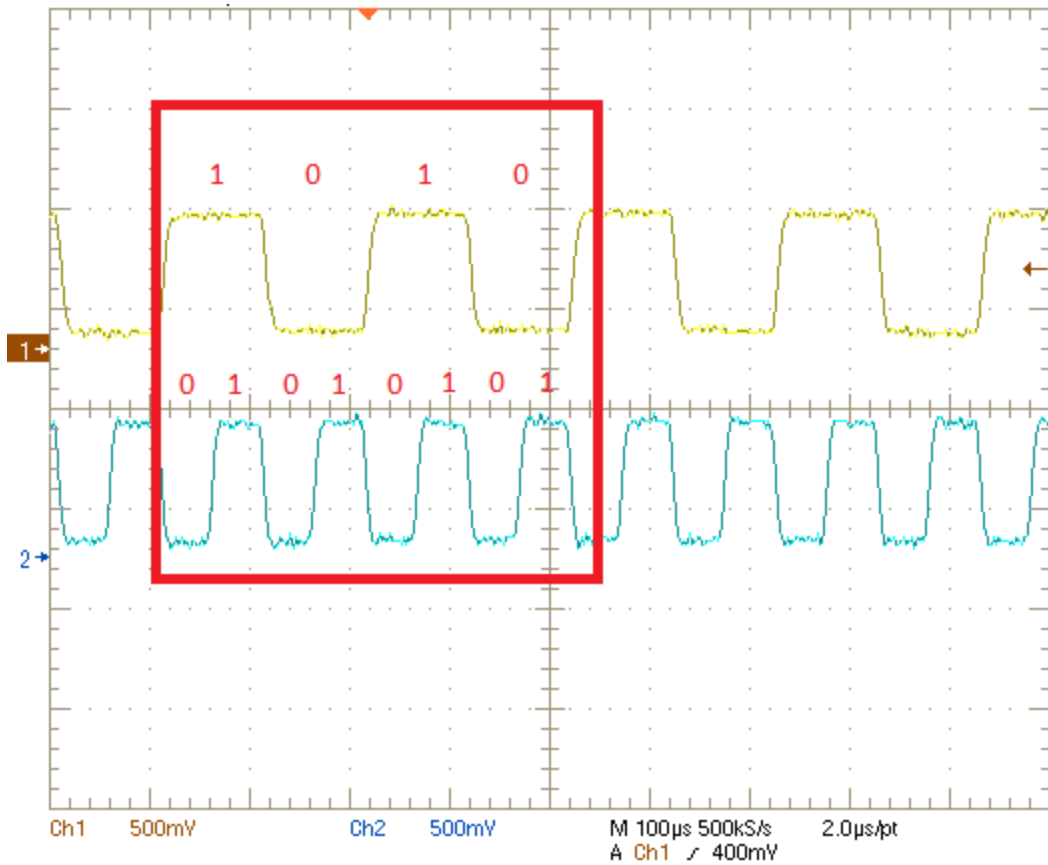


Σχήμα 5.2. Διάγραμμα αστερισμού για διαμόρφωση QAM.

Από το διάγραμμα αστερισμού παρατηρούμε ότι προκύπτουν οι 4 καταστάσεις για την διαμόρφωση QAM καθώς και η εναλλαγή από την μία κατάσταση στην άλλη. Για την QAM τα bits που αποστέλλονται είναι 1 για το κανάλι I και 1 για το κανάλι Q, ώστε να δημιουργηθούν οι 4 καταστάσεις ($2^2=4$). Μπορεί να γίνει η αντιστοίχιση της στάθμης 0.1V με '0' και της στάθμης 0.7V με '1' (σχήμα 5.3). Οι τέσσερις καταστάσεις για την QAM αντιστοιχούν σε τιμές τάσης για τα IBBP, IBBN, QBPP και QBNN όπως φαίνονται στον πίνακα 5.3. Επίσης γίνεται η αντιστοίχιση τις κυματομορφής s_i για την κάθε κατάσταση.

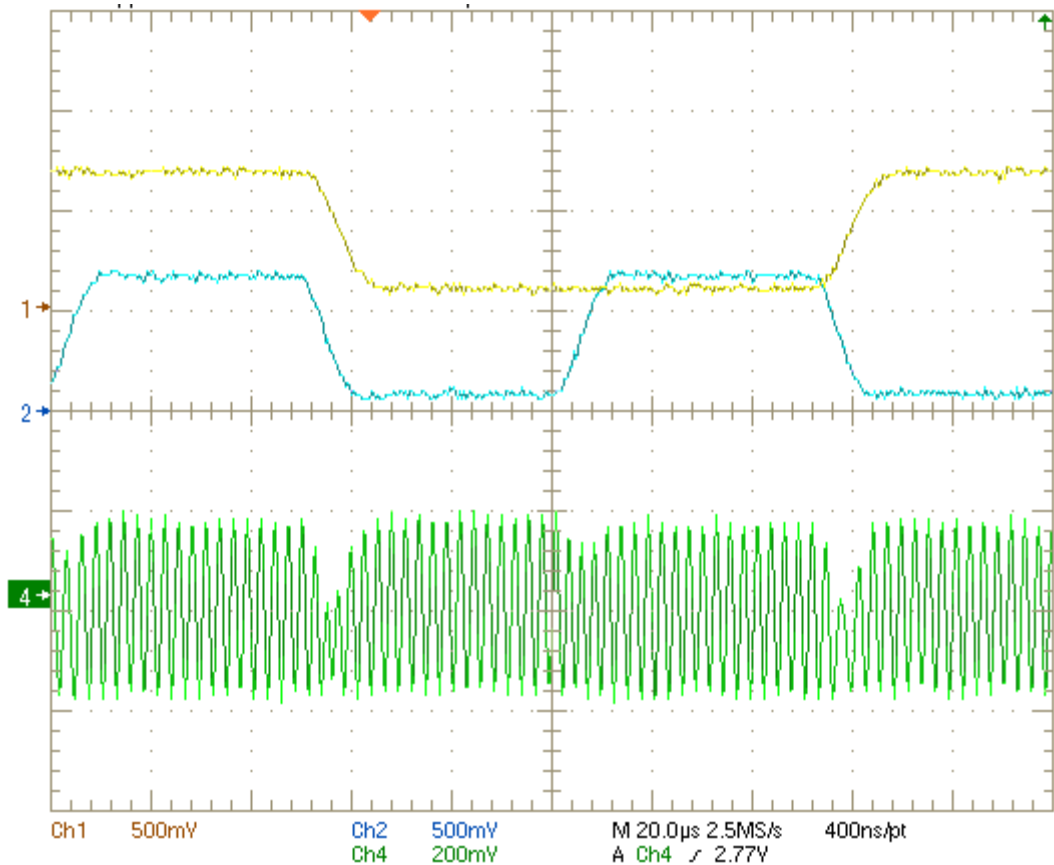
QAM	IBBP	QBPP	IBBN	QBNN	s_i
00	0.1	0.1	0.7	0.7	s_1
01	0.1	0.7	0.7	0.1	s_2
10	0.7	0.1	0.1	0.7	s_3
11	0.7	0.7	0.1	0.1	s_4

Πίνακας 5.3. Αντιστοίχιση καταστάσεων QAM με κανάλια I και Q.



Σχήμα 5.3. Αντιστοίχιση στάθμεων με bits πληροφορίας.

Συνδέοντας το κανάλι 4 του παλμογράφου στην έξοδο του διαμορφωτή και γυρνώντας τον παλμογράφο στην λειτουργία x-t προκύπτουν οι μετρήσεις για την διαμόρφωση QAM, οι οποίες φαίνονται στο σχήμα 5.4.

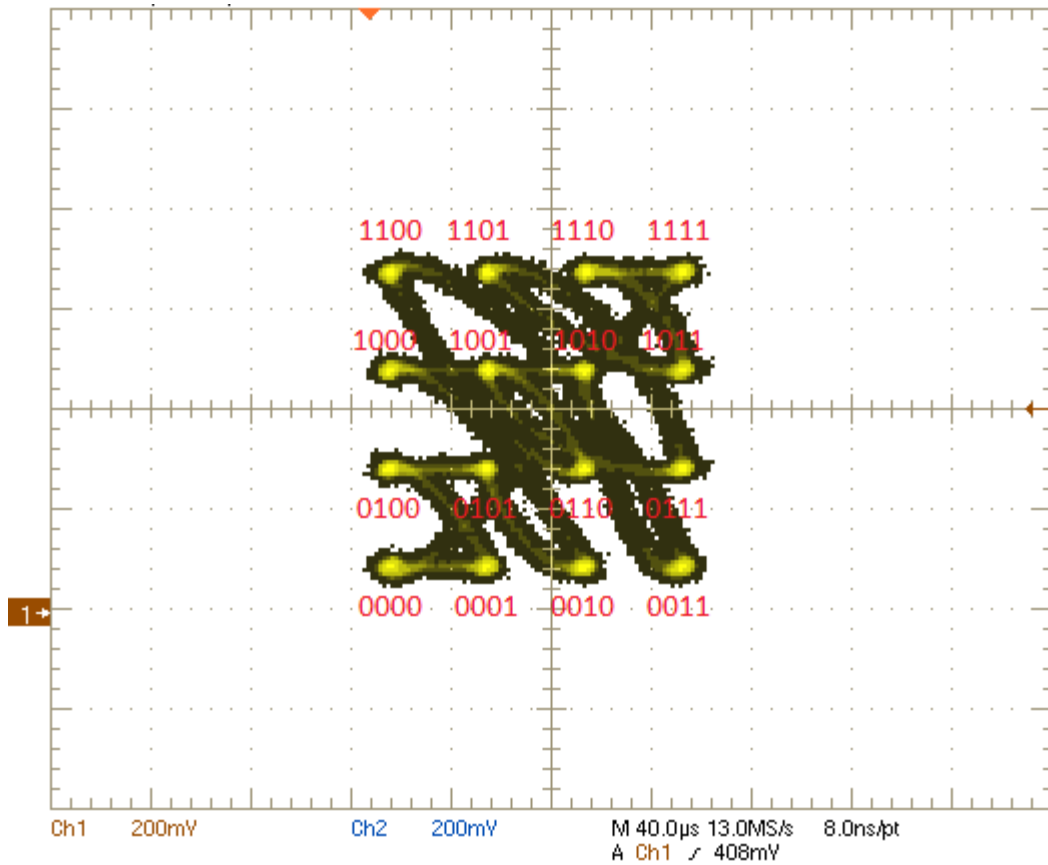


Σχήμα 5.4. Διαμόρφωση QAM.

Εμφανίζονται οι καταστάσεις 11, 00, 01, 10 και αντίστοιχα το διαμορφωμένο σήμα. Παρατηρούμε ότι όταν γίνεται εναλλαγή κατάστασης υπάρχει και αλλαγή στην φάση του διαμορφωμένου σήματος.

5.5. Διαμόρφωση 16-QAM

Πατώντας τον δεύτερο διακόπτη της κάρτας DSK6416 το σήμα διαμορφώνεται με βάση την 16-QAM. Τώρα αντί για 4 καταστάσεις, όπως στην QAM, υπάρχουν 16. Το διάγραμμα αστερισμού για την 16-QAM παρουσιάζεται στο σχήμα 5.5.

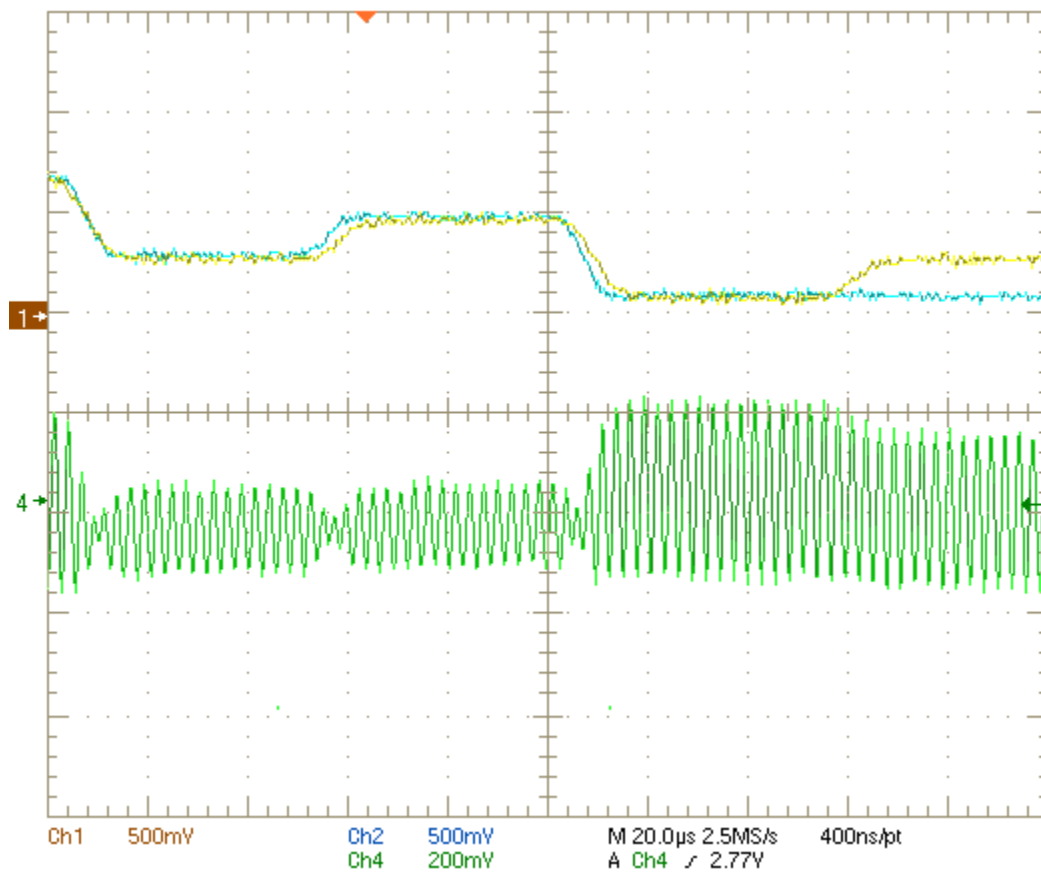


Σχήμα 5.5. Διάγραμμα αστερισμού για διαμόρφωση 16-QAM.

Για την QAM τα bits που αποστέλλονται είναι 2 για το κανάλι I και 2 για το κανάλι Q και έτσι δημιουργούνται οι 16 καταστάσεις ($2^4=16$). Η στάθμη 0.1V αντιστοιχεί στα bits '00', η στάθμη 0.3V στα '01', η στάθμη 0.5V στα '10' και η 0.7V στα '11'. Οι 16 καταστάσεις για την 16-QAM αντιστοιχούν σε τιμές τάσης για τα IBBP, IBBN, QBBP και QBBN όπως φαίνονται στον πίνακα 5.3. Οι μετρήσεις για την διαμόρφωση 16-QAM φαίνονται στο σχήμα 5.6.

QAM	IBBP	QBBP	IBBN	QBBN
0000	0.1	0.1	0.7	0.7
0001	0.1	0.3	0.7	0.5
0010	0.1	0.5	0.7	0.3
0011	0.1	0.7	0.7	0.1
0100	0.3	0.1	0.5	0.7
0101	0.3	0.3	0.5	0.5
0110	0.3	0.5	0.5	0.3
0111	0.3	0.7	0.5	0.1
1000	0.5	0.1	0.3	0.7
1001	0.5	0.3	0.3	0.5
1010	0.5	0.5	0.3	0.3
1011	0.5	0.7	0.3	0.1
1100	0.7	0.1	0.1	0.7
1101	0.7	0.3	0.1	0.5
1110	0.7	0.5	0.1	0.3
1111	0.7	0.7	0.1	0.1

Πίνακας 5.3. Αντιστοίχιση καταστάσεων 16-QAM με κανάλια I και Q.



Σχήμα 5.6. Διαμόρφωση 16-QAM.

Εμφανίζονται οι καταστάσεις 0101, 1010, 0000, 0001 και αντίστοιχα το διαμορφωμένο σήμα. Παρατηρούμε ότι όταν γίνεται εναλλαγή κατάστασης υπάρχει και αλλαγή στην φάση του διαμορφωμένου σήματος.

5.6. Αποτελέσματα μετρήσεων

Σύμφωνα με την σχέση (1.8) προκύπτει η κυματομορφή του κάθε συμβόλου

$$s_i(t) = I_i * A_c \cos(2\pi f_c t) - Q_i * A_c \sin(2\pi f_c t), \quad (5.1)$$

όπου I και Q το διαφορικό πλάτος για το κάθε σύμβολο, όπως προκύπτει από τον πίνακα 5.3, $A_c = 0.15 \text{ mV}$ το πλάτος του σήματος του τοπικού ταλαντωτή και $f_c = 783.3 \text{ MHz}$ η συχνότητα του τοπικού ταλαντωτή.

Για την διαμόρφωση QAM προκύπτει από την (5.1) η κυματομορφή για το κάθε σύμβολο η οποία φαίνεται στο σχήμα 5.4. Η περιβάλλουσα δίνεται από την σχέση

$$V(t) = \sqrt{(I_i * A_c)^2 + (Q_i * A_c)^2}, \quad (5.2)$$

και η φάση από την

$$\varphi = \tan^{-1} \left[\frac{Q_i * A_c}{I_i * A_c} \right] \quad (5.3)$$

Από τις σχέσεις (1.8), (5.1), (5.2) και (5.3) προκύπτουν οι κυματομορφές για το κάθε σύμβολο, οι οποίες φαίνονται στον πίνακα 5.4 και παρουσιάστηκαν στο σχήμα 5.2.

QAM	I(mV)	Q(mV)	V (mV)	φ	s_i
00	-0.6	-0.6	0.127	$7\pi/4$	$s_1 = 0.127 \cos(1566.6\pi t + \frac{7\pi}{4})$
01	0.6	-0.6	0.127	$3\pi/4$	$s_2 = 0.127 \cos(1566.6\pi t + \frac{3\pi}{4})$
10	-0.6	0.6	0.127	$5\pi/4$	$s_3 = 0.127 \cos(1566.6\pi t + \frac{5\pi}{4})$
11	0.6	0.6	0.127	$\pi/4$	$s_4 = 0.127 \cos(1566.6\pi t + \frac{\pi}{4})$

Πίνακας 5.4. Κυματομορφές συμβόλων για QAM.

Αντίστοιχα για την 16-QAM προκύπτουν οι κυματομορφές που φαίνονται στον πίνακα 5.5. Από αυτές, οι καταστάσεις που διακρίνονται στο σχήμα 5.4 είναι οι 0101, 1010, 0000 και 0100.

16-QAM	I(mV)	Q(mV)	V (mV)	φ	s_i
0000	-0.6	-0.6	0.127	$5\pi/4$	$s_1 = 0.127 \cos(1566.6\pi t + \frac{5\pi}{4})$
0001	-0.6	-0.2	0.095	$11\pi/8$	$s_2 = 0.095 \cos(1566.6\pi t + \frac{11\pi}{8})$
0010	-0.6	0.2	0.095	$13\pi/8$	$s_3 = 0.095 \cos(1566.6\pi t + \frac{13\pi}{8})$
0011	-0.6	0.6	0.127	$7\pi/4$	$s_4 = 0.127 \cos(1566.6\pi t + \frac{7\pi}{4})$
0100	-0.2	-0.6	0.095	$9\pi/8$	$s_5 = 0.095 \cos(1566.6\pi t + \frac{9\pi}{8})$
0101	-0.2	-0.2	0.042	$5\pi/4$	$s_6 = 0.042 \cos(1566.6\pi t + \frac{5\pi}{4})$
0110	-0.2	0.2	0.042	$7\pi/4$	$s_7 = 0.042 \cos(1566.6\pi t + \frac{7\pi}{4})$
0111	-0.2	0.6	0.095	$15\pi/8$	$s_8 = 0.095 \cos(1566.6\pi t + \frac{15\pi}{8})$
1000	0.2	-0.6	0.095	$7\pi/8$	$s_9 = 0.095 \cos(1566.6\pi t + \frac{7\pi}{8})$
1001	0.2	-0.2	0.042	$3\pi/4$	$s_{10} = 0.042 \cos(1566.6\pi t + \frac{3\pi}{4})$
1010	0.2	0.2	0.042	$\pi/4$	$s_{11} = 0.042 \cos(1566.6\pi t + \frac{5\pi}{4})$
1011	0.2	0.6	0.095	$\pi/8$	$s_{12} = 0.095 \cos(1566.6\pi t + \frac{\pi}{4})$
1100	0.6	-0.6	0.127	$3\pi/4$	$s_{13} = 0.127 \cos(1566.6\pi t + \frac{3\pi}{4})$
1101	0.6	-0.2	0.095	$5\pi/8$	$s_{14} = 0.095 \cos(1566.6\pi t + \frac{5\pi}{8})$
1110	0.6	0.2	0.095	$3\pi/8$	$s_{15} = 0.095 \cos(1566.6\pi t + \frac{3\pi}{8})$
1111	0.6	0.6	0.127	$\pi/4$	$s_{16} = 0.127 \cos(1566.6\pi t + \frac{\pi}{4})$

Πίνακας 5.4. Κυματομορφές συμβόλων για 16-QAM.

Να σημειωθεί ότι οι μετρήσεις έγιναν μόνο για τον έναν VCO ενώ ο δεύτερος απομονώθηκε καθώς όταν ήταν και οι δύο σε λειτουργία υπήρχαν παρεμβολές από τον έναν στον άλλον. Αυτό μπορεί να οφείλεται στην έλλειψη γειώσεων στην πλακέτα γύρω από τα κανάλια των VCO.

ΚΕΦΑΛΑΙΟ 6

Συμπεράσματα

Αντικείμενο αυτής της μεταπτυχιακής διατριβής είναι η υλοποίηση συστήματος για την διαμόρφωση σημάτων χρησιμοποιώντας έναν ψηφιακό διαμορφωτή σήματος. Το σύστημα που υλοποιήθηκε παρήγαγε διαμορφώσεις QAM και 16-QAM με εκπομπή στα 783.3 MHz, η οποία προήλθε από τοπικό ταλαντωτή. Η διαμόρφωση πραγματοποιήθηκε με την χρήση δύο ημιτονικών σημάτων, ίδιας συχνότητας και διαφοράς φάσης 90° . Τα σήματα βασικής ζώνης δημιουργήθηκαν μέσω του ψηφιακού επεξεργαστή σήματος και έγινε η μετατροπή τους σε αναλογικά σήματα με την βοήθεια μετατροπέα ψηφιακού σήματος σε αναλογικό. Χρησιμοποιήθηκε ένα ενεργό χαμηλοπερατό φίλτρο για να κόψει τις ανεπιθύμητες συχνότητες από τον μετατροπέα ψηφιακού σήματος σε αναλογικό και έγινε ο διαχωρισμός σε διαφορεικό σήμα με σκοπό την είσοδο σε διαμορφωτή. Στον διαμορφωτή έγινε η διαδικασία της διαμόρφωσης με την μίξη των σημάτων βασικής ζώνης με τα σήματα του τοπικού ταλαντωτή μεταφέροντας τα στην ζώνη διέλευσης. Τα σήματα αυτά I και Q προστίθενται και γίνεται η εκπομπή τους.

Σαν μελλοντική εργασία τα σήματα που δημιουργούνται μέσω προγράμματος θα μπορούσε να αντικατασταθούν από σήματα ήχου τα οποία να αποθηκεύονται στον ψηφιακό επεξεργαστή σήματος και στην συνέχεια να διαμορφώνονται. Επίσης θα μπορούσε να γίνει η υλοποίηση μιας κεραίας για την εκπομπή του σήματος καθώς και ενός αποδιαμορφωτή που θα λαμβάνει και θα αποδιαμορφώνει το σήμα. Για τον δεύτερο VCO θα μπορούσε να γίνει τοποθέτηση γειώσεων κατά μήκος των γραμμών και μετρήσεις για να διαπιστωθεί αν θα υπάρξει απομόνωση.

Βιβλιογραφία

1. Shannon, C.E., *A Mathematical Theory of Communication*. Bell System Technical Journal, 1948. **Vol.27** (Issue 3): p. 379-423.
2. Καραγιαννίδης Γεώργιος and Π. Κοραλία, *ΤΗΛΕΠΙΚΟΙΝΩΝΙΑΚΑ ΣΥΣΤΗΜΑΤΑ*. 4η έκδ. ed. 2017: Εκδόσεις ΤΖΙΟΛΑ.
3. Ambardar, A., *Analog and Digital Signal Processing*. 1999: Brooks/Cole Publishing Company. p.807.
4. Sedra, A.S. and K.C. Smith, *Microelectronic Circuits 7th Edition, International Edition*. 2015: Oxford University Press. p.1824.
5. Κωνσταντίνου, Φ., Χ. Καυάλης, and Π. Κώττης, *Εισαγωγή στις Τηλεπικοινωνίες*. 1st ed. 1995: Εκδόσεις Παπασωτηρίου. p.200.
6. Παρασκευάς, Μ., *ΣΗΜΑΤΑ ΚΑΙ ΣΥΣΤΗΜΑΤΑ ΜΕ MATLAB – Συνεχούς και Διακριτού Χρόνου*. 2nd ed. 2018: Εκδόσεις Τζιόλα. p.728.
7. *Precision labs series: Digital-to-analog converters (DACs)*. 11 February 2020 [Access Date: 20 October 2023]; Available from: <https://www.ti.com/video/series/precision-labs/ti-precision-labs-digital-to-analog-converters--dacs-.html#tab-1>.
8. Ifeachor, E.C. and B.W. Jervis, *Digital Signal Processing: A Practical Approach*. 2002: Prentice Hall.
9. Βουγιούκας, Δ., *Δορυφορικές επικοινωνίες*. 2015: Ανοικτές Ακαδημαϊκές Εκδόσεις Κάλλιπος. p.400.
10. Bernard, S. and f. harris, *Ψηφιακές Επικοινωνίες: Θεωρία και Εφαρμογές*. 3η έκδ. ed. 2021: Εκδόσεις Παπασωτηρίου. p.1152.
11. Barnela, M., *Digital Modulation Schemes Employed in Wireless Communication: A Literature review*. International Journal of Wired and Wireless Communications 2014. **Vol.2** (Issue 2): p. 15-21.
12. Enam, F., et al., *Performance Evaluation of an Orthogonal Frequency Division Multiplexing based Wireless Communication System with implementation of Least Mean Square Equalization technique*. International Journal of Computer Science and Information Security, 2012. **Vol.10** (Issue 11): p. 28-32.
13. Ravindra, S. and B.K. Ramanbhai, *A Review on Implementation of QAM on FPGA*. International Journal of Innovative Research in Computer and Communication Engineering, 2015. **Vol.3** (Issue 3): p. 1684-1688.
14. *TMS320C6416T DSK Technical Reference*. Spectrum Digital, April 2003
15. *TMS320C6414T, TMS320C6415T, TMS320C6416T Fixed-Point Digital Signal Processors, SPRS226M*. Texas Instruments, November 2003 (Revised April 2009).
16. *Code Composer Studio*. [Access Date: 10 November 2023]; Available from: <https://www.ti.com/tool/CCSTUDIO>.
17. *16-BIT, QUAD-CHANNEL, ULTRA-LOW GLITCH, VOLTAGE OUTPUT DIGITAL-TO-ANALOG CONVERTER, SLAS431B*. Texas Instruments, June 2005 (Revised October 2006).

18. *OPAx172 36-V, Single-Supply, 10-MHz, Rail-to-Rail Output Operational Amplifiers, SBOS618I.* Texas Instruments, December 2013 (Revised May 2018).
19. *AD8349, 700 MHz to 2700 MHz Quadrature Modulator.* Analog Devices, September 2008 (Revised February 2012).
20. *μ A78Mxx Positive-Voltage Regulators, SLVS059T.* Texas Instruments, June 1976 (Revised January 2015).
21. *μ A79M00 SERIES NEGATIVE-VOLTAGE REGULATORS, SLVS060K.* Texas Instruments, June 1976 (Revised April 2005).
22. *Coaxial Resonator Oscillator-CRO, CVCO55CC-0787-0805.* Crystek Corporation August 2013
23. *Coaxial Resonator Oscillator-CRO, CVCO55CC-1912-2114.* Crystek Corporation December 2019.
24. *GaAs SPDT Switch 0.05 - 3 GHz, MASWSS0176.* MACOM.
25. *E-Series Transformer, RF 1:1 Transmission Line 4.5 - 3000 MHz Rev. V12, ETC1-1-13.* MACOM.

Παράρτημα

Κώδικας διαμόρφωσης σήματος

```
#define CHIP_6416
#include "dsk6416.h"
#include "dsk6416_dip.h"
#include <csl_mcbasp.h>
int dac_a=0x000000;
int dac_b=0x220000;
int I2[]={0x0000,0xFFFF};
int Q2[]={0x0000,0xFFFF};
int I4[]={0x0000,0x5555,0xAAAA,0xFFFF};
int Q4[]={0x0000,0x5555,0xAAAA,0xFFFF};
int QAM4[8];
int QAM16[32];
int i=0, j=0, k=0, l=1;
int SUM_I,SUM_Q;
MCBSP_Handle hMcbasp;
Uint32 XmtEventId;
extern far void vectors();
MCBSP_Config mcbaspCfg = {
    0x00200000,           // Serial Port
    Control Reg. (SPCR)
    0x00000000,           // Receiver
    Control Reg. (RCR)
    0x00000080,           // Transmitter
    Control Reg. (XCR)
    0x301800FF,           // Sample-Rate
    Generator Reg. (SRGR)
    0x00000000,           // Multichannel
    Control Reg. (MCR)
    0x00000000,           // Enhanced
    Receiver Channel Enable(RCERE0)
    0x00000000,           // Enhanced
    Receiver Channel Enable(RCERE1)
    0x00000000,           // Enhanced
    Receiver Channel Enable(RCERE2)
    0x00000000,           // Enhanced
    Receiver Channel Enable(RCERE3)
    0x00000000,           // Enhanced
    Transmitter Channel Enable(XCERE0)
    0x00000000,           // Enhanced
    Transmitter Channel Enable(XCERE1)
    0x00000000,           // Enhanced
    Transmitter Channel Enable(XCERE2)
    0x00000000,           // Enhanced
    Transmitter Channel Enable(XCERE3)
```

```

                                0x00000A00          // Pin Control
Reg. (PCR)
                                };

void main() {
/* Αρχικοποίηση Chip Support Library και καταχωρητών DSK6416
*/
CSL_init();
DSK6416_init();
/* Αρχικοποίηση καταχωρητή CPLD για επικοινωνία μέσω Mcbsp2 */
DSK6416_rset(DSK6416_MISC, 0x03);
/* Αρχικοποίηση διακοπών στην κάρτα DSK6416 */
DSK6416_DIP_init();
/* Αρχικοποίηση θύρας 2 του Mcbsp */
hMcbsp = MCBSP_open(MCBSP_DEV2, MCBSP_OPEN_RESET);
/* Ορισμός δομής Mcbsp2 θύρας και καταχωρητών */
MCBSP_config(hMcbsp, &mcbspCfg);
/* Ενεργοποίηση Mcbsp2 */
MCBSP_start(hMcbsp, MCBSP_RCV_START | MCBSP_XMIT_START |
MCBSP_SRGR_START | MCBSP_SRGR_FRAMESYNC, 0);
/* Δημιουργία πινάκων για διαμόρφωση 4-QAM και 16-QAM*/
for(i=0; i<=sizeof(I2); i++){
    for(j=0; j<=sizeof(Q2); j++){
        QAM4[k]=dac_a+I2[i];
        k++;
        k++;
        QAM4[l]=dac_b+Q2[j];
        l++;
        l++;
    }
}
k=0;
l=1;
for(i=0; i<=sizeof(I4); i++){
    QAM16[k]=dac_a+I4[i];
    k++;
    k++;
    for(j=0; j<=sizeof(Q4); j++){
        l++;
        l++;
        QAM16[l]=dac_b+Q4[j];
    }
}
IRQ_globalDisable(); // Απενεργοποίηση interrupts
/* Απόδοση κατάστασης καναλιού μετάδοσης */
XmtEventId = MCBSP_getXmtEventId(hMcbsp);
IRQ_setVecs(vectors); // Χρησιμοποίηση πίνακα interrupt
/* Απόδοση διεύθυνσης στον πίνακα interrupt της κατάστασης
καναλιού μετάδοσης*/
IRQ_map(XmtEventId, 14);

```

```

IRQ_reset(XmtEventId); // Επαναφορά κατάστασης
IRQ_globalEnable(); //Ενεργοποίηση των interrupts
IRQ_nmiEnable(); //Ενεργοποίηση των NMI interrupts
IRQ_enable(XmtEventId); // Ενεργοποίηση γεγονότος
while(1){
}
}
interrupt void c_int14()
{
    i=0;
    if (DSK6416_DIP_get(0) == 0)
    {
        MCBSP_write(hMcbbsp,QAM4[i]);
        i++;
        if (i==sizeof(QAM4)) i=0;
    }
    else if (DSK6416_DIP_get(1) == 0)
    {
        MCBSP_write(hMcbbsp,QAM16[i]);
        i++;
        if (i==sizeof(QAM16)) i=0;
    }
}

```