

ΤΙΤΛΟΣ ΔΙΑΤΡΙΒΗΣ
ΔΙΑΓΝΩΣΗ ΣΦΑΛΜΑΤΩΝ ΣΕ ΑΛΥΣΙΔΕΣ ΣΑΡΩΣΗΣ

Η
ΜΕΤΑΠΤΥΧΙΑΚΗ ΕΡΓΑΣΙΑ ΕΞΕΙΔΙΚΕΥΣΗΣ

Υποβάλλεται στην

ορισθείσα από την Γενική Συνέλευση Ειδικής Σύθεσης
του Τμήματος Μηχανικών Η/Υ και Πληροφορικής
Εξεταστική Επιτροπή

από την

Δούναβη Ελένη-Μαρία

ως μέρος των Υποχρεώσεων

για τη λήψη

του

ΜΕΤΑΠΤΥΧΙΑΚΟΥ ΔΙΠΛΩΜΑΤΟΣ ΣΤΗΝ ΠΛΗΡΟΦΟΡΙΚΗ
ΜΕ ΕΞΕΙΔΙΚΕΥΣΗ ΣΤΙΣ ΤΕΧΝΟΛΟΓΙΕΣ-ΕΦΑΡΜΟΓΕΣ

Νοέμβριος 2013

ΕΥΧΑΡΙΣΤΙΕΣ

Θα ήθελα να ευχαριστήσω τον καθηγητή μου κ. Τσιατούχα Γεώργιο, Αναπληρωτή Καθηγητή του Τμήματος Μηχανικών Η/Υ και Πληροφορικής, για την πολύτιμη βοήθειά του στην προσπάθεια εκπόνησης της εργασίας αυτής. Τον ευχαριστώ για την υπομονή και την συνεχή καθοδήγησή του, καθώς και για την άψογη συνεργασία που είχαμε καθ' όλη τη διάρκεια των σπουδών μου.

Ένα μεγάλο ευχαριστώ όμως, οφείλω και στους γονείς μου Κωνσταντίνα και Νικόλαο που με στήριξαν και με στηρίζουν σε κάθε μου δυσκολία, αλλά και μου δίνουν ώθηση να πραγματοποιήσω κάθε μου όνειρο και στόχο.

Τέλος, θα ήθελα να ευχαριστήσω όλους του καθηγητές του Τμήματος που μου έδωσαν την ευκαιρία να διευρύνω τους ορίζοντές μου μέσα από το μεταπτυχιακό πρόγραμμα σπουδών, αλλά και τους δασκάλους εκείνους που καθημερινά πιστεύουν σε μένα και ξερίζουν την ψυχή μου με δύναμη για να προχωράω.

ΠΡΟΛΟΓΟΣ

«Ο καθένας έχει το ύψος των ονείρων και των κατορθωμάτων που τολμάει να κάνει.»

J.A.L.R.

ΠΕΡΙΕΧΟΜΕΝΑ

	Σελ
ΕΥΧΑΡΙΣΤΙΕΣ	iii
ΠΡΟΛΟΓΟΣ	iv
ΠΕΡΙΕΧΟΜΕΝΑ	v
ΕΥΡΕΤΗΡΙΟ ΠΙΝΑΚΩΝ	vii
ΕΥΡΕΤΗΡΙΟ ΣΧΗΜΑΤΩΝ	viii
ΠΕΡΙΛΗΨΗ	1
EXTENDED ABSTRACT IN ENGLISH	4
ΚΕΦΑΛΑΙΟ 1. ΕΙΣΑΓΩΓΗ	5
1.1. Περιγραφή του προβλήματος	5
1.2. Αντικείμενο της Διατριβής	7
1.3. Δομή της Διατριβής	8
ΚΕΦΑΛΑΙΟ 2. ΕΛΕΓΧΟΣ ΟΡΘΗΣ ΛΕΙΤΟΥΡΓΙΑΣ ΟΛΟΚΛΗΡΩΜΕΝΩΝ ΚΥΚΛΩΜΑΤΩΝ	9
2.1. Η σημασία του ελέγχου ορθής λειτουργίας ολοκληρωμένων κυκλωμάτων	9
2.2. Ελαττώματα – σφάλματα – λάθη	11
2.3. Μόνιμα και παροδικά σφάλματα	15
2.4. Σχεδιασμός κατάλληλος για έλεγχο	16
2.5. Σχεδιασμός με σάρωση	17
2.6. Υλοποίηση σειριακής σάρωσης	19
2.7. Έλεγχος της συνδυαστικής λογικής του κυκλώματος	22
2.8. Έλεγχος στην ταχύτητα λειτουργίας (At-speed Testing)	23
ΚΕΦΑΛΑΙΟ 3. ΕΙΔΗ ΣΦΑΛΜΑΤΩΝ ΣΕ ΑΛΥΣΙΔΕΣ ΣΑΡΩΣΗΣ	27
3.1. Σφάλματα μόνιμης τιμής σε αλυσίδες σάρωσης	27
3.2. Σφάλματα χρονισμού σε αλυσίδες σάρωσης	28
3.2.1. Είδη σφαλμάτων χρονισμού σε αλυσίδες σάρωσης	29
3.3. Συγκεντρωτικός πίνακας σφαλμάτων	31
ΚΕΦΑΛΑΙΟ 4. ΔΙΑΓΝΩΣΗ ΣΦΑΛΜΑΤΩΝ	32
4.1. Εισαγωγή	32
4.2. Διάγνωση σε αλυσίδες σάρωσης	37
4.2.1. Υποβοηθούμενες από το υλικό μέθοδοι	37
4.2.2. Αλγοριθμικές μέθοδοι	40
4.2.3. Μέθοδοι βασισμένες στο προφίλ σήματος	43
4.3. Τεχνικές διάγνωσης σφαλμάτων μόνιμης τιμής σε αλυσίδες σάρωσης	48
ΚΕΦΑΛΑΙΟ 5. ΠΡΟΤΕΙΝΟΜΕΝΕΣ ΤΕΧΝΙΚΕΣ ΓΙΑ ΤΗ ΔΙΑΓΝΩΣΗ ΣΦΑΛΜΑΤΩΝ ΣΕ ΑΛΥΣΙΔΕΣ ΣΑΡΩΣΗΣ	54
5.1. Προτεινόμενη τοπολογία	54
5.1.1. Κανονική λειτουργία κυκλώματος	56
5.1.2. Διάγνωση σφαλμάτων μόνιμης τιμής	56

5.1.3. Διάγνωση σφαλμάτων χρονισμού	58
5.2. Υλοποίηση της προτεινόμενης τεχνικής	62
5.3. Πειραματικά αποτελέσματα	63
5.4. Υποστηρικτικό σχήμα διάγνωσης	70
5.4.1. Παρουσίαση του προβλήματος	70
5.4.2. Τεχνικές που έχουν προταθεί στη βιβλιογραφία	71
5.4.3. Προτεινόμενο σχήμα διάγνωσης	74
5.4.4. Συμπεράσματα για το υποστηρικτικό σχήμα διάγνωσης	80
ΚΕΦΑΛΑΙΟ 6. ΣΥΜΠΕΡΑΣΜΑΤΑ	83
ΑΝΑΦΟΡΕΣ	86
ΣΥΝΤΟΜΟ ΒΙΟΓΡΑΦΙΚΟ	89

ΕΥΡΕΤΗΡΙΟ ΠΙΝΑΚΩΝ

Πίνακας	Σελ
Πίνακας 1 Συγκρίσεις	81
Πίνακας 2 Παρουσίαση αποτελεσμάτων	82

ΕΥΡΕΤΗΡΙΟ ΣΧΗΜΑΤΩΝ

Σχήμα	Σελ
Σχήμα 2.1 Παράδειγμα ελαττώματος	12
Σχήμα 2.2 Η ιδέα της σειριακής σάρωσης	18
Σχήμα 2.3 Αρχιτεκτονικές σειριακής σάρωσης	19
Σχήμα 2.4 Μορφοποίηση αλυσίδας σειριακής σάρωσης	20
Σχήμα 2.5 Κανονική λειτουργία	21
Σχήμα 2.6 Ακολουθίες ενεργειών ελέγχου κατά τη σάρωση	22
Σχήμα 2.7 Οργάνωση διανυσμάτων για τον έλεγχο της συνδυαστικής λογικής	23
Σχήμα 2.8 Βασικά σχήματα ελέγχου στην ταχύτητα λειτουργίας	26
Σχήμα 3.1 Συγκεντρωτικός πίνακας επίδρασης των διαφόρων τύπων σφαλμάτων σε μια αλυσίδα σάρωσης	31
Σχήμα 4.1 Προσαύξηση του Flip Flop για διάγνωση	39
Σχήμα 4.2 Η διαδικασία ελέγχου σάρωση-σύλληψη-σάρωση	41
Σχήμα 4.3 Εικόνα των συχνοτήτων σήματος στα Flip-Flop	43
Σχήμα 4.4 Παράδειγμα επιλογής ακολουθίας ελέγχου	45
Σχήμα 4.5 Εσφαλμένο προφίλ υπό την παρουσία σφάλματος μόνιμης τιμής	47
Σχήμα 4.6 Τεχνική με 2 αλυσίδες σάρωσης	48
Σχήμα 4.7 Τεχνική με παρεμβολή XOR πυλών	49
Σχήμα 4.8 Τεχνική με προσθήκη κυκλωμάτωσης set-reset	50
Σχήμα 4.9 Τεχνική με προσθήκη δυνατότητας flip-set-reset στα Flip-Flop	50
Σχήμα 5.1 Προτεινόμενη τοπολογία για διάγνωση σφαλμάτων σε αλυσίδες σάρωσης	55
Σχήμα 5.2 Μοντελοποίηση της Diagnosis_Line με RC δικτύωμα	63
Σχήμα 5.3 Κυματομορφές σημάτων από την προσομοίωση της τεχνικής στην απαλλαγμένη από σφάλματα περίπτωση με ολίσθηση 2 άσπων	64
Σχήμα 5.4 Κυματομορφές σημάτων από την προσομοίωση της τεχνικής στην περίπτωση stuck-at-0 σφάλματος στο 12 ^ο Flip Flop της αλυσίδας	65
Σχήμα 5.5 Κυματομορφές σημάτων από την προσομοίωση στην απαλλαγμένη από σφάλματα περίπτωση με την ολίσθηση 1 άσπου	67
Σχήμα 5.6 Κυματομορφές σημάτων από την προσομοίωση στην περίπτωση fast-to-rise σφάλματος στο 2 ^ο Flip Flop	68
Σχήμα 5.7 Κυματομορφές σημάτων από την προσομοίωση στην περίπτωση slow-to-fall σφάλματος στο 2 ^ο Flip Flop	69
Σχήμα 5.8 Διάγνωση σφαλμάτων σε αλυσίδες σάρωσης με συμπιεσμένα διανύσματα	73
Σχήμα 5.9 Πολλαπλές αλυσίδες σάρωσης με μια βοηθητική αλυσίδα σάρωσης	74
Σχήμα 5.10 Σήματα ρολογιού και κυματομορφές ενεργοποίησης σάρωσης	75
Σχήμα 5.11 (α) Παραγωγή ρολογιού (β) κυματομορφές σημάτων σε όλους τους τύπους λειτουργίας	76

Σχήμα 5.12 Διάγραμμα ροής της λειτουργίας των αλυσίδων σάρωσης κατά τη λειτουργία διάγνωσης	77
Σχήμα 5.13 Κυματομορφές σημάτων σε λειτουργίες διάγνωσης στην ταχύτητα λειτουργίας	78

ΠΕΡΙΛΗΨΗ

Δούναβη Ελένη-Μαρία του Νικολάου και της Κωνσταντίνας.
MSc, Τμήμα Μηχανικών Η/Υ και Πληροφορικής, Πανεπιστήμιο Ιωαννίνων,
Οκτώβριος 2013.
Διάγνωση σφαλμάτων σε αλυσίδες σάρωσης.
Επιβλέπωντας: Γεώργιος Τσιατούχας.

Στα σύγχρονα ολοκληρωμένα κυκλώματα των CMOS τεχνολογιών, η σειριακή σάρωση αποτελεί μια καθιερωμένη τεχνική για τον έλεγχο της ορθής τους λειτουργίας. Όμως ένα μεγάλο ποσοστό των ελαττωμάτων που εμφανίζονται σε ένα ολοκληρωμένο κύκλωμα, οδηγεί τις αλυσίδες σάρωσης σε αποτυχία με αποτέλεσμα να αναδύεται ως επιτακτική η ανάγκη ανίχνευσης και εντοπισμού (διάγνωσης) σφαλμάτων σε αυτές. Είναι χαρακτηριστικό ότι σήμερα υπάρχει εκτεταμένη βιβλιογραφία σχετικά με τις τεχνικές διάγνωσης σφαλμάτων σε δομές σειριακής σάρωσης.

Στην παρούσα εργασία προτείνεται αρχικά μια τεχνική διάγνωσης σφαλμάτων σε αλυσίδες σάρωσης, η οποία βασίζεται στην προσθήκη μόνο δύο τρανζίστορ ανά κύτταρο σάρωσης. Ως αποτέλεσμα, η τεχνική χαρακτηρίζεται από πολύ χαμηλό κατασκευαστικό κόστος σε σύγκριση με παλαιότερες τεχνικές στη βιβλιογραφία. Επιπλέον, η διαδικασία της διάγνωσης δεν απαιτεί πολύπλοκους χειρισμούς ή μεγάλες ακολουθίες διανυσμάτων διάγνωσης. Με την προτεινόμενη τεχνική πετυχαίνουμε τόσο τη διάγνωση σφαλμάτων μόνιμης τιμής όσο και σφαλμάτων χρονισμού στις αλυσίδες σάρωσης.

Επιπρόσθετα, στην παρούσα εργασία παρουσιάζεται ένας υποστηρικτικός σχεδιασμός με σκοπό την εύκολη και με υψηλή ανάλυση διάγνωση σφαλμάτων, τόσο στις αλυσίδες σάρωσης όσο και στη συνδυαστική λογική, υπό την παρουσία κυκλωμάτων

συμπίεσης των αποκρίσεων στις εξόδους των αλυσίδων σάρωσης. Πρόκειται για μια τεχνική κατάλληλη για τον εντοπισμό πολλαπλών σφαλμάτων, η οποία υποστηρίζει τη διάγνωση στην ταχύτητα λειτουργίας (at-speed diagnosis). Σύμφωνα με την τεχνική, τα κυκλώματα συμπίεσης παρακάμπτονται με τη χρήση μιας μικρής βοηθητικής αλυσίδας σάρωσης ειδικού σκοπού. Η βοηθητική αλυσίδα συλλέγει τις αποκρίσεις των αλυσίδων σάρωσης καθιστώντας επιτρεπτή την παρατήρησή τους και τη διάγνωση τυχόν σφαλμάτων σε αυτές, χωρίς τα δεδομένα να περάσουν μέσα από τα κυκλώματα συμπίεσης. Η αποτελεσματικότητα της τεχνικής είναι ανεξάρτητη από τον τύπο των σφαλμάτων ή την κυκλωμάτωση συμπίεσης των αποκρίσεων και εγγυάται τη διαγνωστική ανάλυση οποιασδήποτε επιμέρους τεχνικής διάγνωσης με την οποία θα συνδυαστεί. Το πρόσθετο κόστος σε υλικό της βοηθητικής αλυσίδας είναι μικρό και υπολογίζεται ότι με βάση τις τρέχουσες τάσεις στην αρχιτεκτονική των αλυσίδων σάρωσης δεν υπερβαίνει το 1% επί της επιφάνειας πυριτίου που καταλαμβάνουν οι αλυσίδες σάρωσης. Προφανώς, επί του συνολικού κυκλώματος το σχετικό κόστος είναι αμελητέο.

Οι δυο τεχνικές επιτυγχάνουν την αποτελεσματική διάγνωση σφαλμάτων σε αλυσίδες σάρωσης και μπορούν να συνδυαστούν ώστε να εξασφαλίζουν υψηλή διαγνωστική ανάλυση και μικρό χρόνο διάγνωσης. Τέλος, οι τεχνικές που παρουσιάζονται δεν επηρεάζουν την απόδοση του κυκλώματος στο οποίο ενσωματώνονται.

EXTENDED ABSTRACT IN ENGLISH

Dounavi, Eleni-Maria.

MSc, Computer Science & Engineering Department, University of Ioannina, Greece.

Graduation month, October 2013.

Fault Diagnosis in Scan Chains.

Thesis Supervisor: Yiorgos Tsiatouhas.

In modern integrated circuits of CMOS technologies, the scan testing is a well established testing technique. However, a large percentage of defects generated in an integrated circuit lead to scan chain failures, thereby it is imperative to develop techniques for detecting and diagnosing faults in the scan chains. An extensive literature already exists on fault diagnosis techniques in scan testing structures.

In this thesis a scan chain fault diagnosis technique is proposed which is based on the addition of only two transistors per scan cell. As a result, the technique is characterized by very low silicon area cost compared to prior techniques in the literature. Additionally, the diagnostic process does not require complicated operations or large sequences of diagnosis vectors. The proposed technique achieves both stuck-at and timing fault scan chain diagnosis.

Furthermore, this thesis presents a supporting scheme for easy and high resolution fault diagnosis in both the scan chains and the combinational logic in the presence of scan output compaction schemes. This technique is suitable for the detection of multiple faults, which also supports at-speed diagnosis. According to this technique, the compaction schemes are bypassed by using a small auxiliary scan chain. The auxiliary chain collects the scan chains responses making permissible their observation and fault diagnosis, without the need to pass the test data through the compaction circuitry. The effectiveness of the technique is independent of the fault type or the output compaction circuit and ensures the diagnostic resolution of any individual diagnostic technique which it will be combined with. The additional hardware cost of the auxiliary chain is small and it is estimated that it will not exceed 1% of the silicon area occupied by the scan chains. Obviously, considering the total silicon area of the circuit, the cost of the auxiliary chain is negligible.

In conclusion, both techniques achieve effective fault diagnosis in scan chains and can be combined to provide high diagnostic resolution and small diagnosis time. Finally, the techniques presented do not affect the performance of the circuit in which they are embedded.

ΚΕΦΑΛΑΙΟ 1. ΕΙΣΑΓΩΓΗ

1.1 Περιγραφή του προβλήματος

1.2 Αντικείμενο της Διατριβής

1.3 Δομή της Διατριβής

1.1. Περιγραφή του προβλήματος

Πάνω από τέσσερις δεκαετίες, βλέπουμε την τεχνολογία να εξελίσσεται ραγδαία με τις χρηστικές συσκευές να γίνονται όλο μικρότερες στο μέγεθος ικανοποιώντας έτσι την ανάγκη των καταναλωτών για οικονομία χώρου. Στην κατασκευή μάλιστα προηγμένων ηλεκτρονικών συσκευών νέας γενιάς επικρατεί η τάση για ενσωμάτωση περισσότερων επεξεργαστών, μνήμης και άλλων στοιχείων σε ένα μόνο ολοκληρωμένο κύκλωμα (chip) και περιγράφεται χαρακτηριστικά με τον όρο Σύστημα σε Ολοκληρωμένο Κύκλωμα (System on Chip - SoC).

Η τόσο γρήγορη εξέλιξη στην μικροηλεκτρονική τεχνολογία οφείλεται κατά κύριο λόγο στην δυνατότητα ενσωμάτωσης δισεκατομμυρίων τρανζίστορ σε μια μικρή επιφάνεια ημιαγωγίου υλικού. Η χρήση μεγάλων και σύνθετων τσιπ απαιτούν ένα τεράστιο αριθμό από διανύσματα για τον έλεγχο της ορθής τους λειτουργίας, με αναμενόμενη την αύξηση του χρόνου ελέγχου αλλά και της κατανάλωσης ενέργειας κατά την διάρκεια του ελέγχου των ολοκληρωμένων κυκλωμάτων, γεγονός που μπορεί να επιφέρει σημαντική αύξηση στο κόστος. Η μείωση στο μέγεθος των τρανζίστορ έχει ήδη ρίξει την κλίμακα από τα μικρόμετρα στα νανόμετρα και η μείωση φαίνεται ότι μέρα με τη μέρα θα συνεχίζεται όλο και περισσότερο. Αυτό το συμπέρασμα βασίζεται σε μια πρόβλεψη που έκανε ο Gordon Moore τη δεκαετία του '60, βάση της οποίας ο αριθμός των τρανζίστορ που μπορούν να ολοκληρωθούν σε

μια ενιαία ψηφίδα πυριτίου θα διπλασιάζεται κάθε δύο χρόνια. Η πρόβλεψη αυτή, που αργότερα ονομάστηκε νόμος του Moore, έχει επαληθευτεί με εκπληκτική ακρίβεια [1].

Η δραματική αυτή συρρίκνωση έχει δημιουργήσει ένα σημαντικό αντίκτυπο τόσο στον σχεδιασμό κυκλωμάτων όσο και στον έλεγχό τους για τυχόν σφάλματα και κατά συνέπεια και στη διάγνωση αυτών. Πλέον τα σχέδια που βρίσκει κανείς πάνω σε ένα chip αποτελούνται από πολλές εκατοντάδες εκατομμύρια έως δισεκατομμύρια τρανζίστορ, τα οποία λειτουργούν με συχνότητες της τάξης των gigahertz. Αυτά τα σχέδια μπορεί να περιέχουν από ψηφιακά, αναλογικά, οπτικά κυκλώματα, μικροηλεκτρονικά συστήματα (MEMS), ως και κυκλώματα που λειτουργούν σε ραδιοσυχνότητες. Η διάγνωση σφαλμάτων τέτοιας πολυπλοκότητας είναι μια σημαντική πρόκληση αν όχι ένα σοβαρό ζήτημα που απαιτεί έρευνα.

Όσο περισσότερο αυξάνουν σε αριθμό τα τρανζίστορ, τόσο μικρότερες γίνονται οι αποστάσεις μεταξύ τους και κατά συνέπεια και αυτές των γραμμών διασύνδεσης. Όμως το ποσοστό της καθυστέρησης που οφείλεται στις γραμμές διασύνδεσης καθίσταται σημαντικά μεγαλύτερο από εκείνο των λογικών πυλών λόγω της αύξησης της επίδρασης των παρασιτικών φαινομένων (αντιστάσεις χωρητικότητας) [2]. Μια μερική λύση στο πρόβλημα αυτό είναι η αύξηση του πλάτους των γραμμών μετάλλου διασύνδεσης με στόχο τη μείωση της αντίστασης. Η λύση αυτή όμως αυξάνει το θόρυβο ανάμεσα στις γειτονικές διασυνδέσεις λόγω χωρητικών και επαγωγικών συζεύξεων (capacitive and inductive coupling). Δημιουργείται δηλαδή πρόβλημα στην ακεραιότητα σήματος (signal integrity) που είναι εξαιρετικά δύσκολο να ανιχνευθεί [3]. Καθώς η συχνότητα λειτουργίας των τρανζίστορ ανέβηκε στο φάσμα των GHz και η τάση τροφοδοσίας κλιμακώθηκε προς τα κάτω, η πτώση της τάσης τροφοδοσίας, που προκαλείται από επαγωγικά φαινόμενα $L(di/dt)$ στις γραμμές τροφοδοσίας, δε μπορεί να αγνοηθεί.

Οι σχεδιαστές κυκλωμάτων τείνουν να δαπανούν πολλές ώρες για την ανάλυση, τη βελτιστοποίηση και το φυσικό σχεδιασμό των κυκλωμάτων τους. Όπως είναι όμως προφανές, είναι πολύ σημαντικό το ζήτημα του ελέγχου της ορθής λειτουργίας του κυκλώματος και η έγκαιρη διάγνωση τυχόν σφαλμάτων που αυτό παρουσιάζει. Το ερώτημα που τίθεται έχει ως ακολούθως: “ικανοποιεί το κύκλωμα τις προδιαγραφές

όσον αφορά την απόδοση και τη λειτουργικότητα”; Ο πελάτης προσδοκά να παραλάβει ένα κύκλωμα που να λειτουργεί όπως περιγράφεται στο εγχειρίδιο προδιαγραφών. Όταν ένα κύκλωμα παραδοθεί ή ενσωματωθεί σε ένα σύστημα, είναι δαπανηρό να ανακαλύψουμε ότι δεν λειτουργεί ή ότι παρουσιάζει σφάλματα κάτω από ορισμένες συνθήκες. Η παρουσία σφαλμάτων σε ένα κύκλωμα που έχει ήδη παραδοθεί οδηγεί σε μεγάλη δαπάνη για την αποκατάσταση του συστήματος στο οποίο αυτό ενσωματώνεται. Για παράδειγμα, η αντικατάσταση ενός κυκλώματος σε ένα σύστημα τηλεόρασης που έχει ήδη πουληθεί, σημαίνει την αντικατάσταση μιας πλήρους κάρτας, καθώς επίσης και την επιβάρυνση με το κόστος εργασίας. Η παράδοση μιας συσκευής που δεν λειτουργεί ή μιας συσκευής που λειτουργεί μερικώς, θα πρέπει να αποφεύγεται όσο αυτό είναι δυνατόν.

1.2. Αντικείμενο της Διατριβής

Σε αυτή την διατριβή, περιγράφουμε αρχικά τη σημασία της διαδικασίας διάγνωσης σφαλμάτων και επικεντρωνόμαστε στη διάγνωση σφαλμάτων σε αλυσίδες σάρωσης. Προκειμένου να μπορέσουμε να ελέγξουμε και στη συνέχεια να διαγνώσουμε την παρουσία σφαλμάτων σε μια αλυσίδα σάρωσης, θα πρέπει πρώτα να μελετήσουμε τα είδη των σφαλμάτων που παρουσιάζονται συχνότερα σε ένα ολοκληρωμένο κύκλωμα, καθώς και τη συμπεριφορά τους.

Στόχος αυτής της διατριβής είναι η διάγνωση σφαλμάτων σε αλυσίδες σάρωσης στο μικρότερο δυνατό χρόνο και με το μικρότερο δυνατό κόστος κατασκευής σε σχέση με ότι έχει προταθεί μέχρι σήμερα. Για να επιτευχθεί αυτό, προτείνεται μια νέα απλή τοπολογία που μας επιτρέπει τη διάγνωση ρεαλιστικών και συστηματικών σφαλμάτων στα Flip Flop μιας αλυσίδας σάρωσης, αποφεύγοντας έτσι τη χρήση πολυάριθμων ακολουθιών εισόδου ή πολύπλοκες δομές που επιβαρύνουν σημαντικά το κόστος κατασκευής και το χρόνο διάγνωσης. Επιπρόσθετα, προτείνεται μια νέα, απλή, δομή παράκαμψης των μηχανισμών συμπίεσης των αποκρίσεων του ελέγχου στις εξόδους των αλυσίδων σάρωσης ώστε να διευκολυνθεί η διάγνωση σφαλμάτων ανεξάρτητα της τεχνικής διάγνωσης, του μοντέλου σφαλμάτων και του μηχανισμού συμπίεσης. Κατά αυτόν τον τρόπο μειώνεται σημαντικά το κόστος και ο φόρτος των διεργασιών της διάγνωσης στα σύγχρονα νανομετρικά κυκλώματα.

1.3. Δομή της Διατριβής

Αρχικά, το 2^ο κεφάλαιο της διατριβής αυτής διαπραγματεύεται τις τεχνικές ελέγχου ορθής λειτουργίας των ολοκληρωμένων κυκλωμάτων. Γίνεται μια περιγραφή και ανάλυση των διαφόρων σφαλμάτων που συχνά παρουσιάζουν τα ολοκληρωμένα κυκλώματα και επεξηγείται στη συνέχεια η σημασία του σχεδιασμού ολοκληρωμένων κυκλωμάτων λαμβάνοντας υπόψη τον έλεγχο στα πρώτα κιόλας στάδιά του. Τέλος, παρουσιάζεται η τεχνική του σχεδιασμού με αλυσίδες σάρωσης, καθώς και του τρόπου με τον οποίο μπορούμε να ελέγξουμε τη συνδυαστική λογική ενός κυκλώματος.

Στο 3^ο κεφάλαιο γίνεται μια λεπτομερής ανάλυση εκείνων των ειδών σφαλμάτων που παρουσιάζονται συχνότερα σε αλυσίδες σάρωσης (stack-at faults και timing faults) προκειμένου να μπορέσουμε εν συνεχεία στο 4^ο κεφάλαιο να παρουσιάσουμε διάφορες λύσεις που έχουν προταθεί από ερευνητές του κλάδου, με σκοπό τον εντοπισμό τέτοιων σφαλμάτων και έπειτα τη διάγνωση αυτών.

Στο 5^ο κεφάλαιο παρουσιάζουμε τις προτεινόμενες τεχνικές αυτής της διατριβής, που έχουν ως στόχο τη γρηγορότερη διάγνωση τόσο σφαλμάτων μόνιμης τιμής, όσο και σφαλμάτων χρονισμού, καθώς και την ελαχιστοποίηση του κατασκευαστικού και διαγνωστικού κόστους, αποφεύγοντας επιπρόσθετα τους περιορισμούς που εισάγουν στη διάγνωση τα κυκλώματα συμπίεσης των αποκρίσεων του κυκλώματος στα διανύσματα ελέγχου.

ΚΕΦΑΛΑΙΟ 2. ΕΛΕΓΧΟΣ ΟΡΘΗΣ ΛΕΙΤΟΥΡΓΙΑΣ ΟΛΟΚΛΗΡΩΜΕΝΩΝ ΚΥΚΛΩΜΑΤΩΝ

- 2.1 Η σημασία του ελέγχου ορθής λειτουργίας ολοκληρωμένων κυκλωμάτων
 - 2.2 Ελαττώματα – σφάλματα – λάθη
 - 2.3 Μόνιμα και παροδικά σφάλματα
 - 2.4 Σχεδιασμός κατάλληλος για έλεγχο
 - 2.5 Σχεδιασμός με σάρωση
 - 2.6 Υλοποίηση σειριακής σάρωσης
 - 2.7 Έλεγχος της συνδυαστικής λογικής του κυκλώματος
 - 2.8 Έλεγχος στην ταχύτητα λειτουργίας (At-speed Testing)
-

Στο κεφάλαιο αυτό αναφέρονται κάποια σημαντικά στοιχεία που αφορούν την ορθή λειτουργία των ολοκληρωμένων κυκλωμάτων και εστιάζουμε στην ανίχνευση σφαλμάτων με την τεχνική των αλυσίδων σάρωσης. Αρχικά, κρίνεται απαραίτητο να αναφέρουμε τη σημασία που έχει ο έλεγχος της ορθής λειτουργίας των ολοκληρωμένων κυκλωμάτων από τα σφάλματα που αυτά τείνουν να παρουσιάζουν. Έπειτα, γίνεται μια ανάλυση των διαφόρων ειδών σφαλμάτων που παρουσιάζονται στα ολοκληρωμένα κυκλώματα και στη συνέχεια παρουσιάζεται η μέθοδος σχεδιασμού ενός κυκλώματος που επιτρέπει τη χρήση αλυσίδων σάρωσης.

2.1. Η σημασία του ελέγχου ορθής λειτουργίας ολοκληρωμένων κυκλωμάτων

Ο έλεγχος της ορθής λειτουργίας ενός κυκλώματος είναι εκείνες οι ενέργειες που επιτελούνται σε αυτό ώστε να εξασφαλιστεί ότι το κύκλωμα που παραδίδεται στην αγορά λειτουργεί σωστά κάτω από όλες τις συνθήκες. Πρόκειται για μια διαδικασία

που δεν είναι τόσο εύκολη όσο φαίνεται με μια πρώτη ματιά. Στο στάδιο του σχεδιασμού ενός κυκλώματος ο εκάστοτε σχεδιαστής έχει απεριόριστη πρόσβαση σε όλους τους κόμβους του δικτύματος και έχει τη δυνατότητα να αναλύσει πλήρως τη λειτουργία του. Του παρέχεται ακόμα η ελευθερία να εφαρμόσει ποικίλους συνδυασμούς εισόδου και να παρατηρήσει την απόκριση που προκύπτει σε όποιον κόμβο επιθυμεί. Ένας τέτοιος έλεγχος για τη σωστή λειτουργία του ολοκληρωμένου κυκλώματος δεν μπορεί να πραγματοποιηθεί μετά την κατασκευή του κυκλώματος. Σε αυτή την περίπτωση, η μόνη πρόσβαση που έχει κανείς στο κύκλωμα είναι μέσω της επιβολής τιμών στους ακροδέκτες εισόδου και της παρατήρησης των αποκρίσεων τους στους ακροδέκτες εξόδου. Το συνολικό πλήθος μάλιστα των ακροδεκτών αυτών είναι σημαντικά περιορισμένο ειδικά σε σχέση με τον αριθμό των τρανζίστορ σε ένα σχεδιασμό.

Μια σύνθετη μονάδα, όπως είναι ένας μικροεπεξεργαστής, αποτελείται από δεκάδες ή εκατοντάδες εκατομμύρια έως δισεκατομμύρια τρανζίστορ και περιλαμβάνει αμέτρητες πιθανές καταστάσεις. Είναι λοιπόν μια πολύ μακρά διαδικασία – εάν όχι αδύνατη – το να θέσουμε μια τέτοια μονάδα σε μια συγκεκριμένη κατάσταση και να παρατηρήσουμε την απόκριση του κυκλώματος που προκύπτει, μέσω του περιορισμένου εύρους ζώνης που μας παρέχεται από τους ακροδέκτες εισόδου-εξόδου. Επίσης, κάθε δευτερόλεπτο που δαπανάται από το σύστημα ελέγχου (tester) στον έλεγχο ενός κυκλώματος αυξάνει σημαντικά το κόστος.

Επιβάλλεται λοιπόν να λάβουμε υπόψη μας το ζήτημα του ελέγχου των κυκλωμάτων νωρίς στη διαδικασία σχεδιασμού ώστε να εξασφαλιστεί η αξιοπιστία του ολοκληρωμένου κυκλώματος και να εξαλειφθεί η πιθανότητα διάθεσής του στην αγορά σε περίπτωση μη ορθής λειτουργίας. Μερικές μικρές τροποποιήσεις στο κύκλωμα μπορούν να βοηθήσουν να γίνει ευκολότερη η ανίχνευση της παρουσίας σφαλμάτων. Αυτή η προσέγγιση σχεδιασμού ονομάζεται *σχεδιασμός κατάλληλος για έλεγχο* (design for testability – DFT). Αν και συχνά παραμερίζεται από τους σχεδιαστές, οι οποίοι προτιμούν να επικεντρωθούν σε πιο ενδιαφέροντα σχεδιαστικά ζητήματα όπως είναι η βελτιστοποίηση του σχεδιασμού, η προσέγγιση αυτή αποτελεί αναπόσπαστο και σημαντικό μέρος της διαδικασίας σχεδιασμού και θα πρέπει να λαμβάνεται υπόψη όσο το δυνατό νωρίτερα στις φάσεις σχεδιασμού.

Οι τεχνικές DFT έχουν στόχο να ενσωματώσουν μηχανισμούς υποβοήθησης του ελέγχου ορθής λειτουργίας των ολοκληρωμένων κυκλωμάτων ώστε να εξασφαλιστεί η ανίχνευση των πιθανών σφαλμάτων σε αυτά. Τα τελευταία χρόνια, οι τεχνικές DFT των ψηφιακών κυκλωμάτων έχουν γίνει ευρύτερα αποδεκτές με πιο σημαντικές τις τεχνικές σάρωσης (scan testing techniques), τις ενσωματωμένες τεχνικές αυτοελέγχου (build-in self-test – BIST), τις τεχνικές παρατήρησης ρεύματος (Iddq testing) και τις τεχνικές περιφερειακής σάρωσης (boundary scan) [4].

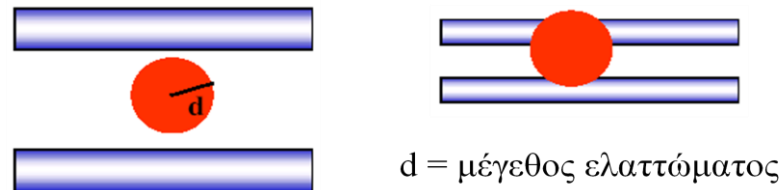
Μια στρατηγική DFT περιλαμβάνει δύο μέρη [5]:

- Προσθήκη των απαραίτητων *κυκλωμάτων* έτσι ώστε η διαδικασία ελέγχου να μπορεί να είναι γρήγορη και εκτενής.
- Παροχή των απαραίτητων *διανυσμάτων ελέγχου* (test patterns) ή *διανυσμάτων διέγερσης* (excitation vectors) που θα χρησιμοποιηθούν κατά τη διαδικασία ελέγχου. Για λόγους κόστους, είναι επιθυμητό η ακολουθία των συνδυασμών ελέγχου να είναι όσο το δυνατόν μικρότερη και να καλύπτει το σύνολο των πιθανών σφαλμάτων.

2.2. Ελαττώματα – σφάλματα – λάθη

Ο αρχικός σωστός σχεδιασμός ενός ολοκληρωμένου κυκλώματος δεν εγγυάται ότι το κατασκευασμένο κύκλωμα θα είναι λειτουργικό. Μπορεί να υπάρξουν κατασκευαστικά ελαττώματα ή βλάβες (για παράδειγμα, εναποθέσεις υλικού στον κρύσταλλο πυριτίου) ή διακυμάνσεις στη διεργασία κατασκευής που οδηγούν σε σημαντικές αποκλίσεις από την αναμενόμενη λειτουργία. Ελαττώματα μπορεί να δημιουργηθούν και κατά τη διάρκεια των δοκιμών υπό στρες που πραγματοποιούνται μετά την κατασκευή. Οι δοκιμές αυτές εκθέτουν ένα κύκλωμα σε υψηλές θερμοκρασίες, μηχανική πίεση κ.α., για να εξασφαλίσουν τη λειτουργία του σε ευρεία κλίμακα λειτουργικών συνθηκών. Τυπικά τέτοια ελαττώματα είναι τα βραχυκυκλώματα μεταξύ καλωδίων και οι διασυνδέσεις που έχουν υποστεί ρήξη (ανοικτοκυκλώματα). Αυτό μεταφράζεται σε κόμβους που είναι βραχυκυκλωμένοι μεταξύ τους ή κόμβους που «αιωρούνται».

Η επίδραση των ελαττωμάτων γίνεται όλο και πιο σημαντική με την εξέλιξη (κλιμάκωση) της τεχνολογίας και το πέρασμα στην περιοχή των νανοτεχνολογιών. Στο Σχήμα 1.1 παρουσιάζεται ένας μηχανισμός δημιουργίας ελαττωμάτων και η επίδρασή του με την κλιμάκωση της τεχνολογίας.



Σχήμα 2.1 Παράδειγμα ελαττώματος

Είναι σημαντικό στο σημείο αυτό να διασαφηνίσουμε ότι είναι διαφορετικό όταν μιλάμε για ελάττωμα, για σφάλμα ή για λάθος σε ένα κύκλωμα. Θα εξηγήσουμε τι αφορά το καθένα δίνοντας τους σχετικούς ορισμούς.

Ελαττώματα (Defects) σε ένα ολοκληρωμένο κύκλωμα είναι οι κατασκευαστικές ατέλειες και οι μόνιμες βλάβες που παρουσιάζονται κατά τη διαδικασία κατασκευής του (πχ. βραχυκύκλωμα, κομμένη γραμμή κλπ.).

Σφάλματα (Faults) είναι οι μοντελοποιήσεις της επίδρασης των ελαττωμάτων στη συμπεριφορά των ολοκληρωμένων κυκλωμάτων (πχ. γραμμή με μόνιμη τιμή λογικό 1 ή 0 κ.α.).

Λάθη (Errors) είναι οι λανθασμένες λογικές αποκρίσεις των ολοκληρωμένων κυκλωμάτων υπό την παρουσία σφαλμάτων.

Η διαδικασία που ακολουθείται για να επιτευχθεί η ορθή λειτουργία ενός ολοκληρωμένου κυκλώματος είναι να εφαρμοστεί ένα σύνολο εισόδων στις κύριες εισόδους του κυκλώματος που εξετάζουμε και στη συνέχεια να μελετηθούν οι αποκρίσεις που αυτό εμφανίζει στις κύριες εξόδους του. Το σύνολο των τιμών που εφαρμόζονται στις εισόδους συνθέτουν ένα διάνυσμα που καλείται διάνυσμα ελέγχου (test pattern/vector) του οποίου τα bits είναι έτσι επιλεγμένα ώστε να ενεργοποιούν ένα ή περισσότερα πιθανά σφάλματα μέσα στο κύκλωμα και να διαδίδουν στις εξόδους του τις πιθανές λανθασμένες αποκρίσεις. Οι σχετικές αποκρίσεις του κυκλώματος συλλέγονται και ελέγχονται. Στη περίπτωση κατά την οποία οι τιμές που

συλλέχθηκαν αντιστοιχούν πλήρως στις αναμενόμενες τιμές, προκύπτει ότι στο κύκλωμα δεν ανιχνεύθηκε κάποιο ελάττωμα. Στη περίπτωση όμως που κάποια τιμή διαφοροποιείται από την αναμενόμενη, τότε το κύκλωμα κρίνεται ελαττωματικό και αποσύρεται.

Για τη συλλογή των αναμενόμενων αποκρίσεων του εκάστοτε κυκλώματος έχει προηγηθεί το στάδιο της εκτέλεσης διαφόρων προσομοιώσεων (simulations). Πραγματοποιώντας μια σειρά πειραμάτων όπου στο κύκλωμα εισάγονται διάφορα διανύσματα ελέγχου, γίνεται η συλλογή των εξαγόμενων αποκρίσεων του κυκλώματος και δίνονται στη συνέχεια στον σχεδιαστή που κάνει τον έλεγχο του κυκλώματος. Η διαδικασία της προσομοίωσης προσφέρει τον υπολογισμό των αναμενόμενων τιμών εξόδου ενός κυκλώματος δεδομένης μιας συγκεκριμένης ακολουθίας διανυσμάτων εισόδου.

Δημοφιλή μοντέλα σφαλμάτων παρουσιάζονται ακολούθως. Η παρουσία των σχετικών σφαλμάτων σε ένα κύκλωμα μπορεί να είναι μεμονωμένη ή και να παρουσιάζονται περισσότερες από μια φορές ή και σε συνδυασμό μεταξύ τους.

Σφάλμα μόνιμης τιμής (stuck-at fault): Ένας κόμβος του κυκλώματος εμφανίζει μόνιμα την ίδια λογική τιμή. Όταν η τιμή αυτή είναι το λογικό μηδέν, τότε το σφάλμα ονομάζεται stuck-at-0, ενώ όταν η τιμή που εμφανίζεται μόνιμα είναι το λογικό ένα, τότε το σφάλμα ονομάζεται stuck-at-1.

Σφάλμα μόνιμα αγώγιμου τρανζίστορ (transistor stuck-on): Ένα τρανζίστορ είναι μόνιμα σε αγώγιμη κατάσταση.

Σφάλμα μόνιμα μη αγώγιμου τρανζίστορ (transistor stuck-open): Ένα τρανζίστορ είναι μόνιμα σε μη αγώγιμη κατάσταση.

Σφάλμα βραχυκύκλωσης (bridging fault): Έχει δημιουργηθεί βραχυκύκλωμα μεταξύ δύο κόμβων.

Σφάλμα καθυστέρησης διάδοσης σήματος (delay fault): Η καθυστέρηση που παρατηρείται κατά τη διάδοση ενός σήματος σε ένα κύκλωμα σε μια ή περισσότερες διαδρομές.[6]

Η διαδικασία ανίχνευσης ενός σφάλματος συνήθως διακρίνεται στη φάση της ενεργοποίησής του (sensitization) μέσα στο κύκλωμα και στη φάση διάδοσης του επαγόμενου λάθους (propagation) στις κύριες εξόδους του κυκλώματος. Οι

διαδικασίες της ενεργοποίησης και της διάδοσης είναι πολύπλοκες διότι δε μπορούμε πάντα να θέσουμε, κατά ανεξάρτητο τρόπο, σε συγκεκριμένους κόμβους τις επιθυμητές τιμές.

Ένα διάνυσμα ελέγχου πρέπει να είναι κατάλληλο ώστε να ενεργοποιεί ένα σφάλμα και να παράγει τις συνθήκες ώστε να διαδοθεί το επαγόμενο λάθος στις εξόδους του κυκλώματος ώστε να ανιχνευθεί.

Μια σημαντική έννοια είναι η κατασκευαστική απόδοση (yield – Y) η οποία εξαρτάται από την τεχνολογία, την επιφάνεια του ολοκληρωμένου κυκλώματος (OK) και τον φυσικό σχεδιασμό του (layout) και ορίζεται από τον τύπο:

$$Y = \frac{\# \text{μη ελαττωματικ \acute{\omega}ν OK}}{\# \text{συνολικ \acute{\omega}ν OK}}$$

Είναι προφανώς επιθυμητή η εξασφάλιση μεγάλης τιμής για την κατασκευαστική απόδοση ώστε το σύνολο των σωστά κατασκευασμένων ολοκληρωμένων κυκλωμάτων να προσεγγίζει το σύνολο όλων των ολοκληρωμένων κυκλωμάτων. Σημαντική είναι και η εξασφάλιση υψηλής τιμής για την κάλυψη σφαλμάτων (fault coverage) που ορίζεται ως το πηλίκο του συνόλου των σφαλμάτων που ανιχνεύονται δια τον συνολικό αριθμό όλων των πιθανών σφαλμάτων ως προς ένα προκαθορισμένο μοντέλο σφαλμάτων:

$$\text{fault coverage} = \frac{\# \text{σφαλμάτων που ανιχνεύονται}}{\# \text{συν. αριθμός πιθανών σφαλμάτων}}$$

Ο έλεγχος ορθής λειτουργίας του κυκλώματος μπορεί να πραγματοποιηθεί είτε με την εφαρμογή διανυσμάτων ελέγχου από το εξωτερικό περιβάλλον (off chip testing) είτε από τη χρήση ενσωματωμένων τεχνικών στο ολοκληρωμένο (on chip testing). Είναι δυνατόν ο έλεγχος ορθής λειτουργίας να πραγματοποιείται ενώ το κύκλωμα βρίσκεται σε χρήση (on line testing) και να ελέγχεται είτε ταυτόχρονα με την κανονική λειτουργία (concurrent testing) είτε περιοδικά (periodic testing) ή να πραγματοποιείται όταν το κύκλωμα δε βρίσκεται σε χρήση (off line testing) [7], [8].

2.3. Μόνιμα και παροδικά σφάλματα

Τα σφάλματα χωρίζονται σε δύο μεγάλες γενικές κατηγορίες. Στη μια κατηγορία σφαλμάτων ανήκουν τα λεγόμενα μόνιμα σφάλματα (permanent faults). Αυτά παραμένουν ενεργά και επηρεάζουν μόνιμα το κύκλωμα από τη στιγμή που θα εμφανιστούν μέχρι τη διόρθωση της αιτίας που τα προκάλεσε (εάν το τελευταίο είναι εφικτό). Τα σφάλματα που ανήκουν στη κατηγορία αυτή συνήθως οφείλονται σε κατασκευαστικές ατέλειες.

Στην άλλη κατηγορία ανήκουν τα πρόσκαιρα σφάλματα (intermittent faults). Προκαλούνται από εσωτερική φθορά του κυκλώματος και οδηγούν σε λανθασμένες αποκρίσεις όταν το κύκλωμα βρεθεί σε μια ορισμένη κατάσταση. Η αντίστοιχη βλάβη αν και παρουσιάζεται περιοδικά κατά τη διάρκεια ορισμένων χρονικών διαστημάτων, συντελεί στην προοδευτική φθορά του κυκλώματος που μπορεί να οδηγήσει και σε μόνιμη βλάβη. Διακρίνουμε δυο κατηγορίες παροδικών σφαλμάτων:

1. τα μεταβατικά/παροδικά σφάλματα (transient faults): εμφανίζονται με τη μορφή ενός ηλεκτρικού παλμού πάνω σε έναν κόμβο του κυκλώματος, μικρής συνήθως διάρκειας, εξαιτίας μιας τυχαίας αλλαγής κάποιου περιβαλλοντικού παράγοντα ή του θορύβου [11], ή μιας διακύμανσης της τροφοδοσίας, ή της κοσμικής ακτινοβολίας και δεν απαιτούν επισκευή. Επίσης, μεταβατικά σφάλματα που σχετίζονται με θέματα χρονισμού, είναι η αιτία δημιουργίας λαθών χρονισμού (timing errors) και οφείλονται σε διάφορους γνωστούς μηχανισμούς, όπως παρεμβολές γειτονικών γραμμών (crosstalk), θόρυβος ή αιχμές στο δυναμικό της γης (ground bounce).
2. τα διαλείποντα σφάλματα (intermittent faults): εμφανίζονται ακανόνιστα κατά τη διάρκεια ορισμένων χρονικών διαστημάτων και οφείλονται σε ελαττωματικά ή γερασμένα στοιχεία και εξωγενείς παράγοντες όπως η θερμοκρασία, η υγρασία ή οι δονήσεις [12], [13]. Στη περίπτωση των γερασμένων στοιχείων κατά κανόνα έχουμε τη μετάπτωση των διαλειπόντων σφαλμάτων σε μόνιμα με την πάροδο του χρόνου.

2.4. Σχεδιασμός κατάλληλος για έλεγχο

Όπως αναφέραμε, ένα σύστημα ελέγχου μεγάλης ταχύτητας που μπορεί να χειριστεί επαρκώς υπερσύγχρονα κυκλώματα επιφέρει αστρονομικό κόστος. Η μείωση του χρόνου ελέγχου κάθε κυκλώματος αυξάνει την απόδοση του συστήματος ελέγχου (μείωση του κόστους απόσβεσης) και συνεπώς έχει σημαντική επίδραση στο κόστος του ελέγχου. Εάν λάβουμε υπόψη το ζήτημα του ελέγχου κατά τις πρώτες φάσεις της διαδικασίας σχεδιασμού, μπορούμε να απλοποιήσουμε τη σχετική διαδικασία. Στην ενότητα αυτή θα περιγράψουμε έναν τρόπο προσέγγισης ώστε να επιτευχθεί ο στόχος αυτός. Αρχικά πρέπει να κατανοήσουμε μερικά από τα περίπλοκα θέματα του προβλήματος του ελέγχου.

Θεωρούμε ένα συνδυαστικό κύκλωμα N εισόδων και K εξόδων. Μπορούμε να επαληθεύσουμε τη σωστή λειτουργία του κυκλώματος με εξαντλητική εφαρμογή όλων των πιθανών συνδυασμών εισόδου και παρατήρηση στη συνέχεια των αποκρίσεων. Για το κύκλωμα αυτό των N εισόδων απαιτείται η εφαρμογή 2^N συνδυασμών. Για $N=20$ απαιτούνται περισσότεροι από ένα εκατομμύριο συνδυασμοί. Εάν η εφαρμογή και η παρατήρηση για καθένα συνδυασμό διαρκεί 1μsec, ο συνολικός έλεγχος της μονάδας απαιτεί 1sec. Η κατάσταση αυτή γίνεται ακόμα πιο δραματική στην περίπτωση μιας ακολουθιακής μονάδας όπου οι έξοδοι γίνονται είσοδοι για καταχωρητές που τις εξόδους τους, τις δίνουν είσοδο πίσω στο συνδυαστικό κύκλωμα. Σε αυτή την περίπτωση δεν είναι επαρκής η εφαρμογή όλων των δυνατών συνδυασμών τιμών στις εισόδους του κυκλώματος αλλά και όλων των δυνατών συνδυασμών των σχετικών διανυσμάτων μεταξύ τους.

Είναι προφανές ότι χρειάζεται ένας εναλλακτικός τρόπος προσέγγισης. Ένας πιο εφικτός τρόπος προσέγγισης του προβλήματος του ελέγχου, βασίζεται στην ακόλουθη παρατήρηση.

Η εξαντλητική εφαρμογή όλων των πιθανών συνδυασμών εισόδου εμπεριέχει σημαντική ποσότητα πλεονασμού, κάτι που σημαίνει ότι κάθε σφάλμα στο κύκλωμα καλύπτεται από έναν ενδεχόμενα πολύ μεγάλο αριθμό συνδυασμών εισόδου. Η ανίχνευση του σφάλματος, απαιτεί μονάχα έναν από αυτούς τους συνδυασμούς εισόδου, ενώ οι υπόλοιποι συνδυασμοί είναι περιττοί.

Με την απαλοιφή του πλεονασμού μπορούν να ελεγχθούν αποδοτικά οι περισσότερες μονάδες συνδυαστικής λογικής με περιορισμένο αριθμό εισόδων. Ωστόσο, αυτό δύνει το πρόβλημα της ακολουθιακής περίπτωσης. Για να ελεγχθεί ένα δεδομένο σφάλμα σε μια μηχανή καταστάσεων, δεν είναι επαρκές να εφαρμόσουμε τη σωστή διέγερση εισόδου, αλλά η μηχανή θα πρέπει πρώτα να τεθεί στην επιθυμητή κατάσταση. Αυτό απαιτεί την εφαρμογή μιας ακολουθίας εισόδων. Η διάδοση της απόκρισης του κυκλώματος σε έναν από τους ακροδέκτες εξόδου, μπορεί να χρειαστεί μια ακόμη ακολουθία εισόδων. Με άλλα λόγια, ο έλεγχος ενός σφάλματος σε μια μηχανή πεπερασμένων καταστάσεων απαιτεί μια ακολουθία διανυσμάτων. Για μια ακόμα φορά αναφέρουμε ότι αυτό μπορεί να κάνει τη διαδικασία απαγορευτικά δαπανηρή.

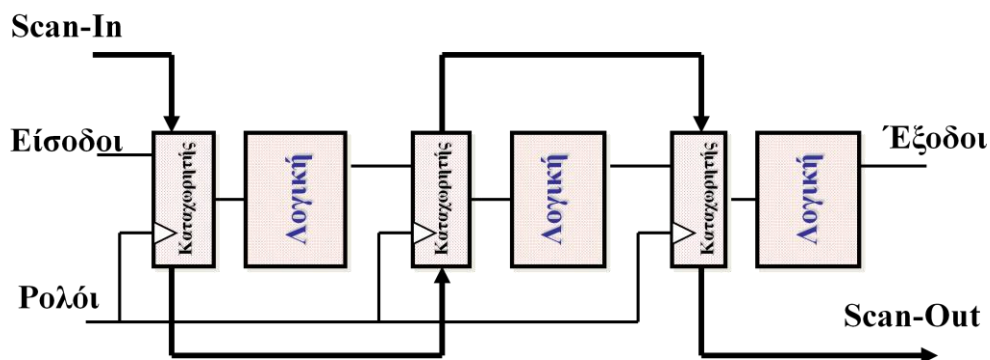
Ένας τρόπος για να αντιμετωπίσουμε το πρόβλημα αυτό, είναι να μετατρέψουμε το ακολουθιακό κύκλωμα σε συνδυαστικό με διακοπή του βρόχου ανάδρασης κατά τη διάρκεια του ελέγχου. Αυτή είναι μια από τις ιδέες-κλειδιά της μεθοδολογίας ελέγχου που βασίζεται στη *σειριακή σάρωση* (scan test methodology).

2.5. Σχεδιασμός με σάρωση

Ο έλεγχος ακολουθιακών κυκλωμάτων είναι μια περίπλοκη διαδικασία. Για τον λόγο αυτό, ήταν σημαντικό να βρεθεί ένα σχέδιο που να διευκολύνει τον έλεγχό τους. Η πολυπλοκότητα του ελέγχου είναι μια συνάρτηση του αριθμού των βρόχων ανάδρασης και του μήκους τους. Όσο πιο μεγάλος είναι αυτός ο αριθμός, τόσο πιο πολλοί κύκλοι ρολογιού απαιτούνται για την αρχικοποίηση της εσωτερικής κατάστασης του κυκλώματος και την εν συνεχεία ενεργοποίηση των σφαλμάτων. Το 1973, οι Williams και Angell [Williams 1973] προτείνανε μια τεχνική (την τεχνική σειριακής σάρωσης) που αυξάνει την αποτελεσματικότητα του ελέγχου των ακολουθιακών κυκλωμάτων. Η τεχνική τους διευκολύνει την αρχικοποίηση, διαχείριση και παρατήρηση των εσωτερικών καταστάσεων του κυκλώματος. Η προτεινόμενη προσέγγιση, μειώνει σημαντικά το φόρτο της διεργασίας παραγωγής διανυσμάτων ελέγχου για συνδυαστικά κυκλώματα. Σύμφωνα με την τεχνική ένα συγχρονιζόμενο ακολουθιακό κύκλωμα δουλεύει σε δύο καταστάσεις λειτουργίας, κανονική και ελέγχου. Στην *λειτουργία ελέγχου* (test mode) όλα τα Flip-Flop είναι διαμορφωμένα ως ένας ολισθητής καταχωρητής. Σε αυτή τη λειτουργία τα Flip-Flop

μπορούν εύκολα να αρχικοποιηθούν με ολίσθηση δεδομένων από μια θύρα εισόδου, έτσι ώστε όλες οι εξοδοί των Flip-Flop να καταστούν κύριες ψευδο-είσοδοι στο κύκλωμα. Αφού αρχικοποιηθούν τα Flip-Flop, ένα διάνυσμα ελέγχου εφαρμόζεται στις κύριες εισόδους, τα αποτελέσματα του υπολογισμού συλλαμβάνονται στα Flip-Flop επιτρέποντας στο κύκλωμα να εργαστεί στην κανονική λειτουργία και έπειτα προωθούνται στην έξοδο του ολισθητή καταχωρητή που επικοινωνεί με το εξωτερικό περιβάλλον. Αυτό πραγματοποιείται αλλάζοντας τη λειτουργία του κυκλώματος σε λειτουργία ελέγχου και επιτρέποντάς του να λειτουργήσει αρκετούς κύκλους ρολογιού σε διαδικασία ολίσθησης ώστε τα αποθηκευμένα τα δεδομένα να ολισθήσουν στην έξοδο. Αυτή η ρύθμιση καθιστά την είσοδο κάθε Flip-Flop, σημείο παρατήρησης. Όλα αυτά τα σημεία είναι συνεπώς ψευδο-έξοδοι του κυκλώματος όπως θα αναλύσουμε παρακάτω.

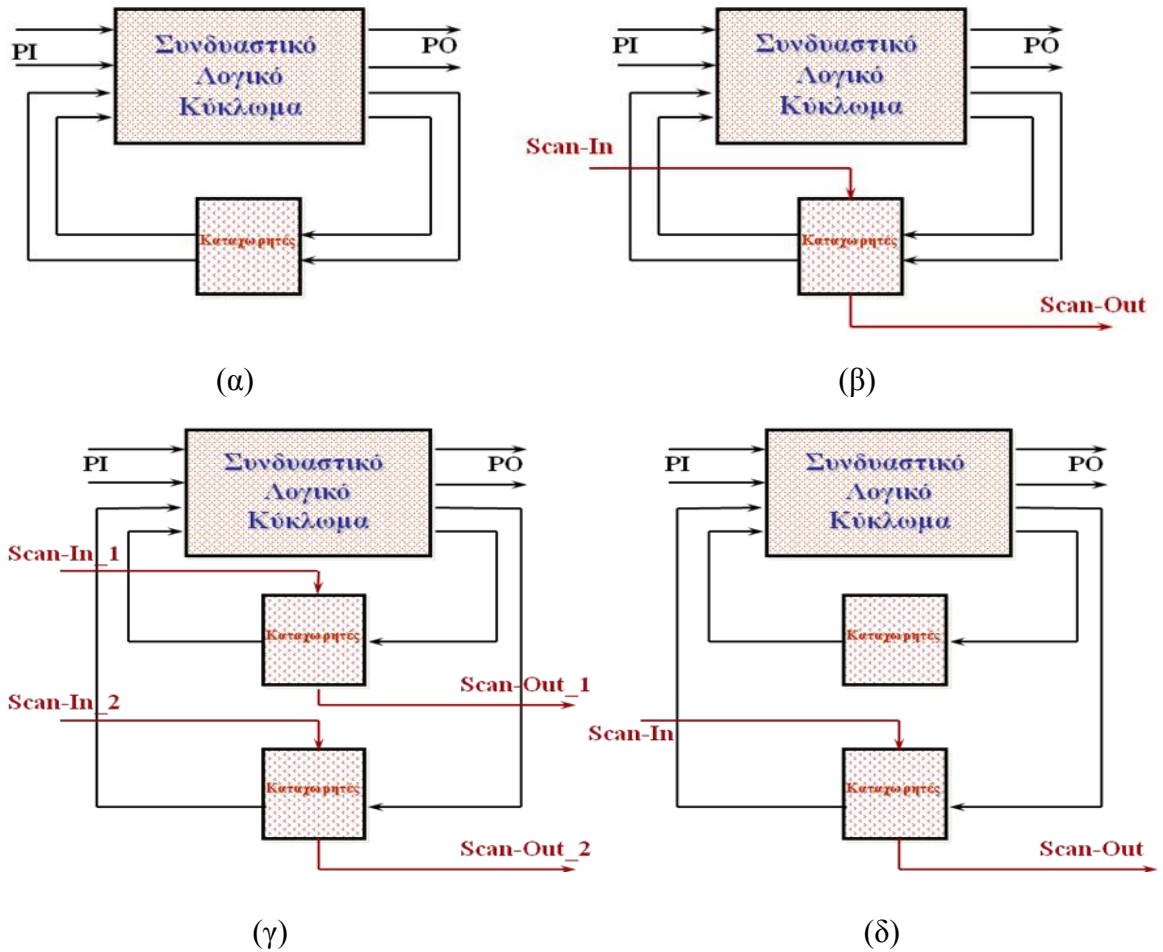
Με τον τρόπο αυτό, οποιαδήποτε εσωτερική κατάσταση του κυκλώματος μπορεί να παρατηρηθεί από το εξωτερικό περιβάλλον, εξάγοντας σειριακά τα δεδομένα του καταχωρητή ολίσθησης (σάρωσης). Για την εναλλαγή μεταξύ κανονικής λειτουργίας και ολίσθησης, κάθε Flip-Flop χρειάζεται επιπρόσθετη κυκλωμάτωση. Στο Σχήμα 2.2 παρουσιάζεται η γενική ιδέα της σειριακής σάρωσης.



Σχήμα 2.2 Η ιδέα της σειριακής σάρωσης

Σύμφωνα με την εργασία των Williams-Angell, στο σχεδιασμό χρησιμοποιούνται Flip-Flops με πολυπλεγμένες εισόδους. Αργότερα προτάθηκαν Flip-Flops δύο εισόδων ή μανδαλωτές. Επίσης, έχουν προταθεί διαφορετικές αρχιτεκτονικές για την σειριακή σάρωση ακολουθιακών κυκλωμάτων όπως παρουσιάζεται στο Σχήμα 2.3. Είναι δυνατόν να χρησιμοποιηθεί αρχιτεκτονική σάρωσης που επιτρέπει επιλεκτική παρατήρηση σε οποιοδήποτε Flip-Flop της αλυσίδας. Μια άλλη σημαντική

προσέγγιση είναι η οργάνωση των Flip-Flop σε περισσότερες από μια αλυσίδα σάρωσης (Σχήμα 2.3γ). Αντί πλήρους σάρωσης (Σχήμα 2.3β), είναι δυνατή η σάρωση μερικών Flip-Flop. Αυτή η προσέγγιση, είναι γνωστή ως μερική σάρωση και παρουσιάζεται στο Σχήμα 2.3δ.

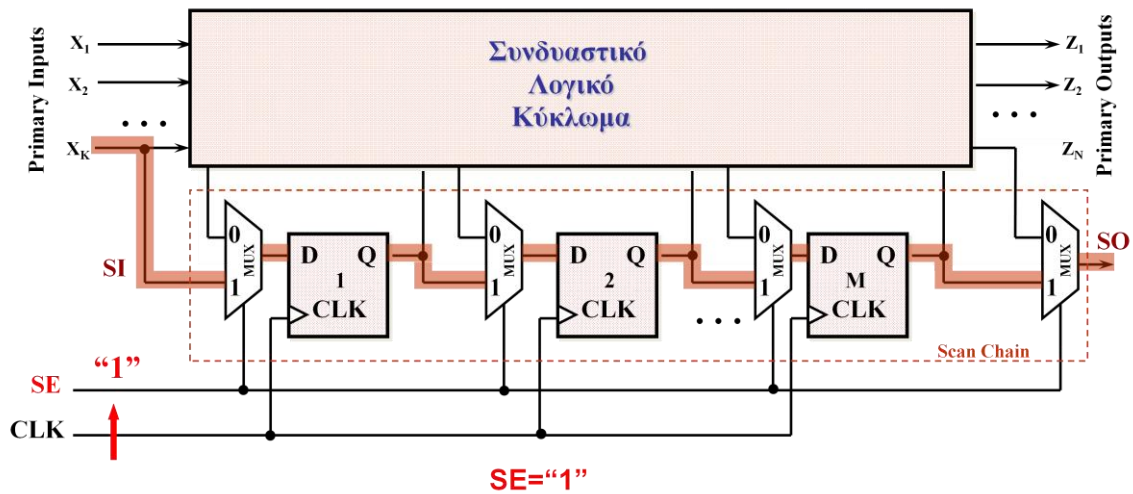


Σχήμα 2.3 Αρχιτεκτονικές σειριακής σάρωσης: α) αρχικό κύκλωμα, β) πλήρης σειριακή σάρωση, γ) σειριακή σάρωση με πολλαπλές αλυσίδες και δ) μερική σειριακή σάρωση

2.6. Υλοποίηση σειριακής σάρωσης

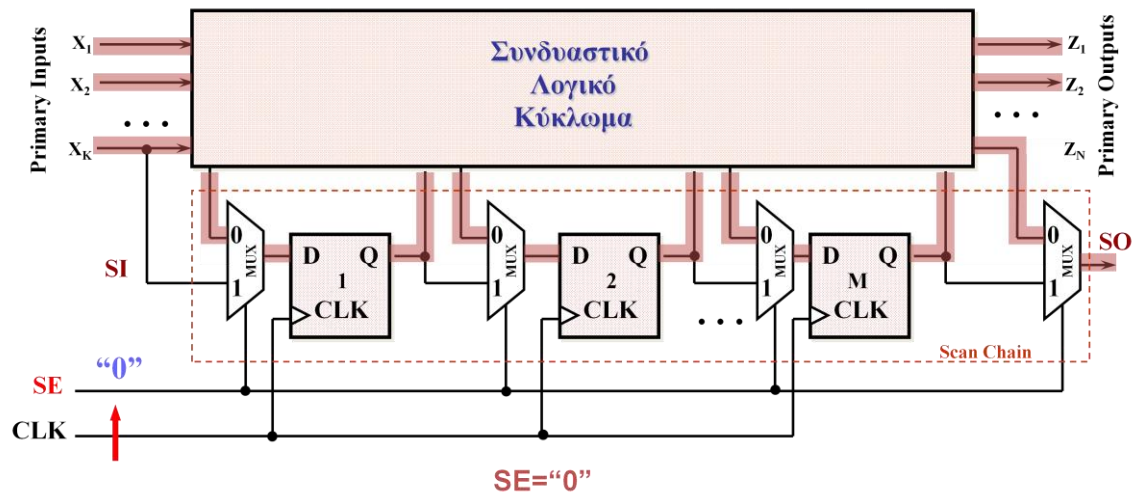
Κάθε συνδυαστικό κύκλωμα με σειριακή σάρωση μπορεί να μοντελοποιηθεί όπως φαίνεται στο ακόλουθο Σχήμα 2.4. Στο Σχήμα αυτό θεωρούμε ότι έχουμε M τον αριθμό D Flip-Flops, στις εισόδους των οποίων έχουν τοποθετηθεί πολυπλέκτες που τα οδηγούν. Κάθε πολυπλέκτης, λαμβάνει ως εισόδους την έξοδο του Flip-Flop που προηγείται και την αντίστοιχη απόκριση του συνδυαστικού κυκλώματος. Επιπλέον

χρησιμοποιεί μια είσοδο ενεργοποίησης της σάρωσης (scan enable - SE) ώστε να επιλέγει ανάμεσα στην είσοδο δεδομένων (Data input - D) και την είσοδο σάρωσης (Scan input - SI). Όταν η γραμμή σήματος SE βρίσκεται στο λογικό 1, το κύκλωμα μπαίνει σε λειτουργία ελέγχου και όλα τα Flip-Flop είναι συνδεδεμένα μεταξύ τους ως ένας ενιαίος ολισθητής καταχωρητής. Το σήμα SI είναι η είσοδος στον ολισθητή καταχωρητή ενώ η έξοδος του είναι το σήμα SO (Scan Output). Τα σήματα αυτά χρησιμοποιούνται για να επιβάλλουμε μια επιθυμητή τιμή σε όλα τα Flip-Flop του ολισθητή καταχωρητή και να ελέγξουμε την ορθή λειτουργία του κυκλώματος μέσω του αποτελέσματος που παρατηρείται στην έξοδο SO.



Σχήμα 2.4 Μορφοποίηση αλυσίδας σειριακής σάρωσης όταν SE=1

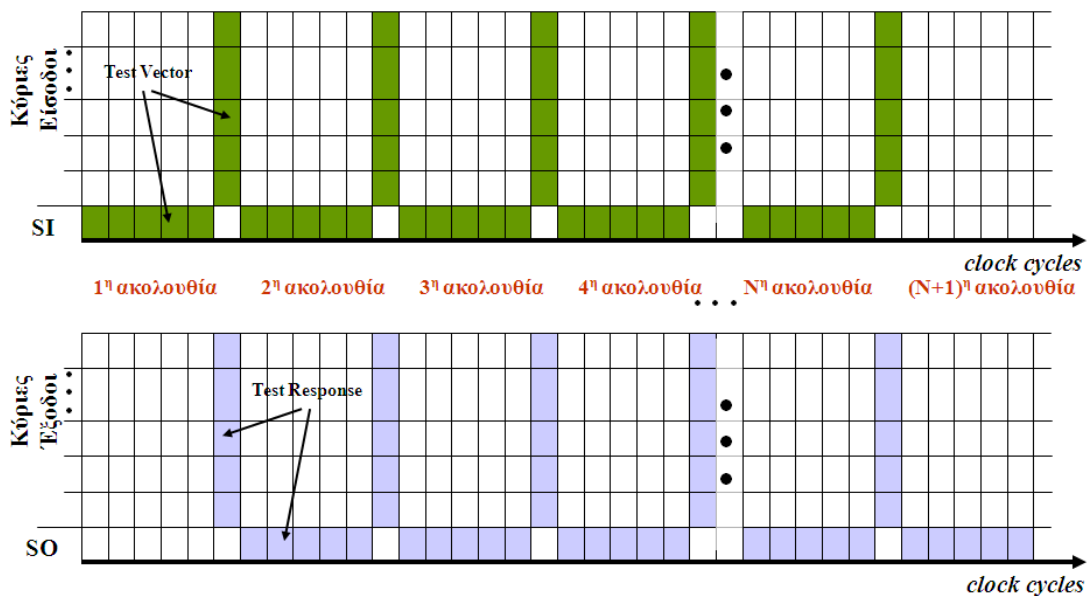
Αλλάζοντας την τιμή του σήματος SE σε λογικό 0, το κύκλωμα τοποθετείται σε κατάσταση κανονικής λειτουργίας. Τότε, το συνδυαστικό κύκλωμα τροφοδοτεί τα Flip-Flop με δεδομένα και αυτά συλλαμβάνουν τις αποκρίσεις της συνδυαστικής λογικής στην ακμή του ρολογιού και τροφοδοτούν με τη σειρά τους το κύκλωμα με τις αποκρίσεις αυτές. Η διαδικασία αυτή παρουσιάζεται στο Σχήμα 2.5.



Σχήμα 2.5 Κανονική λειτουργία όταν $SE=0$

Αυτή η διάταξη υποδηλώνει ότι η προσέγγιση σειριακής σάρωσης απαιτεί τρεις επιπλέον ακροδέκτες εισόδου/εξόδου για τα σήματα SE, SI και SO. Παρόλα αυτά, αντί της σύνδεσης του SI με έναν επιπλέον ακροδέκτη, αυτό το σήμα μπορεί να πολυπλεχθεί με μια από τις κύριες εξόδους. Όμοια, το SO μπορεί να πολυπλεχθεί με μια από τις κύριες εξόδους.

Γενικά η συνδυαστική λογική σε ένα κύκλωμα πλήρους σάρωσης έχει δυο τύπους εισόδων: τις κύριες εισόδους (PIs) και τις ψευδο-κύριες εισόδους (Pseudo Primary Inputs – PPIs). Οι κύριες εισόδους αναφέρονται στις εξωτερικές εισόδους του κυκλώματος, ενώ οι ψευδο-κύριες στις εξόδους των Flip Flop. Τόσο οι κύριες όσο και οι ψευδο-κύριες εισόδους μπορούν να πάρουν οποιαδήποτε λογική τιμή απαιτείται. Η μόνη διαφορά είναι ότι οι PIs παίρνουν τιμή παράλληλα από τις εξωτερικές εισόδους, ενώ οι PPIs παίρνουν τιμή σειριακά από τις εισόδους της αλυσίδας σάρωσης. Ομοίως, η συνδυαστική λογική σε ένα κύκλωμα πλήρους σάρωσης έχει δυο τύπους εξόδων: τις κύριες εξόδους (primary outputs – POs) και τις ψευδο-κύριες εξόδους (PPOs). Οι κύριες εξόδους αναφέρονται στις εξωτερικές εξόδους του κυκλώματος και οι ψευδο-κύριες εξόδους στις εξόδους των Flip Flop. Τόσοι οι POs όσο και οι PPOs μπορούν να παρατηρηθούν. Η μόνη διαφορά είναι ότι οι POs παρατηρούνται άμεσα και παράλληλα από τις εξωτερικές εξόδους ενώ οι PPOs παρατηρούνται σειριακά από τις εξόδους των αλυσίδων σάρωσης.

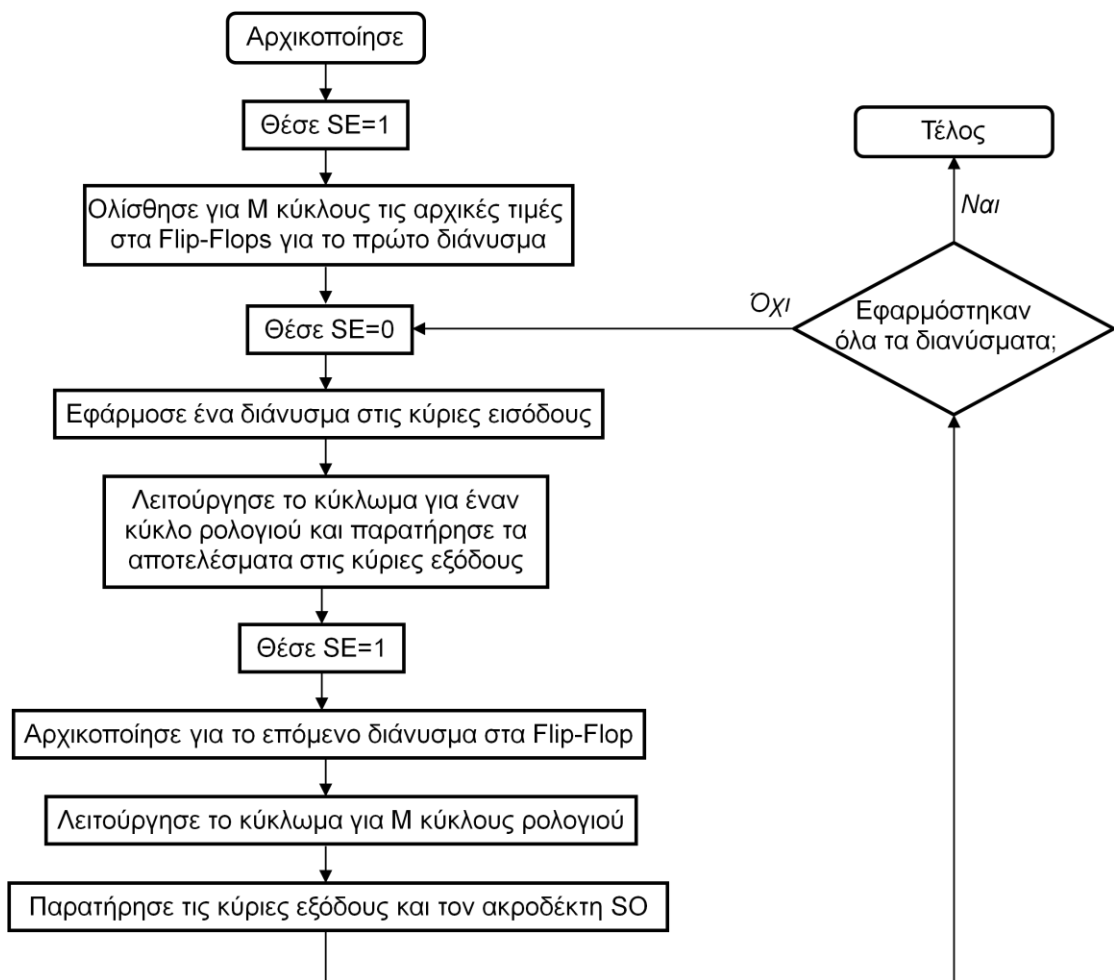


Σχήμα 2.6 Ακολουθίες ενεργειών ελέγχου κατά τη σάρωση

Στο Σχήμα 2.6 παρουσιάζεται μια ακολουθία ενεργειών στο χρόνο, σε ένα κύκλωμα αποτελούμενο από πέντε Flip Flop και στο οποίο εισάγονται δεδομένα ελέγχου και ανακτώνται οι αποκρίσεις του κυκλώματος στα δεδομένα αυτά. Κατά τους πέντε πρώτους κύκλους του ρολογιού εισάγεται σειριακά η πρώτη ακολουθία για τις ψευδο-κύριες εισόδους και στον έκτο κύκλο οι κύριες εισοδοι παίρνουν την τιμή τους παράλληλα. Το κύκλωμα λειτουργεί σε αυτόν τον κύκλο σε κανονική λειτουργία, οι αποκρίσεις εμφανίζονται στις κύριες εξόδους και συλλαμβάνονται στα Flip Flop. Οι αποκρίσεις που βρίσκονται στα Flip Flop εξάγονται σειριακά κατά τη διάρκεια των επόμενων πέντε κύκλων ρολογιού όπου εισάγεται η δεύτερη ακολουθία κ.ο.κ. [9].

2.7. Έλεγχος της συνδυαστικής λογικής του κυκλώματος

Τα διανύσματα ελέγχου πρέπει να παράγονται για κάθε διαμέριση μέσα στο κύκλωμα και τα διανύσματα χρειάζεται να οργανώνονται στην κατάλληλη ακολουθία εφαρμογής. Για σφάλματα μόνιμης τιμής, η ακολουθία δεν έχει σημασία, παρόλα αυτά, στην περίπτωση άλλων μοντέλων η σειρά της ακολουθίας θα πρέπει να ληφθεί υπόψη. Μετά την εφαρμογή του κάθε διανύσματος, η απόκριση συλλαμβάνεται στα Flip-Flops και ακολούθως σαρώνεται (ολισθαίνει) έξω από το κύκλωμα. Η διαδικασία αυτή συμπυκνώνεται στο ακόλουθο διάγραμμα ροής του Σχήματος 2.7 [10]:



Σχήμα 2.7 Οργάνωση διανυσμάτων για τον έλεγχο της συνδυαστικής λογικής

2.8. Έλεγχος στην ταχύτητα λειτουργίας (At-speed Testing)

Παρόλο που ο σχεδιασμός για σάρωση χρησιμοποιείται ευρέως για την ανίχνευση σφαλμάτων με βάση το μοντέλο μόνιμης τιμής, υπάρχει μεγάλο ενδιαφέρον για τη δυνατότητα ανίχνευσης σφαλμάτων καθυστέρησης διάδοσης σήματος. Η τεχνική των αλυσίδων σάρωσης δεν προσφέρεται χωρίς τροποποιήσεις για αυτό το σκοπό καθώς μπορεί να θέσει το κύκλωμα στην ταχύτητα λειτουργίας (at-speed) κατά τον έλεγχο της ορθής λειτουργίας. Τα σύγχρονα κυκλώματα υψηλής ταχύτητας και απόδοσης συχνά περιέχουν πολλαπλές περιοχές ρολογιού (clock domains), όπου η καθεμία λειτουργεί σε κάποια συχνότητα είτε σύγχρονη είτε ασύγχρονη ως προς τις άλλες περιοχές ρολογιού. Δυο περιοχές ρολογιών ονομάζονται σύγχρονες αν οι ενεργές

ακμές και των δυο ρολογιών που τροφοδοτούν τις δυο περιοχές μπορούν να ευθυγραμμιστούν ακριβώς ή να πυροδοτηθούν ταυτόχρονα. Το αντίθετο ισχύει για τις ασύγχρονες περιοχές.

Ενώ ο συμβατικός έλεγχος σφαλμάτων μόνιμης τιμής μπορεί να ανιχνεύσει ορισμένα σφάλματα καθυστέρησης, το μοντέλο μόνιμης τιμής είναι ανεπαρκές όσον αφορά την ικανοποιητική μοντελοποίηση των σφαλμάτων καθυστέρησης. Μια από τις αρνητικές επιδράσεις των σφαλμάτων καθυστέρησης είναι ότι επηρεάζουν αθροιστικά κάποια διαδρομή ή αλλιώς μονοπάτι μέσα στο κύκλωμα. Οι έλεγχοι σφαλμάτων καθυστέρησης στα μονοπάτια εκείνα που παρουσιάζουν την πιο μεγάλη καθυστέρηση σε σχέση με την περίοδο του ρολογιού, πρέπει να πραγματοποιούνται με την ταχύτητα του κυκλώματος (περίοδο ρολογιού). Αναλογιζόμενοι τον τεράστιο αριθμό μονοπατιών που πιθανώς υπάρχουν σε ένα κύκλωμα, ο έλεγχος μόνο των πιο αργών μονοπατιών είναι μια καλή προσέγγιση για τη λύση του προβλήματος.

Καθώς για τον έλεγχο σφαλμάτων καθυστέρησης χρειάζεται να ενεργοποιηθεί μια μετάβαση σήματος έτσι ώστε να διαδοθεί κατά μήκος ενός δεδομένου μονοπατιού, απαιτούνται δυο διάνυσμα. Το πρώτο διάνυσμα χρησιμεύει στην αρχικοποίηση των κόμβων του κυκλώματος. Το δεύτερο διάνυσμα, το λεγόμενο διάνυσμα ελέγχου, χρησιμεύει στην ενεργοποίηση μιας μετάβασης σήματος στην αρχή ενός μονοπατιού και στο να διασφαλίσει ότι η μετάβαση θα διαδοθεί μέσω του κυκλώματος στις εξόδους.

Υπάρχουν δυο βασικά σχήματα για την εφαρμογή του ζεύγους των διανυσμάτων και της σύλληψης των αποκρίσεων ελέγχου κατά τον έλεγχο στην ταχύτητα λειτουργίας ώστε να ανιχνευθούν σφάλματα καθυστέρησης διάδοσης σήματος:

- 1) **Εκκίνηση κατά τη σύλληψη ή διπλή σύλληψη (launch-on-capture – double capture)**: εφαρμογή του διανύσματος ελέγχου κατά τη φάση σύλληψης
- 2) **Εκκίνηση κατά τη ολίσθηση ή ασύμμετρη φόρτωση (launch-on-shift – skewed load)**: εφαρμογή του διανύσματος ελέγχου κατά τη φάση ολίσθησης

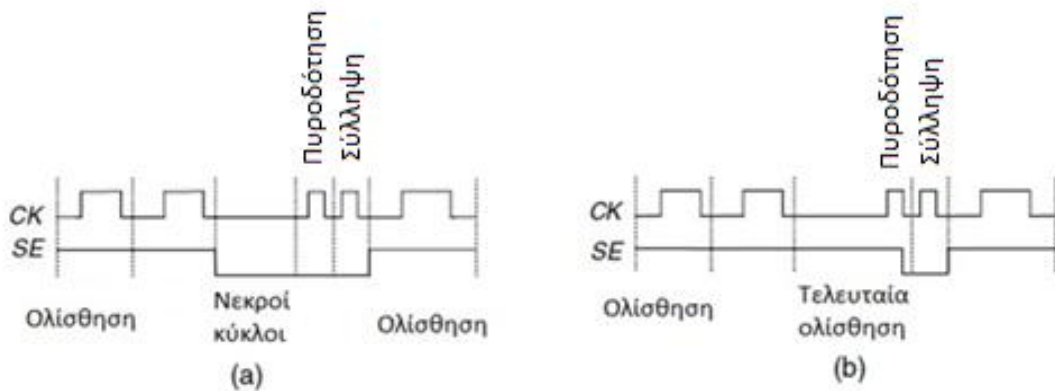
Και τα δυο σχήματα μπορούν να ανιχνεύσουν σφάλματα καθυστέρησης διάδοσης σήματος σε διαδρομή (path-delay faults) και σφάλματα μετάβασης (transition faults) μέσα σε κάθε τομέα ρολογιού. Το πρώτο σχήμα χρησιμοποιεί τον τελευταίο παλμό

ολίσθησης για να εφαρμόσει το διάνυσμα αρχικοποίησης και δυο διαδοχικούς παλμούς σύλληψης για να εφαρμόσει αρχικά το διάνυσμα ελέγχου στο κύκλωμα (το οποίο ταυτίζεται με την σχετική απόκριση του κυκλώματος) και ακολούθως να συλλάβει την τελική απόκριση στα Flip Flop. Το δεύτερο σχήμα χρησιμοποιεί τον προτελευταίο παλμό ολίσθησης για το διάνυσμα αρχικοποίησης και τον τελευταίο παλμό ολίσθησης για να εφαρμόσει το διάνυσμα ελέγχου στο κύκλωμα, ακολουθούμενο από ένα «γρήγορο» παλμό σύλληψης για να συλλάβει στα Flip Flop την απόκριση. Και στις δυο περιπτώσεις, ο δεύτερος παλμός σύλληψης πρέπει να εκτελείται στην ταχύτητα της συγκεκριμένης περιοχής ρολογιού κατά την κανονική λειτουργία [33].

Στο πρώτο σχήμα (εκκίνηση κατά τη σύλληψη) εφαρμόζονται δυο συνεχόμενοι «γρήγοροι» παλμοί σύλληψης για να ενεργοποιηθεί η μετάβαση σήματος στις εισόδους της συνδυαστικής λογικής και να συλληφθεί η απόκριση. Πιο αναλυτικά, θεωρώντας το ζεύγος διανυσμάτων $\{V_i, V_j\}$, το δεύτερο διάνυσμα V_j , το οποίο ενεργοποιεί τη μετάβαση (προκαλεί εκκίνηση της μετάβασης – launch) για την ανίχνευση ενός πιθανού σφάλματος μετάβασης, είναι η απόκριση του κυκλώματος από την εφαρμογή του αρχικού διανύσματος V_i που εισήχθη στην αλυσίδα κατά τη φάση ολίσθησης. Η διαδικασία ελέγχου ξεκινάει με τη φόρτωση στην αλυσίδα του διανύσματος V_i . Με την τελευταία ολίσθηση, το διάνυσμα V_i εφαρμόζεται στο κύκλωμα ως διάνυσμα αρχικοποίησης. Ακολουθεί η απενεργοποίηση του σήματος SE (στο λογικό '0') ώστε να περάσουμε σε κανονική λειτουργία και η σχετική απόκριση να συλληφθεί στα Flip-Flop με έναν πρώτο παλμό του ρολογιού ώστε να αποτελέσει το διάνυσμα ελέγχου V_j , (ενεργοποίησης μετάβασης). Στη συνέχεια, εφαρμόζεται ένας γρήγορος παλμός ρολογιού ώστε να συλληφθεί στην ταχύτητα λειτουργίας η απόκριση του κυκλώματος στο διάνυσμα ελέγχου, η οποία θα χρησιμοποιηθεί για την ανίχνευση πιθανού σφάλματος, μέσω σύγκρισης με την αναμενόμενη απόκριση.

Το δεύτερο σχήμα (εκκίνηση κατά την ολίσθηση) χρησιμοποιεί τη διαφορά τιμής στην αλυσίδα σάρωσης μεταξύ του προτελευταίου παλμού ολίσθησης και του τελευταίου παλμού για να πυροδοτήσει την μετάβαση και χρησιμοποιεί ακολούθως ένα «γρήγορο» παλμό σύλληψης για την απόκριση. Για να επιτευχθεί έλεγχος στην ταχύτητα λειτουργίας, το σήμα ενεργοποίησης της σάρωσης SE της περιοχής

ρολογιού πρέπει να μπορεί να αλλάξει γρήγορα τιμή από κατάσταση ολίσθησης σε κατάσταση σύλληψης ανάμεσα στους δύο γρήγορους παλμούς, τον παλμό της τελευταίας ολίσθησης και τον παλμό σύλληψης. Αυτό ισοδυναμεί με την απαίτηση το σήμα SE να λειτουργεί με προδιαγραφές σήματος ρολογιού με αποτέλεσμα η δρομολόγησή του να είναι ένα δύσκολο και υψηλού κόστους έργο. Πιο αναλυτικά, σύμφωνα με το σχήμα αυτό, ένα διάνυσμα ελέγχου μήκους n ψηφίων ολισθαίνει στις αλυσίδες ελέγχου. Τα πρώτα $n-1$ ψηφία του διανύσματος ολισθαίνουν με «αργή» ταχύτητα και αποτελούν το διάνυσμα αρχικοποίησης. Έπειτα, πραγματοποιείται η ολίσθηση του n -οστού ψηφίου το οποίο και πυροδοτεί τη μετάβαση ώστε να γίνει η «γρήγορη» σύλληψη της απόκρισης του κυκλώματος. Το ζεύγος διανυσμάτων $\{V_i, V_j\}$ δηλαδή δημιουργείται κατά την ολίσθηση του τελευταίου ψηφίου του διανύσματος ελέγχου. Το Σχήμα 2.8 παρουσιάζει ενδεικτικές κυματομορφές κατά την εφαρμογή των δυο σχημάτων ελέγχου στην ταχύτητα λειτουργίας.



Σχήμα 2.8 Βασικά σχήματα ελέγχου στην ταχύτητα λειτουργίας:

(a) εκκίνηση κατά τη σύλληψη (b) εκκίνηση κατά την ολίσθηση

ΚΕΦΑΛΑΙΟ 3. ΕΙΔΗ ΣΦΑΛΜΑΤΩΝ ΣΕ ΑΛΥΣΙΔΕΣ ΣΑΡΩΣΗΣ

3.1 Σφάλματα μόνιμης τιμής σε αλυσίδες σάρωσης

3.2 Σφάλματα χρονισμού σε αλυσίδες σάρωσης

3.3 Συγκεντρωτικός πίνακας σφαλμάτων

Στο κεφάλαιο αυτό ακολουθεί μια πιο αναλυτική παρουσίαση των σφαλμάτων μόνιμης τιμής (stuck-at faults) και των σφαλμάτων χρονισμού (timing faults) για την ειδική περίπτωση των στοιχείων μνήμης που συνθέτουν τις αλυσίδες σάρωσης προκειμένου να γίνει αντιληπτή η επίδραση των σφαλμάτων αυτών στη συμπεριφορά τους και να αναδειχθεί η ανάγκη ανάπτυξης τεχνικών διάγνωσής τους.

3.1. Σφάλματα μόνιμης τιμής (stuck-at faults) σε αλυσίδες σάρωσης

Ένα από τα παλαιότερα μοντέλα σφαλμάτων το οποίο χρησιμοποιείται ευρύτατα μέχρι σήμερα και αφορά μόνιμα σφάλματα σε επίπεδο λογικής πύλης, είναι το μοντέλο σφάλματος μόνιμης τιμής. Η παρουσία σφαλμάτων σύμφωνα με το μοντέλο αυτό, επηρεάζει την κατάσταση ενός σήματος λογικής τιμής (μηδέν ή ένα) σε ένα ολοκληρωμένο κύκλωμα, καθώς θέτει την κατάσταση μιας γραμμής ενός Flip Flop σε μια μόνιμη σταθερή τιμή. Στην περίπτωση των Flip Flop που μας ενδιαφέρει στη συγκεκριμένη εργασία, η έξοδός τους τίθεται σε μια μόνιμη τιμή η οποία είναι ανεξάρτητη της εισόδου την οποία αυτό λαμβάνει. Κατά συνέπεια, η έξοδος του Flip

Flip βρίσκεται μόνιμα «κολλημένη» είτε στο λογικό ένα (stack-at-1) είτε στο λογικό μηδέν (stack-at-0). Το ελάττωμα μπορεί να βρίσκεται είτε σε κάποιο τρανζίστορ του Flip Flop, είτε στις διασυνδέσεις των τρανζίστορ που το αποτελούν.

Τέτοιου είδους σφάλματα μπορούν π.χ. να συμβούν όταν μια γραμμή βραχυκυκλώνεται στη γη ή στην τροφοδοσία, όταν το σήμα του ρολογιού σε ορισμένα κελιά σάρωσης μένει μόνιμα ανενεργό ή όταν μια αλυσίδα σάρωσης παρουσιάζει κάποια ασυνέχεια.

Για να γίνει πιο αντιληπτό, ας θεωρήσουμε την ακολουθία εισόδου σε μια αλυσίδα σάρωσης 00110011, την οποία αναμένουμε να δούμε ως έξοδο της αλυσίδας στο τέλος των ολισθήσεων. Υπό την παρουσία ενός stack-at-0 σφάλματος στο 3ο κελί της αλυσίδα σάρωσης, η έξοδος που θα παρατηρηθεί έπειτα από τις ολισθήσεις θα είναι 00000000. Κατ' αναλογία, η παρουσία ενός stack-at-1 σφάλματος στο ίδιο κελί σάρωσης θα έδινε ως έξοδο στο κύκλωμα την ακολουθία 11111111.

3.2. Σφάλματα χρονισμού (timing faults) σε αλυσίδες σάρωσης

Ας εξετάσουμε την επίδραση που έχουν στο σχεδιασμό μιας αλυσίδας σάρωσης οι ατέλειες σε ένα από τα σημαντικότερα καθολικά σήματα, αυτό του ρολογιού. Η αποστολή του σήματος ρολογιού σε ένα ψηφιακό σχεδιασμό είναι να βάζει σε σωστή σειρά το πλήθος των συμβάντων που προκαλούνται στο κύκλωμα. Η διαδικασία αυτή μπορεί να συγκριθεί με τη λειτουργία ενός «φαναριού ρύθμισης της κυκλοφορίας», που καθορίζει ποια αυτοκίνητα επιτρέπεται να κινηθούν. Εξασφαλίζει επίσης ότι όλες οι λειτουργίες θα ολοκληρώνονται πριν να ξεκινήσει η επόμενη λειτουργία. Ένα φανάρι κυκλοφορίας δηλαδή, θα πρέπει να παραμένει πράσινο για αρκετό διάστημα ώστε να μπορεί ένα αυτοκίνητο ή ένας πεζός να διασχίσει το δρόμο χωρίς να δημιουργηθεί κάποια σύγκρουση.

Υπό ιδανικές συνθήκες, το σήμα ρολογιού είναι μια περιοδική βηματική κυματομορφή με συγχρονισμένες μεταβάσεις σε όλο το κύκλωμα. Λαμβάνοντας υπόψη το παράδειγμα που αναφέραμε προηγουμένως, οι αλλαγές στα φανάρια κυκλοφορίας πρέπει να συγχρονίζονται έτσι ώστε να μεγιστοποιούν της ροή κυκλοφορίας, αποτρέποντας όμως και τα ατυχήματα.

Λόγω των καθυστερήσεων που σχετίζονται με τη δρομολόγηση των καλωδίων ρολογιού, μπορεί να συμβεί να μην είναι απόλυτα ευθυγραμμισμένοι (χρονισμένοι) μεταξύ τους οι παλμοί των ρολογιών. Κατά συνέπεια, τα σχετικά Flip Flop θα συλλάβουν γρηγορότερα από το αναμενόμενο ή με καθυστέρηση τις τιμές στις εισόδους τους.

Για να γίνει πιο αντιληπτό το μέγεθος του προβλήματος, ας εξετάσουμε την περίπτωση κατά την οποία έχουμε δυο καταχωρητές συνδεδεμένους σε σειρά και το σήμα ρολογιού για τον δεύτερο καταχωρητή καθυστερεί (αποκλίνει) κατά μια τιμή δ . Η ανερχόμενη ακμή του καθυστερημένου ρολογιού θα αναβάλλει τη δειγματοληψία της εισόδου του δεύτερου καταχωρητή σε σχέση με τον πρώτο. Εάν ο χρόνος που απαιτείται για τη διάδοση της εξόδου του πρώτου καταχωρητή έως την είσοδο του δεύτερου καταχωρητή είναι μικρότερος από την καθυστέρηση του ρολογιού, ο τελευταίος θα επιλέξει λανθασμένες τιμές. Αυτό έχει ως επακόλουθο η έξοδος του δεύτερου καταχωρητή να αλλάξει πρόωρα.

Η μη ευθυγράμμιση των παλμών ρολογιού ή η *απόκλιση ρολογιού* (clock skew), είναι ένα σημαντικό πρόβλημα, καθώς επηρεάζει δραματικά τη λειτουργία ενός ιεραρχικά σχεδιασμένου συστήματος.

3.2.1. Είδη σφαλμάτων χρονισμού σε αλυσίδες σάρωσης

Τα σφάλματα χρονισμού αφορούν τις μεταβάσεις ενός κελιού σάρωσης από λογικό μηδέν σε λογικό ένα και αντίστροφα, που γίνονται είτε με κάποια καθυστέρηση είτε σε πρότερο χρόνο σε σχέση με το αναμενόμενο. Συχνές αιτίες για την εμφάνιση τέτοιων σφαλμάτων είναι τα αντιστατικά βραχυκυκλώματα ή ανοικτοκυκλώματα (resistive bridgings, opens) διασυνδέσεις με υψηλή αντίσταση ή τρανζίστορ με ασθενή οδήγηση [14]. Τα σφάλματα αυτά διακρίνονται σε δυο βασικές κατηγορίες, τα σφάλματα παραβίασης του χρόνου αποκατάστασης (setup time faults) και τα σφάλματα παραβίασης του χρόνου συγκράτησης (hold time faults).

Σφάλματα παραβίασης του χρόνου αποκατάστασης:

Τα σφάλματα αυτά ως επί το πλείστον οφείλονται στην παραβίαση του χρόνου αποκατάστασης των στοιχείων μνήμης της αλυσίδας σάρωσης. Ο χρόνος

αποκατάστασης ορίζεται ως ο ελάχιστος χρόνος πριν από την ενεργή ακμή του ρολογιού κατά τον οποίο τα δεδομένα πρέπει να παραμείνουν σταθερά ώστε να αποθηκευτούν με τη σωστή τους τιμή στα Flip Flop. Οποιαδήποτε παραβίαση σε αυτόν τον απαιτούμενο χρόνο προκαλεί την σύλληψη λανθασμένων δεδομένων και δημιουργεί τα σφάλματα παραβίασης του χρόνου αποκατάστασης.

Τέτοιου είδους σφάλματα σε κάποια γραμμή έχουν ως αποτέλεσμα κάποια σήματα στη γραμμή αυτή να αλλάζουν πολύ αργά. Συχνά λοιπόν διαιρούνται περαιτέρω σε δυο υποκατηγορίες: τα *σφάλματα αργής ανόδου* (slow-to-rise) και τα *σφάλματα αργής καθόδου* (slow-to-fall) [6].

Τα slow-to σφάλματα συμβαίνουν στο κελί i όταν η ακμή του ενεργού ρολογιού φτάσει στο κελί σάρωσης $i+1$ πολύ αργότερα από όταν φτάσει στο κελί σάρωσης i .

Σφάλματα παραβίασης του χρόνου συγκράτησης:

Τα σφάλματα αυτά οφείλονται στην παραβίαση του χρόνου συγκράτησης των στοιχείων μνήμης της αλυσίδας σάρωσης που προκύπτει από μια κατάσταση ανταγωνισμού μεταξύ των δεδομένων και του σήματος του ρολογιού. Ο χρόνος συγκράτησης ορίζεται ως ο ελάχιστος χρόνος αμέσως μετά την ενεργή ακμή του ρολογιού κατά τη διάρκεια της οποίας τα δεδομένα δεν πρέπει να μεταβληθούν. Όταν αυτή η κατάσταση ανταγωνισμού επιδεινώνεται από την παρουσία μιας μεγαλύτερης από το αναμενόμενο απόκλισης (καθυστέρησης) στο ρολόι ή από μια μικρότερη από το αναμενόμενο καθυστέρηση στο μονοπάτι του σήματος δεδομένων, έχουμε μια παραβίαση του χρόνου συγκράτησης και κατά συνέπεια, οδηγούμαστε στα λεγόμενα σφάλματα του χρόνου συγκράτησης.

Τέτοιου είδους σφάλματα σε κάποια γραμμή έχουν ως αποτέλεσμα κάποια σήματα στη γραμμή αυτή να αλλάζουν πιο γρήγορα από το αναμενόμενο. Συχνά διαιρούνται περαιτέρω σε δυο υποκατηγορίες: τα fast-to-rise και fast-to-fall σφάλματα [6].

Για παράδειγμα, ας θεωρήσουμε την τιμή εισόδου σε μια αλυσίδα σάρωσης 00110011X, όπου αναμένουμε να δοθεί και ως έξοδος στο τέλος των ολισθήσεων. Υπό την παρουσία ενός fast-to-rise σφάλματος στην αλυσίδα σάρωσης (πχ. Στην περίπτωση μιας απόκλιση του ρολογιού μεταξύ δυο Flip Flop της αλυσίδας σάρωσης), η έξοδος που θα παρατηρηθεί έπειτα από τις ολισθήσεις θα είναι 00111011X, όπου X εξαρτάται από την επόμενη τιμή που θα φορτωθεί. Κατ'

αναλογία, υπό την παρουσία ενός fast-to-fall σφάλματος, η αντίστοιχη τιμή εξόδου θα είναι 00010001X.

3.3. Συγκεντρωτικός πίνακας σφαλμάτων

Στο Σχήμα 3.1 που ακολουθεί παρουσιάζονται οι εξαγόμενες τιμές από μια αλυσίδα σάρωσης υπό την παρουσία καθενός από τους ανωτέρω τύπους σφαλμάτων. Η τιμή που θεωρούμε ότι εισάγεται στην αλυσίδα σάρωσης και αναμένεται να παρατηρηθεί στην έξοδο της στην απαλλαγμένη από σφάλματα περίπτωση είναι: 001100110011. Η τιμή αυτή ολισθαίνεται με φορά από δεξιά προς αριστερά.

Μοντέλα Σφαλμάτων	Εξαγόμενες τιμές υπό την παρουσία σφάλματος
Stuck-at-1	<u>1</u> 111 <u>1</u> 111 <u>1</u> 111
Stuck-at-0	000000000000
Slow-to-rise	001 <u>0</u> 001 <u>0</u> 001 <u>X</u>
Slow-to-fall	0 <u>1</u> 110 <u>1</u> 110 <u>1</u> 1 <u>X</u>
Fast-to-rise	<u>X</u> 011 <u>1</u> 011 <u>1</u> 011
Fast-to-fall	<u>X</u> 00 <u>1</u> 000 <u>1</u> 000 <u>1</u>

Σχήμα 3.1 Συγκεντρωτικός πίνακας επίδρασης των διαφόρων τύπων σφαλμάτων σε μια αλυσίδα σάρωσης για ακολουθία τιμών εισόδου 001100110011

ΚΕΦΑΛΑΙΟ 4. ΔΙΑΓΝΩΣΗ ΣΦΑΛΜΑΤΩΝ

4.1 Εισαγωγή

4.2 Διάγνωση σε αλυσίδες σάρωσης

4.3 Τεχνικές διάγνωσης σφαλμάτων μόνιμης τιμής σε αλυσίδες σάρωσης

Σε αυτό το κεφάλαιο γίνεται ανασκόπηση διαφόρων τεχνικών που έχουν προταθεί στη βιβλιογραφία με στόχο τη διάγνωση σφαλμάτων μόνιμης τιμής και σφαλμάτων χρονισμού. Αναλύεται η μεθοδολογία που ακολουθεί η κάθε τεχνική, και γίνεται αξιολόγηση σχετικά με την αποτελεσματικότητά της και το κόστος που αυτή επιφέρει.

4.1. Εισαγωγή

Τα συστήματα υψηλής αξιοπιστίας στηρίζονται στην *ανίχνευση* και τον *εντοπισμό* τυχών σφαλμάτων που εμφανίζονται σε αυτά. Με τον όρο *ανίχνευση* του σφάλματος αναφερόμαστε στη δυνατότητα των συστημάτων αυτών να αναγνωρίζουν την ύπαρξη κάποιου λάθους στις αποκρίσεις των κυκλωμάτων. Εντοπισμός του σφάλματος είναι αντίστοιχα η διαδικασία εκείνη που αποσκοπεί στο να μας υποδείξει είτε το στοιχείο που πρέπει να αντικατασταθεί είτε τη λειτουργική μονάδα ή υπομονάδα στην οποία υπάρχει το ελαττωματικό στοιχείο [15].

Δοθέντος ενός κυκλώματος το οποίο αποτυγχάνει στη διαδικασία του ελέγχου, ως *διάγνωση* ορίζουμε τη διαδικασία εντοπισμού των πιθανών τοποθεσιών που μπορεί

να βρίσκεται το σφάλμα που οδήγησε στην αποτυχία κατά τον έλεγχο. Ελαττώνοντας τις υποψήφιες τοποθεσίες σε όσο το δυνατό λιγότερες σε αριθμό, η επακόλουθη φυσική ανάλυση των αιτιών της αποτυχίας γίνεται πολύ γρηγορότερα και ευκολότερα. Για τα προϊόντα που περιέχουν ολοκληρωμένα κυκλώματα, η διαδικασία της διάγνωσης είναι ζωτικής σημασίας για να μεγιστοποιήσουμε την κατασκευαστική απόδοση και σε ορισμένες περιπτώσεις να μειώσουμε το χρόνο που απαιτείται για τον εντοπισμό σφαλμάτων.

Κατά το στάδιο σχεδιασμού και κατασκευής ενός ολοκληρωμένου κυκλώματος (ΟΚ), η φάση του κατασκευαστικού ελέγχου εντοπίζει τα ελαττωματικά τεμάχια. Η διάγνωση χρησιμοποιείται για να ανακαλύψουμε γιατί τα ελαττωματικά ολοκληρωμένα απέτυχαν, κάτι το οποίο είναι ιδιαίτερα σημαντικό όταν η απόδοση είναι χαμηλή ή όταν ένας πελάτης επιστρέφει ένα ελαττωματικό κύκλωμα. Η διαδικασία του ελέγχου και της διάγνωσης μπορεί ακόμη να επιτελείται είτε ταυτόχρονα με τη λειτουργία του κυκλώματος είτε περιοδικά οπότε απαιτείται η πρότερη διακοπή της κανονικής λειτουργίας του, προκειμένου να εκτελεστούν κατάλληλα διαγνωστικά προγράμματα ανίχνευσης και εντοπισμού σφαλμάτων. Δυστυχώς ο περιοδικός έλεγχος των σφαλμάτων συνοδεύεται από προβλήματα όπως:

- Μείωση της απόδοσης λόγω διακοπής της κανονικής λειτουργίας του συστήματος για τη διάγνωση σφαλμάτων.
- Αδυναμία διασφάλισης της ορθότητας των αποτελεσμάτων που λαμβάνονται μεταξύ δυο διαδοχικών ελέγχων. Μετά από έναν επιτυχή έλεγχο και μέχρι να γίνει ο επόμενος, δε μπορεί να διασφαλιστεί η ορθότητα των αποτελεσμάτων.
- Μη αποτελεσματική αντιμετώπιση των μεταβατικών σφαλμάτων για ευνόητους λόγους.
- Αν υπάρχει ανίχνευση σφάλματος σε κάποιον από τους περιοδικούς ελέγχους, τότε όλα τα αποτελέσματα που συλλέχθηκαν από τον προηγούμενο επιτυχή έλεγχο μέχρι τον τρέχοντα έλεγχο θεωρούνται μη έγκυρα και πρέπει να υπολογιστούν εκ νέου εφ' όσον αποκατασταθεί η βλάβη.

Στην περίπτωση της διάγνωσης κατά την λειτουργία του συστήματος, το χρονικό διάστημα για τη διάγνωση ενός σφάλματος που εκδηλώνεται με λάθος θα πρέπει να είναι όσο το δυνατό μικρότερο, καθώς οι συνέπειες του σφάλματος θα εκδηλωθούν

μέσα σε αυτό το χρονικό διάστημα. Μια γρήγορη διάγνωση μπορεί να οδηγήσει σε μια πετυχημένη αποκατάσταση του προβλήματος. Καθώς αναφερόμαστε σε χρήση του συστήματος σε εφαρμογή πραγματικού χρόνου υπάρχει η απαίτηση για ακαριαία διάγνωση του σφάλματος που έχει εκδηλωθεί με λάθος. Σε τέτοια συστήματα δηλαδή, θα πρέπει να γίνεται ακαριαία ανίχνευση του σφάλματος και όσο το δυνατόν ακαριαίος εντοπισμός του μέσα στο σύστημα. Από αυτό εξαρτάται ο χρόνος που θα απαιτηθεί για την επιδιόρθωση του συστήματος και κατ' επέκταση η διαθεσιμότητα του συστήματος.

Για τη διάγνωση σφαλμάτων στα Flip-Flops των αλυσίδων σάρωσης έχουν προταθεί διάφορες μέθοδοι βασισμένες στο υλικό, τις σημαντικότερες από τις οποίες θα παρουσιάσουμε στη συνέχεια. Αυτές οι μέθοδοι χρησιμοποιούν ειδικές αλυσίδες σειριακής σάρωσης για την διευκόλυνση του εντοπισμού του σφάλματος. Πρόκειται για τεχνικές αποτελεσματικές στο να απομονώνουν τα σφάλματα στις αλυσίδες σάρωσης με μεγάλο πλήθος Flip-Flop. Παρόλα αυτά, επειδή τυπικά απαιτούν επιπλέον υλικό, δεν έχουν καθολική αποδοχή. Επιπλέον, εάν συμβούν ελαττώματα στο πρόσθετο υλικό ελέγχου, η διάγνωση γίνεται πιο περίπλοκη και ενδεχόμενα μπορεί να οδηγήσει σε μείωση της κατασκευαστικής απόδοσης (yield).

Σε ένα ευρύτερο πλαίσιο κρίνεται μεγάλης σημασίας η ποιότητα των τεχνικών ή αλλιώς των εργαλείων διάγνωσης που χρησιμοποιούνται. Για τη μέτρηση της ποιότητας αυτών υπάρχουν συγκεκριμένα κριτήρια αξιολόγησης. Το πιο σημαντικό κριτήριο είναι το κατά πόσο είναι καλή η τεχνική στο να εντοπίζει ακριβώς τα σημεία του κυκλώματος που παρουσιάζουν ελάττωμα. Το δεύτερο πιο σημαντικό κριτήριο αφορά την ικανότητα να ολοκληρώνει την απαιτούμενη ανάλυση μέσα σε ένα εύλογο χρονικό πλαίσιο. Όσον αφορά το πρώτο κριτήριο, αρκετοί διαφορετικοί ποιοτικοί δείκτες έχουν προταθεί στη βιβλιογραφία [6]:

- **Διαγνωστική ανάλυση (diagnostic resolution):** Ο συνολικός αριθμός των υποψήφιων ελαττωμάτων που εντοπίζει ένα εργαλείο, ορίζεται ως διαγνωστική ανάλυση. Ιδανικά, η διαγνωστική ανάλυση είναι ακριβώς 1. Κατά κάποιο τρόπο, αυτός ο δείκτης δείχνει πόσο στοχευμένο στον εντοπισμό ελαττωμάτων είναι το διαγνωστικό εργαλείο. Παρόλα αυτά, ένα εργαλείο θα μπορούσε να έχει καλή ανάλυση (να παράγει πολύ λίγα υποψήφια

ελαττώματα) αλλά και πάλι να χάνει τον στόχο συνεχώς. Κατά συνέπεια, καλή ανάλυση δεν ισοδυναμεί απαραίτητα με καλή ακρίβεια.

- **Δείκτης πρώτης-επιτυχίας (First-hit index):** Η διαγνωστική ανάλυση δεν έχει σημαντικό βάρος για ένα εργαλείο που απλά αναφέρει μια λίστα κατάταξης, αντί του προσδοκώμενου μικρού αριθμού υποψήφιων ελαττωμάτων. Σε αυτή τη περίπτωση, η ακρίβεια μπορεί να μετρηθεί με το πόσο γρήγορα μπορεί κάποιος να εντοπίσει σωστά ένα ελαττωματικό σημείο. Εξ ορισμού, ο δείκτης πρώτης-επιτυχίας αναφέρεται στον δείκτη του πρώτου υποψηφίου στη λίστα κατάταξης που αποδεικνύεται ως πραγματικό ελαττωματικό σημείο. Όσο μικρότερος είναι αυτός ο αριθμός (όσο πιο κοντά είναι στην κορυφή της λίστας), τόσο πιο ακριβής είναι η διαγνωστική διαδικασία.
- **Επιτυχία στα 10 πρώτα (top-10 hit):** Είναι πιθανό ένα κυκλωματικό στοιχείο να περιέχει πολλαπλά ελαττώματα. Καθώς ένα διαγνωστικό εργαλείο δεν είναι εφικτό να προσδιορίσει πάρα πολλές πύλες ή σήματα κατά τη διάρκεια κάθε περιόδου ελέγχου, τα υποψήφια ελαττώματα σε μια λίστα κατάταξης που ξεπερνάνε τα 10 σε αριθμό, συνήθως αγνοούνται. Μεταξύ των 10 πρώτων υποψηφίων είναι επιθυμητό πάνω από μια υπόδειξη ελαττώματος να είναι επιτυχής, συνεπώς η επιτυχία στα 10 πρώτα ορίζεται ως ο αριθμός των ελαττωμάτων που διαγιγνώσκονται μέσα στα 10 πρώτα υποψήφια, και αποτελεί έναν ποιοτικό δείκτη για διάγνωση πολλαπλών ελαττωμάτων. Όσο μεγαλύτερος ο αριθμός αυτός, τόσο καλύτερο το αποτέλεσμα της διάγνωσης.
- **Ποσοστό επιτυχίας (success rate):** Όπως αναφέραμε νωρίτερα, ένα κυκλωματικό στοιχείο μπορεί να περιέχει πολλαπλά ελαττώματα. Ένας ακόμα δείκτης για την αξιολόγηση της διάγνωσης που πραγματοποιεί ένα εργαλείο ή μια τεχνική είναι το λεγόμενο *ποσοστό επιτυχίας*. Ως τέτοιο ορίζεται το ποσοστό επιτυχημένου εντοπισμού ενός τουλάχιστον ελαττώματος κατά τη διαδικασία διάγνωσης ενός κυκλωματικού στοιχείου. Αυτό αντικατοπτρίζει τον ύστατο στόχο της ανάλυσης. Παρόλα αυτά, αυτός ο δείκτης είναι πιο υποκειμενικός γιατί το ποσοστό επιτυχίας εξαρτάται από το πόσο χρόνο είναι διατεθειμένος κανείς να ξοδέψει. Επίσης, ο δείκτης πρώτης-επιτυχίας που αναφέρθηκε παραπάνω ή ο top-10 δείκτης είναι στενά συνδεδεμένοι με το

ποσοστό επιτυχίας. Ένας διαγνωστικός αλγόριθμος με έναν καλύτερο δείκτη πρώτης-επιτυχίας ή έναν δείκτη top-10 επιτυχίας θα μπορούσε να εξάγει ένα υψηλότερο ποσοστό επιτυχίας.

Η διάγνωση έχει μακράν συγκριθεί με τη δουλειά ενός εγκληματολόγου ή ενός γιατρού. Και στις δυο περιπτώσεις στόχος είναι να αναγνωριστεί η αρχική αιτία αναλύοντας το *σύνδρομο* που παρατηρείται. Εδώ, για τη διαγνωστική λογική, το σύνδρομο αναφέρεται στο πότε και για ποια έξοδο το κυκλωματικό στοιχείο παράγει μια εσφαλμένη δυαδική απόκριση κατά τη διάρκεια της εφαρμογής του ελέγχου. Αυτοί οι τρεις τύποι δουλειάς μπορούν να συγκριθούν ως ακολούθως:

- **Διαγνωστική λογική:**
OK που αποτυγχάνει → σύνδρομο → ελαττωματικές πύλες ή καλώδια
- **Εντοπισμός εγκληματία:**
Έγκλημα → τύπος εγκλήματος → εγκληματίας
- **Ιατρική διάγνωση:**
Ασθενής → σύνδρομο → ασθένεια

Η αποτυχία ενός κυκλωματικού στοιχείου μπορεί να συμβεί οπουδήποτε. Μπορεί να βρίσκεται στα Flip-Flop, στη συνδυαστική λογική ή ακόμα και στη κυκλωμάτωση που αφορά τον σχεδιασμό κατάλληλο για έλεγχο (DFT) όπως είναι οι αλυσίδες σάρωσης. Στο παρελθόν η περισσότερη δουλειά, όσον αφορά τη διάγνωση, ήταν εστιασμένη στη συνδυαστική λογική. Παρόλα αυτά, το πλήθος των δομών DFT έχει αυξηθεί και οι αποτυχίες σε αυτές γίνονται όλο και πιο πιθανές να συμβούν.

Στην παρούσα διατριβή θα ασχοληθούμε με τη διάγνωση που εστιάζει στις αλυσίδες σάρωσης, είτε για σφάλματα σε αυτές είτε για λάθη που συλλαμβάνονται σε αυτές. Πιο συγκεκριμένα στοχεύουμε στη διάγνωση σφαλμάτων μόνιμης τιμής και σφαλμάτων χρονισμού. Στη συνέχεια του κεφαλαίου αυτού γίνεται μια σύντομη παρουσίαση της διάγνωσης που αφορά τις αλυσίδες σάρωσης και ακολουθεί μια αναφορά σε προηγούμενες έρευνες που έχουν γίνει πάνω στη διάγνωση σφαλμάτων σε αλυσίδες σάρωσης τόσο σε επίπεδο σφαλμάτων μόνιμης τιμής, όσο και σφαλμάτων χρονισμού, ώστε στο επόμενο κεφάλαιο να παρουσιαστεί μια νέα τεχνική με πολλά πλεονεκτήματα έναντι των παλαιότερων τεχνικών.

4.2. Διάγνωση σε αλυσίδες σάρωσης

Οι αλυσίδες σάρωσης έχουν ευρέως διαδοθεί ως μια αποτελεσματική βοήθεια για λογικό έλεγχο και διάγνωση σφαλμάτων. Παρόλα αυτά, έχει αναφερθεί ότι οι αποτυχίες των αλυσίδων σάρωσης αποτελούν σε ορισμένες περιπτώσεις σχεδόν το 50% των αποτυχιών στα κυκλώματα. Αυτές οι αποτυχίες συχνά αποκαλύπτονται κατά τη διάρκεια ενός κανονικού γρήγορου ελέγχου (flush test) μιας αλυσίδας σάρωσης. Κατά τη διάρκεια του ελέγχου αυτού, ένα σύνολο τυχαίων διανυσμάτων ολισθαίνουν εντός και εκτός μιας αλυσίδας σάρωσης για να επιβεβαιωθεί ότι η διαδικασία ολίσθησης δεν παρεμποδίζεται. Παρόλο που ο έλεγχος είναι απλός, ο εντοπισμός του κυκλωματικού στοιχείου που παρουσιάζει το σφάλμα είναι μια εξαιρετικά πολύπλοκη διαδικασία. Ο εντοπισμός των ελαττωμάτων σε μια αλυσίδα σάρωσης είναι επίσης σημαντικός για τη βελτίωση της κατασκευαστικής απόδοσης. Σε αυτή την ενότητα θα παρουσιάσουμε τρεις βασικούς τύπους μεθόδων διάγνωσης σε αλυσίδες σάρωσης: 1) *υποβοηθούμενη από το υλικό* (hardware assisted), 2) *αλγοριθμική*, και 3) *βασισμένη στο προφίλ σήματος* (signal-profiling based).

4.2.1. Υποβοηθούμενες από το υλικό μέθοδοι

Ένας μεγάλος αριθμός τεχνικών που ανήκουν σε αυτή την κατηγορία έχουν προταθεί μέχρι σήμερα στη βιβλιογραφία [16] [17] [18] [19]. Το βασικό πρόβλημα είναι ότι η διάγνωση σφαλμάτων σε μια αλυσίδα σάρωσης είναι δύσκολη εργασία καθώς η παρατήρηση της εσωτερικής κατάστασής της γίνεται σειριακά σε μία έξοδο. Συνεπώς, χρειάζεται να εισαχθεί εξτρά λογική για να διευκολυνθεί η διαδικασία. Υπάρχει ένα πλήθος λόγων για τους οποίους η διάγνωση αλυσίδων σάρωσης είναι εμφανώς πιο δύσκολη από εκείνη της συνδυαστικής λογικής.

- Στη διάγνωση της συνδυαστικής λογικής, η ορθή λειτουργία της αλυσίδας σάρωσης θεωρείται πως έχει προηγουμένως επικυρωθεί, αλλά όσον αφορά τη διάγνωση των αλυσίδων σάρωσης δεν μπορεί να θεωρηθεί δεδομένη η ακεραιότητα της συνδυαστικής λογικής. Αυτό υπονοεί ότι μια καλή μέθοδος διάγνωσης σε αλυσίδες σάρωσης θα έπρεπε να είναι αρκετά εύρωστη για να αντέξει τις σκληρές συνθήκες όταν ορισμένες πύλες στη συνδυαστική λογική είναι επίσης ελαττωματικές.

- Η παρατηρησιμότητα μιας αλυσίδας σάρωσης είναι περιορισμένη. Είναι δυνατή μόνο η ανάκτηση του ελαττωματικού συνδρόμου από τους ακροδέκτες εξόδου της σάρωσης. Με λιγότερες πληροφορίες, είναι πιο δύσκολο να ανιχνευτεί η αιτία της αποτυχίας.
- Ένα απλό σφάλμα στην αλυσίδα σάρωσης θα μπορούσε να επιφέρει καθολική επίδραση. Για παράδειγμα όταν ελέγχεται η αλυσίδα σάρωσης με ένα απλό σφάλμα μόνιμης τιμής στο 0 εισάγοντας μια τυχαία σειρά bits, τότε αυτό που λαμβάνεται στον ακροδέκτη εξόδου της σάρωσης είναι μια σειρά bits με όλο μηδενικά. Αυτό συμβαίνει γιατί κάθε bit που παρατηρείται περνάει από το ελαττωματικό Flip Flop και παραμορφώνεται.

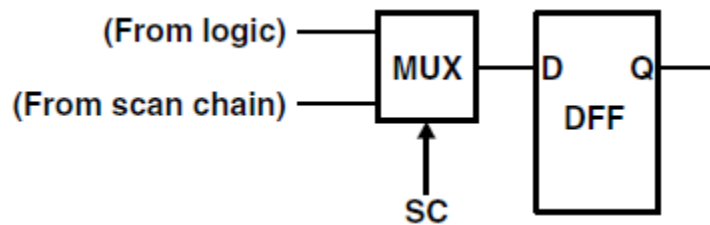
Γενικά, ένας *σχεδιασμός για διάγνωση* (design-for-diagnosis – DFD) αυξάνει το μέγεθος ενός Flip-Flop σάρωσης, όπως φαίνεται στο παράδειγμα του Σχήματος 4.1 [6]. Μια πύλη XOR είναι τοποθετημένη στην είσοδο και ελέγχεται από το σήμα Invert. Αυτός ο τύπος Flip-Flop έχει τρεις τρόπους λειτουργίας: (1) *κανονική λειτουργία* (normal operation), (2) *λειτουργία ολίσθησης* (scan-shifting operation) και (3) *λειτουργία αντιστροφής* (inversion operation). Κατά τη φάση της λειτουργίας αντιστροφής, όλα τα σχετικά Flip-Flop αντιστρέφουν τις τιμές τους ταυτόχρονα, πυροδοτούμενα από ένα καθολικό σήμα Invert το οποίο συνδέεται σε κάθε κελί σάρωσης.

Με την επιπρόσθετη υποστηρικτική κυκλωμάτωση, η διαδικασία διαγνωστικού ελέγχου που χρησιμοποιεί έναν τροποποιημένο γρήγορο έλεγχο μπορεί να εκτελείται ως εξής:

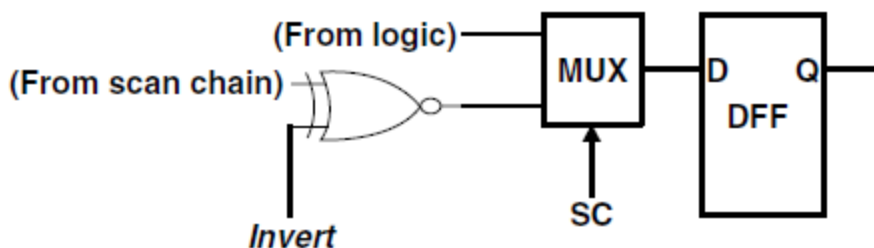
1. Προετοίμασε ένα γρήγορο διάνυσμα (flush pattern) (π.χ. διάνυσμα όλο άσσω)
2. Ολίσθησε το διάνυσμα μέσα στην αλυσίδα σάρωσης. Εάν υπάρχουν n Flip-Flops στην αλυσίδα, χρειάζεται να εφαρμοστούν n ολισθήσεις.
3. Αντέστρεψε την αλυσίδα σάρωσης θέτοντας το σήμα Invert σε λογικό ένα.
4. Σάρωσε την εικόνα προς την έξοδο της αλυσίδας σάρωσης. Έλεγε την παρατηρούμενη εικόνα για να διαπιστωθεί αν υπάρχει Flip-Flop με σφάλμα μόνιμης τιμής στο 0 μέσα στην αλυσίδα σάρωσης.

5. Επανάλαβε τα βήματα 1 έως 4 εισάγοντας το διάνυσμα των μηδενικών για να παρατηρηθεί εάν υπάρχει Flip-Flop με σφάλμα μόνιμης τιμής στον άσσο.

Το ακόλουθο παράδειγμα επισημαίνει το πώς αυτή η διαδικασία μπορεί να εντοπίσει επιτυχώς ένα σφάλμα μόνιμης τιμής.



(α) ένα κανονικό Flip Flop σάρωσης



(β) ένα τροποποιημένο για διάγνωση Flip Flop σάρωσης

Σχήμα 4.1 Προσαύξηση του Flip Flop για διάγνωση

Ας θεωρήσουμε ότι υπάρχει ένα σφάλμα μόνιμης τιμής στο 0 στο 5ο Flip-Flop μιας αλυσίδας σάρωσης μετρώντας από την πλευρά της εισόδου σάρωσης και ότι το διάνυσμα διάγνωσης που θα εισαχθεί στην αλυσίδα αποτελείται από άσσους. Η θέση του σφάλματος διαιρεί την αλυσίδα σάρωσης σε δυο μέρη. Το ένα τμήμα είναι από το σημείο εισόδου μέχρι το σφάλμα και το άλλο από το σφάλμα μέχρι το σημείο εξόδου. Αφού πραγματοποιηθεί η ολίσθηση του διανύσματος ελέγχου, η εικόνα του στιγμιότυπου στο ελαττωματικό κύκλωμα θα είναι 1111000000000000. Αυτό συμβαίνει γιατί το τμήμα από το σφάλμα μέχρι το σημείο εξόδου έχει αλλοιωθεί από το σφάλμα μόνιμης τιμής στο 0, ενώ το τμήμα από το σημείο εισόδου μέχρι το σφάλμα δεν έχει επηρεαστεί. Πριν πραγματοποιήσουμε την ολίσθηση των δεδομένων προς τα έξω, αντιστρέφουμε αυτή την εικόνα του στιγμιότυπου σε 0000011111111111. Έπειτα, το ολισθαίνουμε προς τα έξω και λαμβάνουμε την

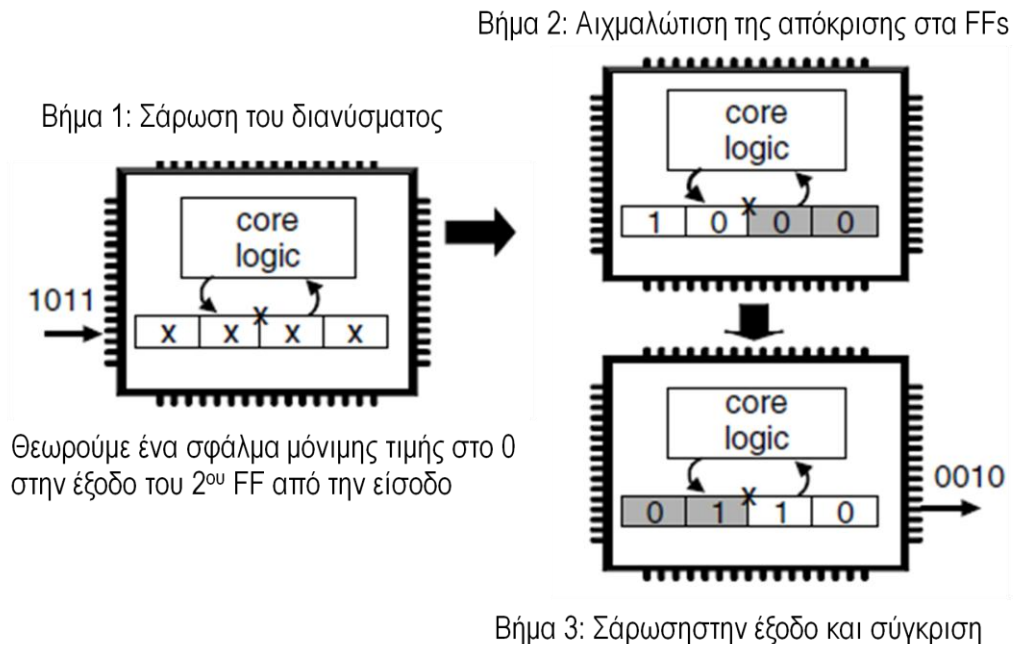
παρατηρούμενη εικόνα 0000011111111111. Η τοποθεσία του σφάλματος εντοπίζεται στο τελευταίο μηδενικό πριν τους άσσους.

Πρόσθετες τεχνικές βασισμένες στο υλικό που έχουν προταθεί στη βιβλιογραφία παρουσιάζονται στις εργασίες [18, 23] όπου χρησιμοποιείται επιπρόσθετη κυκλωμάτωση που επιτρέπει τις λειτουργίες *set* και *reset* σε κάθε κυψέλη σάρωσης και παρέχει διαγνωστικές ικανότητες για σφάλματα μόνιμης τιμής εισάγοντας μέσα στην αλυσίδα σάρωσης κατάλληλες τιμές. Μια διαφορετική αρχιτεκτονική που έχει προταθεί είναι αυτή της *ελικοειδούς σάρωσης* [31] η οποία υποστηρίζει τη διάγνωση σε αλυσίδες σάρωσης σχηματίζοντας δυο εικονικά μονοπάτια στην αλυσίδα. Το ένα μονοπάτι αποτελείται από τις κυψέλες σάρωσης μονού αριθμού, ενώ το άλλο από τις κυψέλες σάρωσης ζυγού αριθμού.

4.2.2. Αλγοριθμικές μέθοδοι

Αντίθετα με την προηγούμενη μέθοδο που βασίζεται στο υλικό, η μέθοδος αυτή βασίζεται στο λογισμικό χωρίς την ανάγκη προσθήκης επιπλέον κυκλωμάτωσης [20]-[21]. Όπως σημειώθηκε προηγούμενα, ο γρήγορος έλεγχος, παρόλο που είναι αναποτελεσματικός για τον εντοπισμό της θέσης των σφαλμάτων, μπορεί να χρησιμοποιηθεί πρώτα για την κατηγοριοποίηση του τύπου των σφαλμάτων. Μόλις γίνει γνωστός ο τύπος των σφαλμάτων, η διαδικασία εισαγωγής σφάλματος που θα ακολουθήσει θα μπορεί να είναι πιο ρεαλιστική και άρα να οδηγήσει σε ένα πιο ακριβή αποτέλεσμα. Οι τεχνικές αυτές βασίζονται στη μέθοδο εισαγωγή-και-εκτίμηση (*inject-and-evaluate*) και σχετικό παράδειγμα δίδεται ακολούθως.

Στο Σχήμα 4.2 παρουσιάζεται η τεχνική σάρωση-σύλληψη-σάρωση [6]. Θεωρούμε ότι υπάρχει ένα σφάλμα μόνιμης τιμής στο 0 στην έξοδο του δεύτερου Flip-Flop. Αφού έχουμε ολισθήσει μέσα στην αλυσίδα την ακολουθία από bits 1011, η εικόνα του στιγμιότυπου γίνεται 1000, δηλαδή, τα δυο κοντινότερα στον ακροδέκτη εξόδου bits έχουν αλλοιωθεί. Έπειτα, ένα ρολόι συστήματος εφαρμόζεται για να συλλάβει τις τιμές της επόμενης κατάστασης στα Flip-Flop, δημιουργώντας έτσι το νέο στιγμιότυπο 0110. Τέλος, αυτό το νέο στιγμιότυπο ολισθαίνει προς τα έξω και έτσι έχουμε την παρατηρούμενη εικόνα 0010.



Σχήμα 4.2 Η διαδικασία ελέγχου σάρωση-σύλληψη-σάρωση

Είναι εμφανές από την παραπάνω διαδικασία ότι η αλλαγή στην παρατηρούμενη εικόνα είναι αρκετά σημαντική. Αυτό σημαίνει πως αυτό που παρατηρήθηκε στον ακροδέκτη εξόδου της σάρωσης θα μπορούσε να είναι αρκετά διαφορετικό από αυτό που θα αναμενόταν από ένα απαλλαγμένο από σφάλματα ολοκληρωμένο κύκλωμα. Όμως, παρόλα αυτά, η προηγούμενη διαδικασία σάρωσης-σύλληψης-σάρωσης αντιστοιχεί ένα διάνυσμα ελέγχου (ως μια ακολουθία από bits) σε ένα διάνυσμα εξόδου (όπως η παρατηρούμενη εικόνα). Στηριζόμενοι σε αυτή τη σχέση αντιστοιχίας, μπορούμε να δοκιμάσουμε να εισάγουμε ένα σφάλμα στην αλυσίδα σάρωσης για να δούμε ποιο διάνυσμα μπορεί να *αναπαράγει* πιστά το σύνδρομο που παρατηρήσαμε.

Πιο αναλυτικά, η διαδικασία σάρωσης-σύλληψης-σάρωσης για διάγνωση σε αλυσίδες σάρωσης έχει ως ακολούθως:

1. Εκτέλεσε ένα γρήγορο έλεγχο για να μαντέψεις τον τύπο των σφαλμάτων.
2. Διάλεξε ένα διάνυσμα ελέγχου ως μια ακολουθία από bits. Προσομοίωσε τη διαδικασία σάρωσης-σύλληψης-σάρωσης στο κύκλωμα υπό διάγνωση για να πάρεις την (παρατηρούμενη) απαλλαγμένη από σφάλματα εικόνα.

3. Διάλεξε ένα πιθανό υποψήφιο σφάλμα. Εισήγαγε το σφάλμα στην αλυσίδα σάρωσης.
4. Προσομοίωσε τη διαδικασία σάρωσης-σύλληψης-σάρωσης στο κύκλωμα υπό διάγνωση και πάρε την (παρατηρούμενη) εικόνα αποτυχίας.
5. Σύγκρινε την εικόνα αποτυχίας με την απαλλαγμένη από σφάλματα εικόνα. Συγκέντρωσε το σκορ του ταιριάσματος για κάθε υποψήφιο σφάλμα.
6. Πήγαινε πίσω στο βήμα 3 αν υπάρχουν και άλλα υποψήφια σφάλματα.
7. Πήγαινε πίσω στο βήμα 2 αν υπάρχουν και άλλα διανύσματα για σάρωση.
8. Κατάταξε τις υποψήφιες περιπτώσεις με βάση το σκορ ταιριάσματος που έχουν. Όσο υψηλότερο το σκορ, τόσο υψηλότερη η κατάταξη.

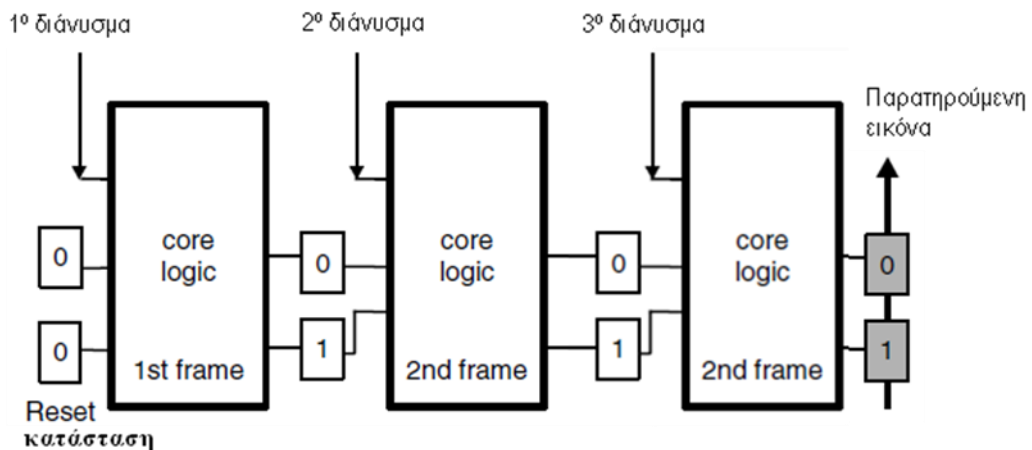
Γενικά, η αποτελεσματικότητα αυτού του παραδείγματος είναι κάπως περιορισμένη λόγω ορισμένων αιτιών. Αρχικά, δεν είναι εύκολο να βρεθεί ένα καθολικό μοντέλο εισαγωγής για να αναπαριστά το λανθασμένο αποτέλεσμα ενός σφάλματος σε μια αλυσίδα σάρωσης. Αυτό συμβαίνει γιατί για παράδειγμα, ένα σφάλμα μόνιμης τιμής και ένα βραχυκύκλωμα μπορούν να συμπεριφερθούν εντελώς διαφορετικά. Η μοντελοποίηση μάλιστα του λανθασμένου αποτελέσματος ενός βραχυκυκλώματος στη διαδικασία σάρωσης-σύλληψης-σάρωσης είναι μια ακόμα πιο μεγάλη πρόκληση. Επιπρόσθετα, μια περίοδος ελέγχου χρειάζεται πολλούς κύκλους ρολογιού για να ολοκληρωθεί. Δεν είναι εύκολο να γίνει ξεκάθαρο σε ποιο κύκλο του ρολογιού όντως επιδρά το βραχυκύκλωμα. Επίσης, η αλλοίωση είναι τόσο σημαντική όπου πολλά σφάλματα θα μπορούσαν να έχουν παρόμοια αποτελέσματα στην τελική παρατηρούμενη εικόνα. Ως αποτέλεσμα, η διαφοροποίηση μεταξύ των σφαλμάτων μπορεί να μην είναι τόσο αισθητή.

4.2.3. Μέθοδοι βασισμένες στο προφίλ σήματος

Η μέθοδος που βασίζεται στο προφίλ σήματος θέτει το ελαττωματικό κύκλωμα στην κανονική κατάσταση λειτουργίας και το τροφοδοτεί με επιλεγμένες *ακολουθίες διαγνωστικού ελέγχου*, αντί της χρήσης διανυσμάτων σάρωσης. Έτσι, το αποτέλεσμα που προκαλεί ένα σφάλμα μπορεί να αντικατοπτριστεί στην παρατηρούμενη

απόκριση με έναν πιο συστηματικό τρόπο. Μετά από αυτό, τεχνικές επεξεργασίας σήματος όπως το *φιλτράρισμα (filtering)* και ο *εντοπισμός ακμής (edge detection)* μπορούν να εφαρμοστούν για να αποκαλύψουν την θέση των ελαττωματικών Flip-Flop. Ολόκληρη η ροή αποτελείται από δυο κύρια μέρη: (1) την ακολουθία διαγνωστικού ελέγχου και (2) την επακόλουθη ανάλυση των παρατηρούμενων συνδρόμων [29], [36].

Η *ακολουθία διαγνωστικού ελέγχου* σε αυτή τη μέθοδο είναι για την ακρίβεια η λειτουργική ακολουθία που χρησιμοποιείται κατά την προσομοίωση επαλήθευσης του σχεδιασμού (simulation testbench). Θα μπορούσε να ξεκινά από μια δοθείσα κατάσταση αρχικοποίησης (π.χ. reset) ή μια άγνωστη κατάσταση. Ο πρωταρχικός στόχος για μια τέτοια ακολουθία είναι να οδηγήσει το ελαττωματικό ολοκληρωμένο μέσα από μια όσο το δυνατόν πιο τυχαία ακολουθία καταστάσεων. Η τυχαιότητα υπολογίζεται από τη συχνότητα της λογικής τιμής '1' στα Flip-Flop, όπως επισημαίνεται και στο Σχήμα 4.3 που ακολουθεί.



Πρώτο Flip Flop: {0, 0, 0, 0} → signal-1 πιθανότητα 0
 Δεύτερο Flip Flop: {0, 1, 0, 1} → signal-1 πιθανότητα 0,5

Σχήμα 4.3 Εικόνα των συχνοτήτων σήματος στα Flip-Flop

Επιλογή ακολουθίας διαγνωστικού ελέγχου:

Στο παράδειγμα αυτό, μια ακολουθία τριών διανυσμάτων εφαρμόζεται στο κύκλωμα υπό διάγνωση. Σε αυτό το μοντέλο παρουσιάζεται η τιμή του κάθε Flip-Flop. Για παράδειγμα από το πρώτο Flip-Flop διέρχεται η ακολουθία {0 → 0 → 0 → 0} σε

τέσσερεις κύκλους, ενώ από το δεύτερο Flip-Flop η ακολουθία $\{0 \rightarrow 1 \rightarrow 0 \rightarrow 1\}$. Μετρώντας τις εμφανίσεις του λογικού '1', μπορούν να υπολογιστούν οι πιθανότητες των λογικών '1' στο πέρασμα του χρόνου ως 0.0 και 0.5 αντίστοιχα. Με άλλα λόγια, το δεύτερο Flip-Flop έχει τυχαιοποιηθεί. Παρόλα αυτά η τυχαιότητα του πρώτου δεν είναι επαρκής. Ακολουθίες όπως αυτές θα επιλεγθούν μια προς μια έως ότου κάθε Flip-Flop έχει μια ικανοποιητική τυχαία τιμή.

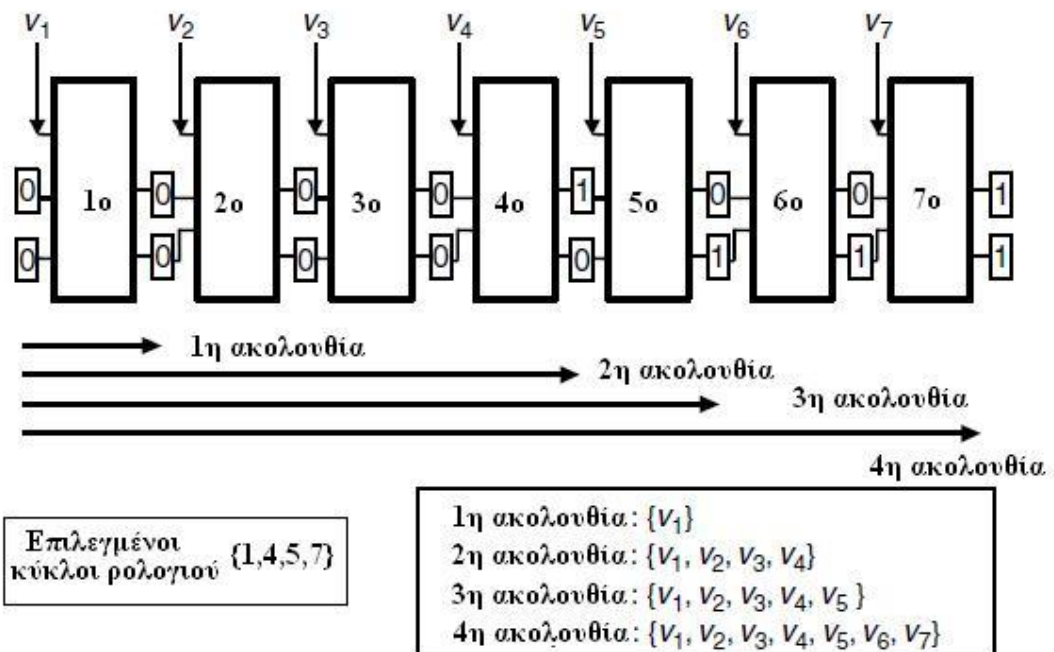
Εφαρμογή ελέγχου εκτέλεση-και-σάρωση

Αντίθετα με την παραδοσιακή διαδικασία ελέγχου σάρωση-σύλληψη-σάρωση, αυτή η μέθοδος υιοθετεί μια διαδικασία η οποία αναφέρεται ως εκτέλεση-και-σάρωση [6], εννοώντας ότι η διαδικασία συμπεριλαμβάνει την εκτέλεση ενός αριθμού λειτουργικών ακολουθιών ακολουθούμενες από έναν αριθμό λειτουργιών για την σάρωση προς την έξοδο. Στο τέλος κάθε εφαρμογής ακολουθίας ελέγχου, μόνο το τελικό στιγμιότυπο της αλυσίδας σάρωσης ολισθαίνει προς τα έξω και καταγράφεται ως παρατηρούμενη εικόνα. Σε αυτή τη μεθοδολογία, ένας μεγάλος αριθμός ακολουθιών ελέγχου (πχ. 100) απαιτούνται για να επιτευχθούν ακριβή διαγνωστικά αποτελέσματα.

Ας θεωρήσουμε ότι παρέχεται από τον σχεδιαστή μια μακρά λειτουργική ακολουθία. Κατά τη διάρκεια του σχεδιασμού, αυτή η ακολουθία θεωρείται ότι έχει προηγουμένως προσομοιωθεί. Έτσι, οι αποκρινόμενες τιμές των Flip-Flop σε αυτή την ακολουθία σε κάθε κύκλο ρολογιού είναι διαθέσιμες αυτόματα με τη μορφή ενός ειδικού αρχείου όταν εκτελείται η διάγνωση στην αλυσίδα σάρωσης.

Η επιλογή της ακολουθίας ελέγχου ξεκινά επιλέγοντας αρχικά έναν αριθμό κύκλων ρολογιού, για παράδειγμα $\{1, 4, 5, 7\}$, στην προσπάθεια να δοθούν όσο πιο τυχαία γίνεται τιμές σε κάθε Flip-Flop σε αυτούς τους επιλεγμένους κύκλους ρολογιού. Με άλλα λόγια, η συχνότητα του λογικού '1' σε κάθε Flip-Flop σε αυτούς τους κύκλους ρολογιού να είναι όσο το δυνατόν πιο κοντά στην τιμή 0.5. Μόλις επιτευχθεί αυτό, μπορούμε να παράγουμε τις αντίστοιχες ακολουθίες ελέγχου. Για κάθε επιλεγμένο κύκλο ρολογιού j , παίρνουμε απλά το τμήμα της λειτουργικής ακολουθίας από την αρχή μέχρι τον j κύκλο ρολογιού για να αποτελέσει την σχετική ακολουθία, για παράδειγμα (V_1, V_2, \dots, V_j) . Όπως παρουσιάζεται στο Σχήμα 4.4 μια ακολουθία ελέγχου παράγεται για κάθε επιλεγμένο κύκλο ρολογιού από τους $\{1, 4, 5, 7\}$. Κάθε

μια από αυτές ξεκινάει από μια γνωστή αρχική κατάσταση ή μια άγνωστη κατάσταση. Το τελικό στιγμιότυπο στα Flip-Flop σε απόκριση της καθεμιάς ακολουθίας ελέγχου θα σαρωθεί μετά προς την έξοδο της αλυσίδας για την επακόλουθη ανάλυση. Σε αυτή την περίπτωση, οι εικόνες των στιγμιότυπων προς σάρωση είναι $\{(q_1, q_2) \mid (0,0), (1,0), (0,1), (1,1)\}$. Οι τιμές των q_1 και q_2 εναλλάσσονται στο χρόνο μεταξύ των τιμών 0 και 1. Κατά συνέπεια, σε ένα βαθμό ο στόχος της τυχαιότητας επιτυγχάνεται.



Σχήμα 4.4 Παράδειγμα επιλογής ακολουθίας ελέγχου

Ανάλυση βασισμένη στο προφίλ

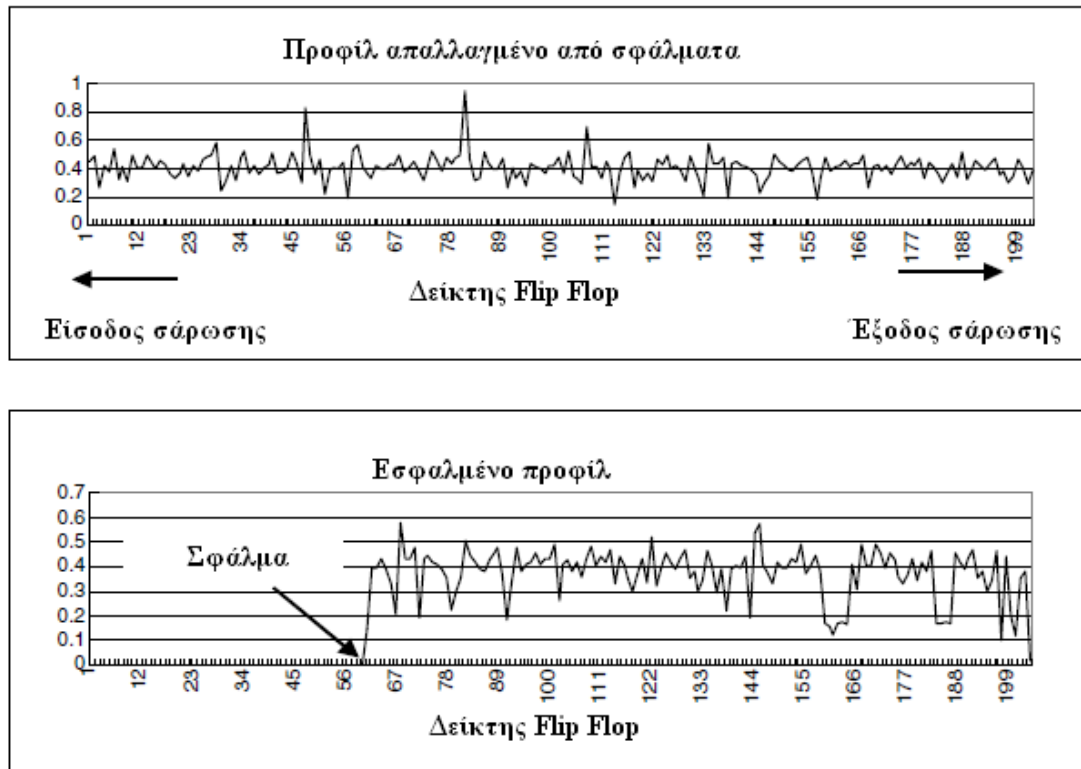
Σε αυτή την υποενότητα αναλύεται η επεξεργασία σήματος στις παρατηρούμενες εικόνες για τον εντοπισμό του ελαττωματικού Flip-Flop. Η συνοπτική διαδικασία δίνεται στο Σχήμα 4.5:

- **Βήμα 1.** Δημιούργησε το προφίλ της συχνότητας του λογικού '1' του κάθε bit στα Flip-Flop από τις απαλλαγμένες από σφάλματα εικόνες. Το αποτέλεσμα είναι ένα *προφίλ απαλλαγμένο από σφάλματα*, χαρακτηριζόμενο ως *καλό(i)*, όπου i είναι ο δείκτης του Flip-Flop.

- **Βήμα 2.** Δημιούργησε το προφίλ της συχνότητας του λογικού '1' για κάθε bit των Flip-Flop από το σύνολο των εσφαλμένων παρατηρούμενων εικόνων. Το αποτέλεσμα είναι ένα *προφίλ αποτυχίας (failing profile)*, χαρακτηριζόμενο ως *κακό(i)*.
- **Βήμα 3.** Υπολόγισε το *προφίλ διαφοράς (difference profile)* ανάμεσα στις εικόνες απαλλαγμένες από σφάλματα και τις εσφαλμένες εικόνες. Για κάθε Flip-Flop q_i , ορίζουμε ως *συχνότητα διαφοράς* τη διαφορά των δύο προηγούμενων συχνοτήτων. Από τη στιγμή που έχει βρεθεί η συχνότητα διαφοράς για κάθε Flip-Flop, μπορούμε να βρούμε το προφίλ ολόκληρης της αλυσίδας σάρωσης ώστε να αναλυθεί η γενική τάση που εμφανίζει και με βάση αυτή να καταστεί εφικτός ο εντοπισμός της θέσης του σφάλματος.
- **Βήμα 4.** Πραγματοποίησε *φιλτράρισμα* στο προφίλ διαφοράς ώστε να εξαλειφθούν τυχόν ακραίες διαφορές.
- **Βήμα 5.** Εφάρμοσε τη διαδικασία *εντοπισμού άκρων* για τη δημιουργία ενός *προφίλ υποψίας (suspicion profile)*. Σε αυτό το προφίλ, τα Flip-Flop με υψηλότερη τιμή υποψίας θεωρούνται πιο πιθανά να είναι η θέση του σφάλματος.

Στο Σχήμα 4.5 παρουσιάζεται το απαλλαγμένο από σφάλματα προφίλ και το προφίλ αποτυχίας ενός πραγματικού κυκλώματος. Αν το σφάλμα προς διάγνωση είναι ένα σφάλμα μόνιμης τιμής, είναι πιθανό να υπάρχει μια περιοχή πιο κοντά στο τμήμα εισόδου της σάρωσης στο εσφαλμένο προφίλ, με όλο μηδενικά ή όλο άσσους. Το όριο της περιοχής με όλο μηδενικά που φαίνεται στο Σχήμα 4.5 είναι ακριβώς στην περιοχή του ελαττωματικού Flip-Flop.

Ένα σφάλμα μόνιμης τιμής μπορεί εύκολα να εντοπιστεί στο προφίλ αποτυχίας. Παρόλα αυτά απαιτείται πιο περίπλοκη ανάλυση όπως *φιλτράρισμα* και *εντοπισμός άκρων* στην περίπτωση βραχυκυκλωμάτων ή σφαλμάτων χρονισμού (πχ. slow-to-rise ή slow-to-fall). Το *φιλτράρισμα* χρησιμοποιείται κυρίως για να εξομαλυνθεί το *προφίλ διαφοράς* με κατάλληλο τρόπο ώστε να απαληφθούν ακραίες διαφορές.



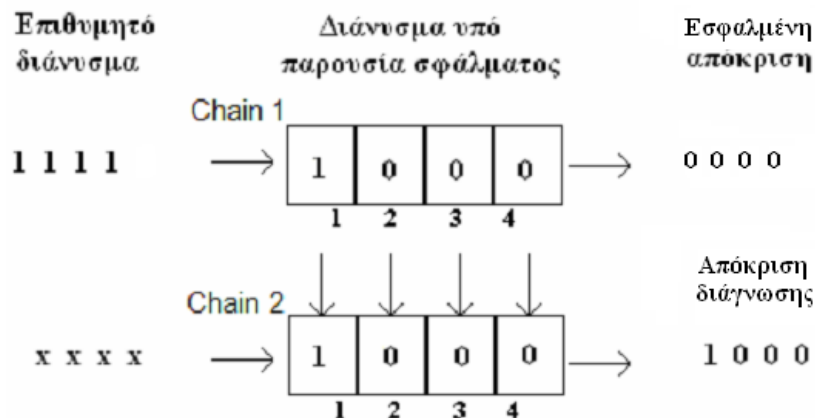
Σχήμα 4.5 Εσφαλμένο προφίλ υπό την παρουσία σφάλματος μόνιμης τιμής

Η διάγνωση σφαλμάτων στα Flip-Flop μιας αλυσίδας σάρωσης είναι μερικές φορές δύσκολη εξ αιτίας δυο κυρίων παραγόντων. Πρώτον, η παρατήρηση περιορίζεται στους ακροδέκτες εξόδου της σάρωσης και μόνον. Δεύτερον, το αποτέλεσμα του σφάλματος μπορεί να είναι καθολικό και να επηρεάζει ολόκληρες παρατηρούμενες εικόνες κατά τη διάρκεια της λειτουργίας ολίσθησης σε μια αλυσίδα σάρωσης. Οι τρεις κύριες μέθοδοι που χρησιμοποιούνται είναι αυτές που παρουσιάστηκαν σε αυτή την ενότητα, αλλά γενικά δεν είναι τόσο «ώριμες» όσο αυτές που χρησιμοποιούνται για τη συνδυαστική λογική. Αυτός είναι και ο λόγος που αναδύονται συνεχώς νέες τεχνικές.

Στη συνέχεια θα γίνει μια πιο εκτεταμένη ανασκόπηση κυρίως τεχνικών διάγνωσης υποβοηθούμενων από το υλικό, οι οποίες έχουν προταθεί με στόχο τον εντοπισμό και τη διάγνωση σφαλμάτων σε αλυσίδες σάρωσης.

4.3. Τεχνικές διάγνωσης σφαλμάτων μόνιμης τιμής σε αλυσίδες σάρωσης

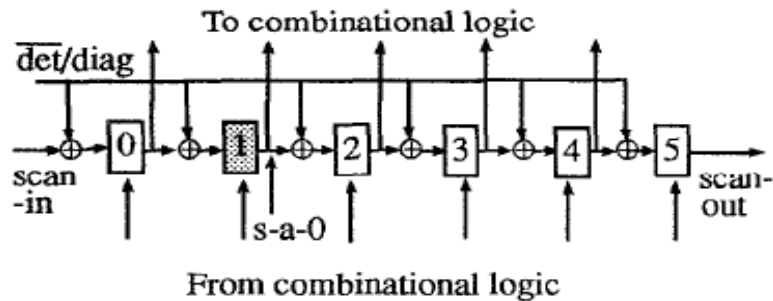
Οι Schafer, Policastri και McNulty [16] προτείνανε, για κάθε αλυσίδα σάρωσης, η έξοδος κάθε Flip-Flop να εισάγεται και σε μια άλλη αλυσίδα σάρωσης έτσι ώστε η τιμή της να μπορεί να παρατηρηθεί στη δεύτερη όταν περνάμε σε λειτουργία διάγνωσης. Για παράδειγμα, στο Σχήμα 4.6, ας υποθέσουμε ότι υπάρχει ένα stuck-at-0 σφάλμα στην έξοδο του δεύτερου Flip-Flop στην πρώτη αλυσίδα (1) και ότι η πρώτη αλυσίδα έχει τέσσερα Flip-Flop. Αφού ολισθήσουμε τις τιμές 1111, η αλυσίδα 1 θα πρέπει να έχει τις τιμές 1000. Έπειτα το κύκλωμα μεταβαίνει σε λειτουργία διάγνωσης και τα δεδομένα της αλυσίδας 1 περνάνε στην αλυσίδα 2. Θεωρώντας ότι αυτή η αλυσίδα δεν περιέχει σφάλματα, οι τιμές 1000 παρατηρούνται στην έξοδό της και συμπεραίνουμε ότι το ελάττωμα πρέπει να είναι στο 2^ο Flip-Flop της αλυσίδας 1.



Σχήμα 4.6 Τεχνική με 2 αλυσίδες σάρωσης

Στην προσπάθεια αντιμετώπισης του προβλήματος της διάγνωσης των αλυσίδων σάρωσης, οι S. Edirisooriya και G. Edirisooriya [17] εισάγουν XOR πύλες μεταξύ των κυψελίδων σάρωσης για την ενίσχυση της διαγνωστικής ικανότητας. Στην περίπτωση πολλαπλών σφαλμάτων, η προτεινόμενη τεχνική αναγνωρίζει πάντα το σφάλμα που είναι κοντύτερα στην έξοδο σάρωσης. Η μέθοδος χαρακτηρίζεται από το trade-off μεταξύ του προστιθέμενου αριθμού XOR πυλών (κόστος σε υλικό) και της διαγνωστικής απόδοσης. Επιπρόσθετα οι ίδιοι συγγραφείς προτείνανε μια μέθοδο διάγνωσης σφαλμάτων που βασίζεται σε λεξικό, χρησιμοποιώντας την τοπολογία

αλυσίδας σάρωσης [22]. Δημιουργούν ένα λεξικό σφαλμάτων για κάθε σφάλμα στις κυψέλες σάρωσης και αναλύουν τις αποκρίσεις με XOR πύλες κατά μήκος της αλυσίδας σάρωσης για να αναγνωρίσουν την προβληματική κυψέλη. Η τεχνική αυτή παρουσιάζεται σχηματικά παρακάτω, στο Σχήμα 4.7.

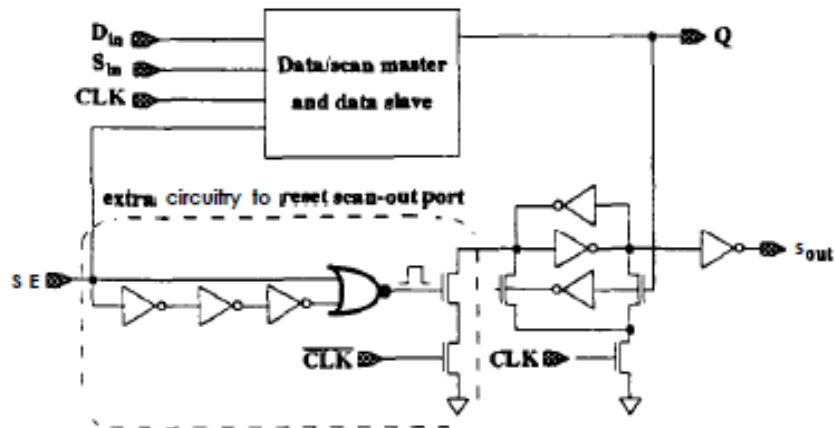


Σχήμα 4.7 Τεχνική με παρεμβολή XOR πυλών

Όπως φαίνεται στο Σχήμα 4.7, μια πύλη XOR δυο εισόδων προστίθεται στην είσοδο ορισμένων ή όλων των κυψελών σάρωσης. Η μια είσοδος της XOR πύλης οδηγείται απευθείας από την έξοδο της προηγούμενης κυψέλης. Οι υπόλοιπες εισόδους όλων των XOR πυλών ενώνονται σε μια κοινή γραμμή ώστε οι εισοδοί των κυψελών να μπορούν να ελέγχονται με μια γραμμή. Μπορούν λοιπόν τα δεδομένα όλων των κυψελών να αρχικοποιηθούν σε μια αρχική κατάσταση, στη συνέχεια να ολισθήσει στην αλυσίδα σάρωσης ένα διάνυσμα και συγκρίνοντας την παρατηρούμενη εικόνα με τα αναμενόμενα δεδομένα να προσδιοριστεί η ελαττωματική περιοχή.

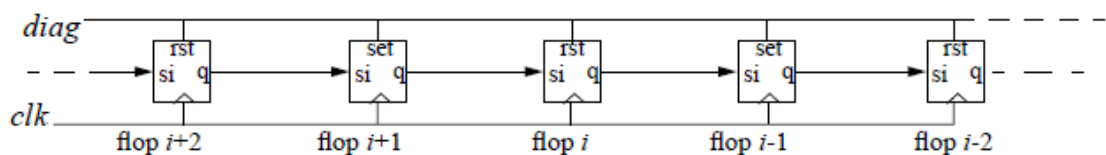
Οι Narayanan και Das [18, 23] προτείνανε την προσθήκη απλής κυκλωμάτωσης στα κελιά σάρωσης ώστε να επιτρέψουν στην έξοδό τους να τίθεται ασύγχρονα είτε σε λογικό 1 “set” είτε σε λογικό 0 “reset”. Οι συγγραφείς παρουσίασαν μια στρατηγική βασισμένη στη δυνατότητα set/reset η οποία λαμβάνει υπόψη τις πιθανότητες εμφάνισης ελαττωμάτων αλλά και την ελεγχσιμότητα και παρατηρησιμότητα των Flip-Flop σε μια αλυσίδα σάρωσης, όπως φαίνεται στο Σχήμα 4.8. Παρουσίασαν ακόμα έναν αλγόριθμο για την προαιρετική τροποποίηση ενός υποσυνόλου των Flip-Flop για να μεγιστοποιηθεί η διαγνωστική απόδοση. Μια λύση είναι, κάθε γειτονικό ζεύγος από Flip-Flop να αποτελείται από ένα Flip-Flop του οποίου η έξοδος να μπορεί να πάρει εκ νέου και ασύγχρονα την τιμή 0, και ένα Flip-Flop του οποίου η

έξοδος να μπορεί να τεθεί εκ νέου και ασύγχρονα στην τιμή 1. Έτσι, ο εντοπισμός κάθε stuck-at σφάλματος μπορεί να περιοριστεί σε ένα ζεύγος από Flip-Flop.



Σχήμα 4.8 Τεχνική με προσθήκη κυκλωμάτωσης set-reset

Ο Wu [19] πρότεινε ένα ειδικό κύκλωμα για την εφαρμογή των λειτουργιών flip, set και reset στις κυψέλες σάρωσης ώστε να εντοπιστούν οι ελαττωματικές κυψέλες. Αφού ολισθήσουμε μια ακολουθία δεδομένων στην αλυσίδα, το κύκλωμα μπορεί να αντιστρέψει, να θέσει στο 0 ή να θέσει στο 1 την κατάσταση του κάθε Flip-Flop. Η ελαττωματική κυψέλη εντοπίζεται μέσω της παρατήρησης της τιμής απόκρισης. Ο Song πρότεινε μια αμφίδρομη αρχιτεκτονική σάρωσης στην οποία η αλυσίδα σάρωσης πραγματοποιεί τόσο πρόσθια όσο και αντίστροφη σάρωση για την διάγνωση σφαλμάτων (Σχήμα 4.9) [24].



Σχήμα 4.9 Τεχνική με προσθήκη δυνατότητας flip-set-reset στα Flip-Flop

Οι Motika, Nigh και Tran [25] χρησιμοποιούν έναν ενσωματωμένο ελεγκτή για τον εντοπισμό σφαλμάτων. Κάθε αλυσίδα χωρίζεται σε πολλαπλές υποαλυσίδες με χρήση πολυπλεκτών. Ο ελεγκτής ελέγχει τις εισόδους και εξόδους κάθε αλυσίδας ανεξάρτητα και επιτρέπει σε μια μόνο αλυσίδα κάθε φορά να οδηγήσει τον χρησιμοποιούμενο καταχωρητή υπογραφής πολλαπλής εισόδου (MISR). Παρατηρώντας την υπογραφή του MISR, μπορεί να εντοπιστεί η ελαττωματική υποαλυσίδα, καθώς οι άλλες αποκρύπτονται, χωρίς όμως να είναι εφικτός ο εντοπισμός του συγκεκριμένου ελαττωματικού Flip-Flop σε αυτήν.

Ο Kundu [27] πρότεινε την χρήση ενός λειτουργικού μονοπατιού, έτσι ώστε τα κελιά σάρωσης να λάβουν συγκεκριμένες τιμές, εξαλείφοντας έτσι την ασάφεια που προκαλείται κατά τη διάρκεια της εισαγωγής δεδομένων για σάρωση σε ελαττωματικές αλυσίδες.

Μια τεχνική που παράγει διαγνωστικά διανύσματα έτσι ώστε να υπάρχει διαφοροποίηση μεταξύ των σφαλμάτων προτάθηκε από τον J. C.-Mo Li [28]. Σε αυτά τα διανύσματα, ενεργοποιείται ένα σφάλμα παραβίασης του χρόνου συγκράτησης σε ένα κελί σάρωσης, εισάγοντας ένα ερέθισμα με μια απλή μετάβαση στην αντίστοιχα αλυσίδα. Όλες οι υπόλοιπες προβληματικές αλυσίδες γεμίζουν με σταθερές τιμές. Οι αλυσίδες που δεν φέρουν κάποιο σφάλμα γεμίζουν με δεδομένα που έχουν παραχθεί ντετερμινιστικά, γεγονός που επιτρέπει τη διάδοση του σφάλματος παραβίασης του χρόνου συγκράτησης μέσα από τη λειτουργική λογική σε ένα κελί σάρωσης που ανήκει σε αλυσίδα χωρίς σφάλματα.

Καθώς, για κάθε κελί σάρωσης όλων των αλυσίδων σάρωσης που περιέχουν σφάλματα χρειάζεται να παραχθεί ένα διάνυσμα, το μέγεθος αυτών των διαγνωστικών διανυσμάτων μπορεί να είναι σημαντικά μεγάλο. Επιπλέον, πολλαπλά σφάλματα παραβίασης του χρόνου συγκράτησης μέσα στην ίδια αλυσίδα περιπλέκουν την ανάλυση, καθώς η παραγωγή διαγνωστικών διανυσμάτων για ένα σφάλμα παραβίασης του χρόνου συγκράτησης πρέπει να μπορεί να λαμβάνει υπόψη και τα υπόλοιπα πιθανά σφάλματα.

Μια ακόμα τεχνική που έχει προταθεί ως λύση για τη διάγνωση σφαλμάτων χρονισμού σε αλυσίδες σάρωσης είναι εκείνη των Huang, Guo, Cheng και Tai [29]. Πρότειναν, έναν προσαρμοστικό αλγόριθμο για εφαρμογή σε τεχνικές με προφίλ

σήματος ο οποίος μπορεί να χρησιμοποιήσει διανύσματα σάρωσης που έχουν δημιουργηθεί από ATPG (automatic test pattern generation) εργαλεία.

Ο αλγόριθμος αυτός περιγράφεται σε πέντε βήματα ως ακολούθως:

1. Χρησιμοποιεί τα διανύσματα σάρωσης των αλυσίδων για να αναγνωρίσει τις ελαττωματικές αλυσίδες και τον τύπο των ελαττωμάτων που αυτές παρουσιάζουν.
2. Για τις τιμές φόρτωσης κάθε διανύματος σάρωσης εφαρμόζεται μια X-μάσκα στα bits εκείνα που χαρακτηρίζονται ως ευαίσθητα. Τα ευαίσθητα bits είναι οι τιμές των κελιών που μπορεί να αλλάξουν κατά τη διάρκεια των ολισθήσεων των δεδομένων στις αλυσίδες σάρωσης. Για διαφορετικά μοντέλα σφαλμάτων, οι ευαίσθητες τιμές είναι επίσης διαφορετικές. Για παράδειγμα, αν θεωρηθεί το διάνυσμα 001110011010 προς φόρτωση σε μια ελαττωματική αλυσίδα σάρωσης. Αν υποθέσουμε ότι στο βήμα 1 αναγνωρίζεται ένα fast-to-rise σφάλμα, τότε όλα τα λογικά '0' που υπάρχουν σε μια μετάβαση «10» θα γίνουν ευαίσθητα bits και η τιμή προς φόρτωση θα μετατραπεί σε 00111X011X1X, όπου το X αντιπροσωπεύει την απροσδιόριστη τιμή ενός bit. Σε ένα άλλο παράδειγμα, αν για την ίδια τιμή φόρτωσης, στο βήμα 1 αναγνωριστεί ένα σφάλμα μόνιμης τιμής στο λογικό 1, όλα τα '0' θα μετατραπούν σε ευαίσθητα bits και οι τιμές φόρτωσης θα μετατραπούν σε XX111XX11X1X.
3. Ακολουθεί προσομοίωση όλων των νέων X-διανυσμάτων και για κάθε κελί i που βρίσκεται σε ελαττωματική αλυσίδα, υπολογίζονται δυο αριθμοί, ο $sen(i)$ και ο $fail(i)$. Ο πρώτος είναι ο αριθμός των διανυσμάτων σάρωσης που συλλαμβάνουν ένα ευαίσθητο bit στο κελί i της ελαττωματικής αλυσίδας, και ο δεύτερος αριθμός είναι οι φορές όπου ο $sen(i)$ απέτυχε.
4. Για κάθε κελί υπολογίζεται μια *πιθανότητα αποτυχίας*.
5. Με βάση αυτή την πιθανότητα γίνεται κατάταξη των κελιών και εντοπισμός της θέσης του προβληματικού κελιού.

Λόγω του ότι ο θόρυβος επηρεάζει σημαντικά τη μοντελοποίηση ορισμένων ελαττωμάτων, ο αλγόριθμος ενσωματώνει ένα ποσοστό θορύβου στα αρχεία

καταγραφής σφαλμάτων ώστε να μπορεί να γίνει πιο ρεαλιστική προσομοίωσή τους. Όπως είναι προφανές, η διαδικασία αυτή επιφέρει ένα επιπρόσθετο κόστος τόσο στο χρόνο που χρειάζεται για τον εντοπισμό του σφάλματος, όσο και στην ίδια την κατασκευή της τεχνικής.

ΚΕΦΑΛΑΙΟ 5. ΠΡΟΤΕΙΝΟΜΕΝΕΣ ΤΕΧΝΙΚΕΣ ΓΙΑ ΤΗ ΔΙΑΓΝΩΣΗ ΣΦΑΛΜΑΤΩΝ ΣΕ ΑΛΥΣΙΔΕΣ ΣΑΡΩΣΗΣ

5.1 Προτεινόμενη τοπολογία

5.2 Υλοποίηση της προτεινόμενης τεχνικής

5.3 Πειραματικά αποτελέσματα

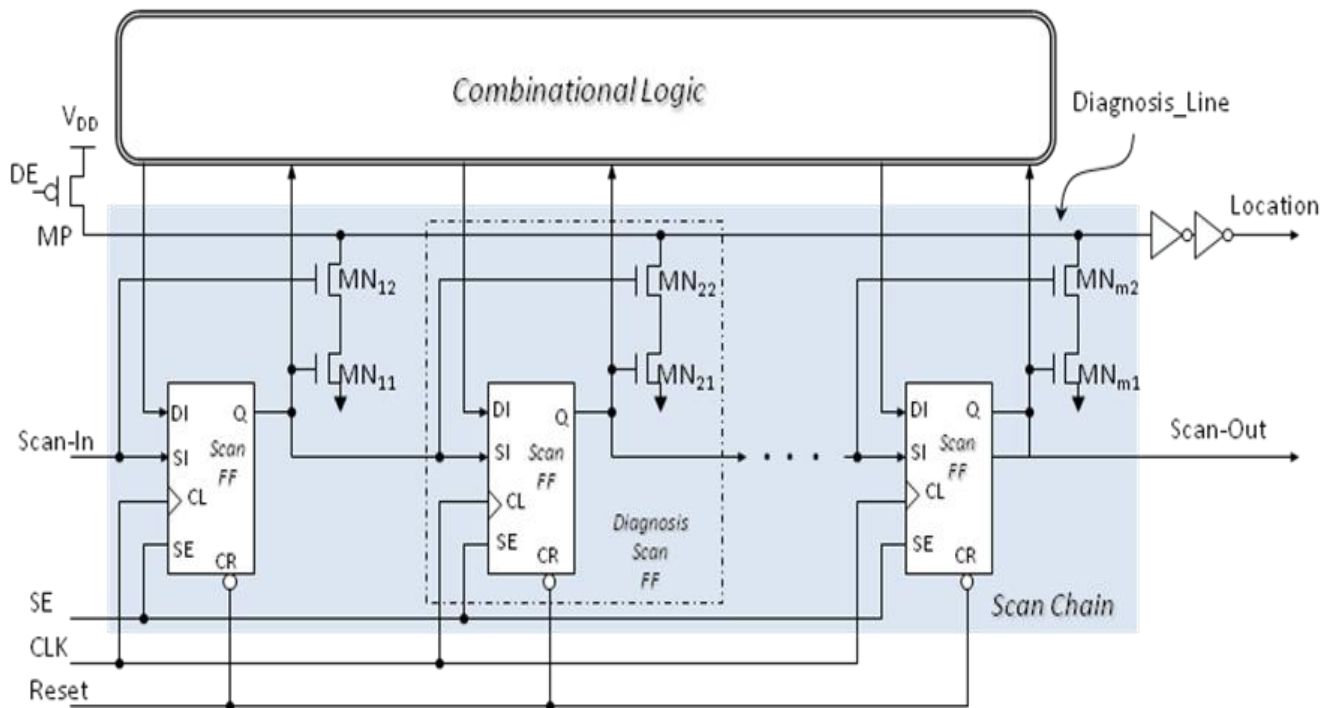
5.4 Υποστηρικτικό σχήμα διάγνωσης

Στο κεφάλαιο αυτό γίνεται αναφορά και ανάλυση της προτεινόμενης τοπολογίας για τη διάγνωση σφαλμάτων σε αλυσίδες σάρωσης και παρουσιάζονται πειραματικά αποτελέσματα με βάση προσομοιώσεις στο περιβάλλον των εργαλείων της CADENCE. Τέλος, προτείνεται ένα υποστηρικτικό σχήμα για τη διάγνωση σφαλμάτων σε αλυσίδες σάρωσης υπό την παρουσία κυκλώματος συμπίεσης των αποκρίσεων στην έξοδο των αλυσίδων σάρωσης.

5.1. Προτεινόμενη τοπολογία

Η τοπολογία που προτείνεται στην παρούσα εργασία, έχει ως στόχο τη διάγνωση σφαλμάτων μόνιμης τιμής ή χρονισμού στα Flip-Flop μιας αλυσίδας σάρωσης, ώστε να γίνει εφικτός ο εντοπισμός των ελαττωματικών Flip-Flop στην αλυσίδα στο μικρότερο δυνατό χρόνο και με το λιγότερο δυνατό κόστος κατασκευής [35].

Στην προτεινόμενη σχεδίαση εκτός της αλυσίδας σάρωσης (όπου τα Flip-Flop συνθέτουν έναν ολισθητή καταχωρητή) γίνεται χρήση δύο πρόσθετων nmos τρανζίστορ. Η χρήση μιας τόσο απλής δομής επιτρέπει την ελαχιστοποίηση της πολυπλοκότητας αλλά και του κόστους κατασκευής. Με την συνδεσμολογία που προτείνεται δημιουργούνται οι συνθήκες όχι μόνο για την ανίχνευση σφαλμάτων στις αλυσίδες σάρωσης, αλλά και για τον εντοπισμό της θέσης στην οποία αυτά παρουσιάζονται. Η διαδικασία διάγνωσης ενεργοποιείται με τη βοήθεια του σήματος SE και εκτελείται σε λειτουργία ελέγχου, αντί της κανονικής λειτουργίας.



Σχήμα 5.1 Προτεινόμενη τοπολογία για διάγνωση σφαλμάτων σε αλυσίδες σάρωσης

Πιο αναλυτικά, όπως παρουσιάζεται στο Σχήμα 5.1, στην αλυσίδα σάρωσης το πρώτο Flip-Flop οδηγείται από την είσοδο Scan-In και το τελευταίο Flip-Flop παρέχει την τελική έξοδο Scan-Out. Με τη χρήση του σήματος SE (Scan Enable) και δίνοντας τις κατάλληλες τιμές, μπορούμε να μεταβούμε σε κανονική λειτουργία ($SE=0$) ή λειτουργία ελέγχου ($SE=1$). Στην πρώτη περίπτωση, τα Flip Flop λειτουργούν ως καταχωρητές των δεδομένων που τους εκχωρεί το συνδυαστικό κύκλωμα, ενώ στη δεύτερη τα Flip Flop λειτουργούν ως ολισθητές καταχωρητές και τα δεδομένα ελέγχου ολισθαίνουν εντός και εκτός της αλυσίδας σάρωσης μέσω των γραμμών

Scan-In και Scan-Out αντίστοιχα. Παρέχονται ακόμα τα σήματα CLK για τη ρύθμιση του ρολογιού του κάθε Flip-Flop, καθώς και το σήμα RESET για τον καθαρισμό των δεδομένων και την αρχικοποίηση των Flip-Flop στο λογικό 0.

Στην τοπολογία αυτή όπως αναφέραμε παραπάνω, για κάθε Flip-Flop έχουν προστεθεί δυο εν σειρά συνδεδεμένα nmos τρανζίστορ MNi. Το μεν πρώτο οδηγείται από την είσοδο του Flip-Flop και το δεύτερο οδηγείται από την έξοδο του ίδιου Flip-Flop. Η υποδοχή του πρώτου τρανζίστορ συνδέεται σε μια κοινή γραμμή διάγνωσης (Diagnosis_Line), ενώ η πηγή του δεύτερου σε σειρά συνδεδεμένου τρανζίστορ, συνδέεται στη γη. Η γραμμή Diagnosis_Line μπορεί να φορτιστεί σε τάση Vdd με τη βοήθεια ενός pmos τρανζίστορ (MP) του οποίου η πύλη οδηγείται από το σήμα DE. Τέλος, η γραμμή Diagnosis_Line οδηγεί δυο σε σειρά συνδεδεμένους αναστροφείς των οποίων η έξοδος παρέχει το σήμα Location.

5.1.1. Κανονική λειτουργία κυκλώματος

Αρχικά εξετάζουμε τη συμπεριφορά του κυκλώματος στην κανονική λειτουργία (normal mode). Σε αυτή τη περίπτωση το σήμα SE είναι σε λογικό 0 και το σήμα DE είναι σε λογικό 1. Συνεπώς τα Flip-Flop της αλυσίδας σάρωσης τροφοδοτούνται από τις εισόδους D, όπως είναι αναμενόμενο, ενώ το τρανζίστορ MP είναι στην αποκοπή. Έτσι, η γραμμή Diagnosis_Line δεν μπορεί να φορτιστεί σε τάση Vdd και σταδιακά αποφορτίζεται σε τάση 0V, λογικό 0, μέσα από τα πρόσθετα Nmos τρανζίστορ, τα οποία ανάλογα με τις τιμές των Flip-Flop περνούν διαδοχικά σε αγωγή ή μη αγωγή κατάσταση. Προφανώς σύμφωνα με την προηγούμενη περιγραφή δεν μπορεί να υπάρχει κάποιο μόνιμα αγωγίμο μονοπάτι ρεύματος από την τροφοδοσία Vdd στη γη, σε ότι αφορά την πρόσθετη κυκλωμάτωση που εισαγάγαμε στο κύκλωμά μας και συνεπώς καμία ουσιαστική αύξηση της στατικής κατανάλωσης δε θα παρατηρηθεί. Για περαιτέρω μείωση των διαρροών τα τρανζίστορ MP και MNi μπορούν να είναι τρανζίστορ υψηλής τάσης κατωφλίου.

5.1.2. Διάγνωση σφαλμάτων μόνιμης τιμής

Στη συνέχεια θα εξετάσουμε τη περίπτωση όπου στην αλυσίδα σάρωσης υπάρχει κάποιο ελαττωματικό Flip-Flop με την έξοδό του να εμφανίζει σφάλμα μόνιμης τιμής

στο λογικό '1' (stuck-at-1). Στόχος μας είναι να εντοπίσουμε το ελαττωματικό Flip-Flop. Αρχικά επιδιώκουμε να θέσουμε τις εξόδους όλων των Flip-Flop στο μηδέν ενεργοποιώντας τη λειτουργία reset (RESET=0). Το σήμα DE είναι μόνιμα σε λογικό ένα. Στη συνέχεια ολισθαίνουμε στην αλυσίδα μηδενικά μέσω της εισόδου Scan-In, θέτοντας την τιμή της μόνιμα στο λογικό μηδέν. Στην περίπτωση αυτή αναμένουμε όλα τα πρόσθετα MNi τρανζίστορ να βρίσκονται σε μη αγώγιμη κατάσταση. Για να προσδιορίσουμε λοιπόν το ελαττωματικό Flip-Flop αρκεί να παρατηρήσουμε την έξοδο Scan-Out. Γνωρίζουμε ότι η αναμενόμενη τιμή της εξόδου Scan-Out της αλυσίδας είναι το λογικό μηδέν στην απαλλαγμένη από σφάλματα περίπτωση και συνεπώς αν η έξοδος εμφανίσει λογικό άσσο, τότε το σφάλμα έχει ανιχνευθεί. Μετρώντας δε τους κύκλους του ρολογιού που πέρασαν μέχρι να λάβουμε τον λογικό άσσο, μπορούμε να εντοπίσουμε (διαγνώσουμε) ποιο Flip-Flop της αλυσίδας είναι το ελαττωματικό.

Συγκεκριμένα, το Flip-Flop αυτό θα απέχει από την έξοδο Scan-Out τόσες θέσεις (τόσα Flip-Flop) όσοι είναι οι κύκλοι μέχρι να εμφανιστεί ο πρώτος άσσος. Ο μέγιστος αριθμός των απαιτούμενων ολισθήσεων για την ολοκλήρωση της διαδικασίας είναι ίσος με τον αριθμό των Flip-Flop της αλυσίδας.

Ακολούθως θα εξετάσουμε την περίπτωση όπου στην αλυσίδα σάρωσης υπάρχει κάποιο ελαττωματικό Flip-Flop με την έξοδό του να εμφανίζει σφάλμα μόνιμης τιμής στο λογικό '0' (stuck-at-0). Αρχικά ενεργοποιούμε το σήμα RESET στο λογικό μηδέν έτσι ώστε όλα τα Flip-Flop να αρχικοποιηθούν στο μηδέν. Έπειτα ενεργοποιούμε το σήμα DE στο λογικό μηδέν ώστε να θέσουμε το pmos τρανζίστορ μόνιμα σε αγώγιμη κατάσταση και η γραμμή Diagnosis_Line να φορτιστεί στο Vdd. Συνεπώς, αρχικά η έξοδος Location θα τεθεί σε λογικό ένα καθώς κανένα ζεύγος από τα πρόσθετα pmos τρανζίστορ δεν μπορεί να είναι σε αγώγιμη κατάσταση. Στη συνέχεια θέτουμε το σήμα SE σε λογικό ένα και ολισθαίνουμε δύο διαδοχικούς λογικούς άσσους στην αλυσίδα μέσω της εισόδου Scan-In. Δηλαδή, στον πρώτο και στον δεύτερο κύκλο του ρολογιού η είσοδος Scan-In είναι σε λογικό ένα και για όλους τους υπόλοιπους κύκλους (ίσους με τον αριθμό των Flip-Flop μείον δύο) είναι λογικό μηδέν.

Στην απαλλαγμένη από σφάλματα περίπτωση η εμφάνιση του πρώτου λογικού άσσου στην έξοδο ενός Flip-Flop και η εμφάνιση του δεύτερου λογικού άσσου στην είσοδο του ίδιου Flip-Flop (έστω το i-οστό) οδηγούν τα αντίστοιχα pmos τρανζίστορ MNi σε

αγώγιμη κατάσταση. Αυτό θα έχει ως αποτέλεσμα η γραμμή `Diagnosis_Line` να αποφορτιστεί σε μια ενδιάμεση στάθμη τάσης μεταξύ `Vdd` και `0V`. Φροντίζοντας η αγωγιμότητα των `npn` τρανζίστορ να είναι κατά πολύ μεγαλύτερη από εκείνη του `pmn` τρανζίστορ `MP` (ρυθμίζοντας τον λόγο `W/L` του `pmn` τρανζίστορ) μπορούμε να θέσουμε την τάση της γραμμής `Diagnosis_Line` σε τιμή μικρότερη του κατωφλίου μετάβασης των αναστροφέων που παρέχουν το τελικό σήμα `Location`. Συνεπώς, στην απαλλαγμένη από σφάλματα περίπτωση, το σήμα `Location` θα μεταβεί με την πρώτη ολίσθηση σε λογικό μηδέν και θα παραμείνει σε αυτή την τιμή μέχρι την ολοκλήρωση της διαδικασίας ολίσθησης των λογικών άσων στην αλυσίδα σάρωσης.

Στην περίπτωση που υπάρχει ένα ελαττωματικό `Flip-Flop` με σφάλμα μόνιμης τιμής στο λογικό μηδέν στην έξοδό του, τότε το σχετικό `npn` τρανζίστορ που οδηγείται από την έξοδο του `Flip-Flop` θα βρεθεί σε μη αγώγιμη κατάσταση με αποτέλεσμα, παρόλο που το `npn` τρανζίστορ που οδηγείται από την είσοδο του `Flip-Flop` θα βρίσκεται σε αγώγιμη κατάσταση λόγω του δεύτερου λογικού άσους που έπεται, συνολικά η διαδρομή αποφόρτισης θα είναι ανενεργή (μη αγώγιμη). Συνεπώς, η γραμμή `Diagnosis_Line` θα επαναφορτιστεί στο `Vdd` μέσω του `pmn` τρανζίστορ `MP` και το σήμα `Location` θα επιστρέψει στο λογικό ένα. Μετρώντας τους κύκλους του ρολογιού που πέρασαν μέχρι να επιστρέψει το σήμα `Location` στο λογικό ένα μπορούμε να εντοπίσουμε (διαγνώσουμε) ποιο `Flip-Flop` της αλυσίδας είναι το ελαττωματικό. Αυτό το `Flip-Flop` απέχει από την είσοδο `Scan-In` τόσες θέσεις (τόσα `Flip-Flop`) όσοι είναι οι κύκλοι του ρολογιού που μετρήσαμε. Και πάλι, ο μέγιστος αριθμός των απαιτούμενων ολισθήσεων για την ολοκλήρωση της διαδικασίας είναι ίσος με τον αριθμό των `Flip-Flop` της αλυσίδας.

5.1.3. Διάγνωση σφαλμάτων χρονισμού

Η επόμενη περίπτωση που εξετάζουμε αφορά τα σφάλματα χρονισμού. Όπως έχουμε ήδη αναφέρει, αυτά αναλύονται σε σφάλματα παραβίασης του χρόνου αποκατάστασης (`slow-to-rise & slow-to-fall`) και του `hold time` (`fast-to-rise & fast-to-fall`) των `Flip-Flop`.

Για τον εντοπισμό ενός σφάλματος χρονισμού, αρχικά ενεργοποιούμε τα σήματα `RESET` και `DE` στο λογικό μηδέν έτσι ώστε όλα τα `Flip-Flop` να αρχικοποιηθούν στο

μηδέν και να τεθεί το pmos τρανζίστορ μόνιμα σε αγώγιμη κατάσταση φορτίζοντας έτσι στο Vdd και τη γραμμή Diagnosis_Line. Έτσι, αρχικά η έξοδος Location θα τεθεί στο λογικό ένα. Στη συνέχεια θέτουμε το σήμα SE σε λογικό ένα και ολισθαίνουμε έναν ή δυο λογικούς άσσους στην αλυσίδα μέσω της εισόδου Scan-In, ανάλογα με το είδος του σφάλματος που θέλουμε να ανιχνεύσουμε όπως θα αναλύσουμε στη συνέχεια.

Ακολούθως, θα εξετάσουμε τη συμπεριφορά του κυκλώματος στην απαλλαγμένη από σφάλματα περίπτωση και με την εφαρμογή ενός άσσου, καθώς στην περίπτωση των δύο άσσων αναφερθήκαμε νωρίτερα. Η εφαρμογή ενός και μόνο λογικού άσσου στην είσοδο και η ολίσθησή του στην έξοδο ενός Flip-Flop δεν είναι ικανή να θέσει σε αγώγιμη κατάσταση και τα δυο nmos τρανζίστορ που αποτελούν την πρόσθετη κυκλωμάτωση του Flip-Flop. Αυτό θα έχει ως αποτέλεσμα η γραμμή Diagnosis_Line να παραμείνει φορτισμένη στο Vdd μέχρι το πέρας όλων των ολισθήσεων στην αλυσίδα. Εκ των πραγμάτων, στην απαλλαγμένη από σφάλματα περίπτωση, το σήμα Location θα τεθεί σε λογικό ένα με την ενεργοποίηση του σήματος DE και θα παραμείνει σε αυτή την τιμή μέχρι την ολοκλήρωση της διαδικασίας ολίσθησης.

Στην περίπτωση όπου σε κάποιο Flip-Flop υπάρχει παραβίαση του χρόνου αποκατάστασης διακρίνουμε τις εξής περιπτώσεις σφαλμάτων:

slow-to-rise

Για την ανίχνευση αυτού του σφάλματος, ολισθαίνουμε στην αλυσίδα σάρωσης μέσω του σήματος Scan-In δυο λογικούς άσσους. Τότε σε κάθε ολίσθηση των άσσων μέσα στην αλυσίδα, θα ενεργοποιούνται τα αντίστοιχα nmos τρανζίστορ που βρίσκονται συνδεδεμένα στην είσοδο και την έξοδο του εκάστοτε Flip-Flop. Όταν η διαδικασία οδηγήσει τον πρώτο άσσο στην είσοδο εκείνου του Flip-Flop που παρουσιάζει το σφάλμα, λόγω της παραβίασης του χρόνου αποκατάστασής του, δεν θα προλάβει να δειγματοληπτήσει τα νέα δεδομένα και θα διατηρήσει την έξοδό του στην προηγούμενη τιμή (λογικό μηδέν) μέχρι και την επόμενη δειγματοληψία, με αποτέλεσμα την απώλεια του πρώτου άσσου. Ως εκ τούτου, το nmos τρανζίστορ που οδηγείται από την έξοδο του σχετικού Flip-Flop να βρεθεί σε μη αγώγιμη κατάσταση προκαλώντας έτσι την επαναφόρτιση της γραμμής Diagnosis_Line, γεγονός που μας επιτρέπει τον εντοπισμό της θέσης του σφάλματος.

slow-to-fall

Για την ανίχνευση αυτού του σφάλματος, ολισθαίνουμε στην αλυσίδα σάρωσης μέσω του σήματος Scan-In έναν λογικό άσσο. Κατά την ολίσθηση του λογικού άσσου στην αλυσίδα, τα nmos τρανζίστορ που έχουν προστεθεί σε κάθε Flip-Flop θα τίθενται εναλλάξ σε αγώγιμη κατάσταση, καθώς ο άσσος θα βρίσκεται είτε στην είσοδο είτε στην έξοδο του κάθε Flip-Flop και ποτέ και στους δυο κόμβους ταυτόχρονα. Όταν η διαδικασία οδηγήσει τον άσσο στο i-οστό Flip-Flop, αυτός θα περάσει όπως είναι αναμενόμενο στην έξοδο. Στον επόμενο κύκλο το ίδιο Flip Flop αναμένεται να δειγματοληπτήσει τα νέα δεδομένα, δηλαδή το λογικό μηδέν που έπεται. Εξ αιτίας όμως της παραβίασης του χρόνου αποκατάστασης που παρουσιάζεται στο i-οστό Flip Flop, θα παραμείνει η προηγούμενη είσοδος (λογικό ένα) ως αποθηκευμένη τιμή, με αποτέλεσμα την εξαγωγή ενός επιπλέον άσσου αντί του λογικού μηδέν που αναμέναμε. Ως εκ τούτου, τόσο η έξοδος όσο και η είσοδος του i+1-οστού Flip-Flop θα έχουν την τιμή λογικό ένα και τα δυο nmos τρανζίστορ που είναι συνδεδεμένα στην είσοδο και την έξοδό του αντίστοιχα, θα βρεθούν σε αγώγιμη κατάσταση. Το γεγονός αυτό θα προκαλέσει την αποφόρτιση της γραμμής Diagnosis_Line σε 0V και την εμφάνιση λογικού μηδέν στο σήμα Location.

Στην περίπτωση όπου σε κάποιο Flip-Flop υπάρχει παραβίαση του χρόνου συγκράτησης διακρίνουμε τις εξής περιπτώσεις σφαλμάτων:

fast-to-rise

Η ανίχνευση του σφάλματος αυτού είναι ανάλογη της περίπτωσης slow-to-fall την οποία μελετήσαμε νωρίτερα. Αρχικά ολισθαίνουμε στην αλυσίδα σάρωσης μέσω του σήματος Scan-In έναν λογικό άσσο. Κατά την ολίσθηση του λογικού άσσου στην αλυσίδα, τα nmos τρανζίστορ που έχουν προστεθεί σε κάθε Flip-Flop δε θα βρίσκονται ποτέ ταυτόχρονα σε αγώγιμη κατάσταση. Όταν οι ολισθήσεις οδηγήσουν τον άσσο στην έξοδο του i-οστού Flip-Flop, λόγω παραβίασης του χρόνου συγκράτησης, στο i+1-οστό Flip Flop θα αποθηκευτεί σε αυτό η νέα τιμή (λογικό 1) νωρίτερα από το αναμενόμενο. Ως εκ τούτου θα περάσει ως έξοδος στο i+1-οστό Flip-Flop το λογικό 1, στη θέση της αναμενόμενης τιμής (λογικό 0). Το αποτέλεσμα είναι η παρουσία τόσο στην έξοδο όσο και στην είσοδο του i+1-οστού Flip-Flop του λογικού ένα οπότε τα δυο nmos τρανζίστορ διάγνωσης του Flip-Flop θα τεθούν σε

αγώγιμη κατάσταση. Το γεγονός αυτό θα προκαλέσει την αποφόρτιση της γραμμής Diagnosis_Line σε 0V και την παρουσία λογικού μηδέν στο σήμα Location.

fast-to-fall

Η ανίχνευση του σφάλματος αυτού είναι ανάλογη της περίπτωσης slow-to-rise την οποία μελετήσαμε νωρίτερα. Αρχικά ολισθαίνουμε στην αλυσίδα σάρωσης μέσω του σήματος Scan-In δυο λογικούς άσσους. Τότε σε κάθε ολίσθηση των άσπων μέσα στην αλυσίδα, θα ενεργοποιούνται τα αντίστοιχα nmos τρανζίστορ που βρίσκονται συνδεδεμένα στην είσοδο και την έξοδο του εκάστοτε Flip-Flop, με αποτέλεσμα την αποφόρτιση της γραμμής Diagnosis_Line. Όταν η διαδικασία ολίσθησης οδηγήσει τον πρώτο από τους δυο λογικούς άσσους που ολισθήσαμε στην αλυσίδα σάρωσης, στην έξοδο του i+1-οστού Flip Flop και τον δεύτερο λογικό άσσο που έπεται, στην είσοδο του i+1-οστού Flip-Flop, λόγω παραβίασης του χρόνου συγκράτησης, το i-οστό Flip Flop θα δειγματοληπτήσει γρηγορότερα από το αναμενόμενο τα νέα δεδομένα (λογικό 0) και η έξοδός του θα οδηγηθεί στο λογικό μηδέν, με αποτέλεσμα την απώλεια του δεύτερου άσπου. Ως εκ τούτου, το nmos τρανζίστορ που οδηγεί την είσοδο του σχετικού Flip-Flop θα βρεθεί σε μη αγώγιμη κατάσταση προκαλώντας έτσι την επαναφόρτιση της γραμμής Diagnosis_Line και την εξαγωγή λογικού ένα από το σήμα Location.

Για τον εντοπισμό του ελαττωματικού Flip-Flop σε οποιαδήποτε από τις παραπάνω περιπτώσεις σφαλμάτων χρονισμού, αρκεί να μετρήσουμε τους κύκλους του ρολογιού που πέρασαν από την αρχή και μέχρι την αλλαγή της κατάστασης της γραμμής Diagnosis_Line. Συνεπώς, το ελαττωματικό Flip-Flop θα βρίσκεται στη θέση της αλυσίδας σάρωσης που προσδιορίζεται με βάση τους κύκλους του ρολογιού που μετρήσαμε. Συγκεκριμένα, θα απέχει από την είσοδο Scan-In τόσες θέσεις (τόσα Flip-Flop) όσοι είναι οι κύκλοι του ρολογιού μέχρι να αλλάξει κατάσταση η γραμμή Diagnosis_Line (να φορτιστεί ή να αποφορτιστεί ανάλογα το είδος του σφάλματος). Ο μέγιστος αριθμός των απαιτούμενων ολισθήσεων για την ολοκλήρωση της διαδικασίας είναι ίσος με τον αριθμό των Flip-Flop της αλυσίδας.

5.2. Υλοποίηση της προτεινόμενης τεχνικής

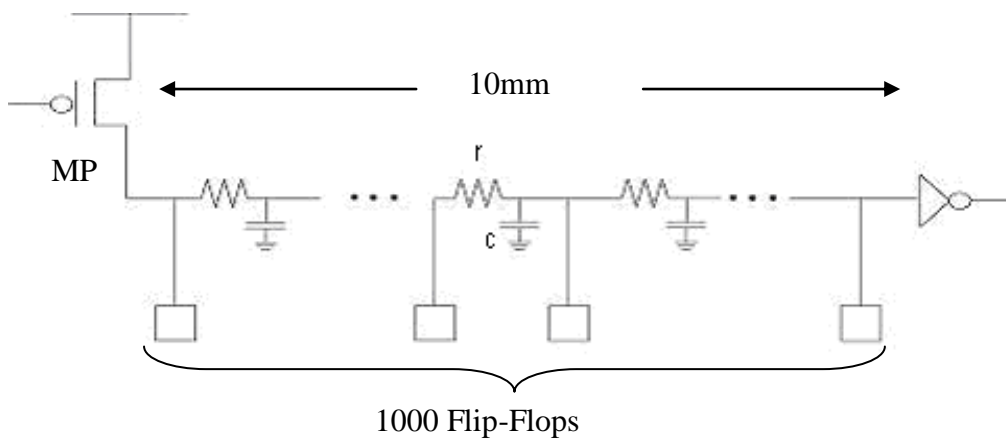
Για την επαλήθευση της προτεινόμενης τεχνικής σχεδιάστηκε κατάλληλο κύκλωμα σε CMOS τεχνολογία στα 90nm (τάση τροφοδοσίας 1V). Για να μπορεί κάθε ζευγάρι από τα pmos τρανζίστορ MNi που είναι σε σειρά συνδεδεμένα με τη γραμμή διάγνωσης να αποφορτίζει την Diagnosis_Line όταν ταυτόχρονα είναι σε αγώγιμη κατάσταση το pmos τρανζίστορ MP, θα πρέπει να ισχύει:

$$\frac{W}{L}\Big|_{(MNi)} \gg \frac{W}{L}\Big|_{(MP)}$$

Συνεπώς, στα τρανζίστορ της γραμμής Diagnosis_Line ορίσαμε τα μεγέθη ως ακολούθως: α) για το pmos τρανζίστορ MP, L=200nm και W=120nm, και β) για τα nmos τρανζίστορ MNi των Flip-Flop τα μεγέθη που δόθηκαν είναι, L=80nm και W=120nm (ελάχιστα μεγέθη). Όπως παρατηρούμε, η παραπάνω σχέση επαληθεύεται για τα nmos τρανζίστορ MNi των Flip-Flop συγκριτικά με το pmos τρανζίστορ MP της Diagnosis_Line, αφού έχουμε:

$$\frac{120nm}{80nm}\Big|_{(MNi)} \gg \frac{120nm}{200nm}\Big|_{(MP)}$$

Επιδιώκοντας να κάνουμε έναν σχεδιασμό όσο το δυνατόν πιο κοντά στα πραγματικά δεδομένα, μοντελοποιήσαμε τη γραμμή Diagnosis_Line ως ένα κατανεμημένο RC δικτύωμα (βλ. Σχήμα 5.2). Με δεδομένο ότι για τη συγκεκριμένη τεχνολογία η τιμή της αντίστασης μιας γραμμής μετάλλου ανά mm είναι ίση με $r=96,703 \text{ Ohm/mm}$ και η τιμή της χωρητικότητας ανά mm είναι ίση με $c=223,266 \text{ fF/mm}$ και θεωρώντας ότι το μήκος της γραμμής Diagnosis_Line είναι 10 mm, προκύπτει ότι η συνολική αντίσταση της γραμμής θα είναι $R=967,03 \text{ Ohm}$ ενώ η συνολική χωρητικότητα $C=2232,66 \text{ fF}$. Θεωρώντας επίσης ότι ο συνολικός αριθμός των Flip-Flop της αλυσίδας στο κύκλωμά μας είναι 1000 και ότι η απόσταση μεταξύ τους κατά μέσο όρο είναι 10μm, καταλείψαμε τη συνολική αντίσταση και χωρητικότητα σε 1000 τμήματα, τοποθετώντας μια RC δομή ανάμεσα σε κάθε ζεύγος Flip-Flop σύμφωνα με το Σχήμα 5.2 που ακολουθεί.



Σχήμα 5.2 Μοντελοποίηση της Diagnosis_Line με RC δικτύωμα

Τέλος, ύστερα από ελέγχους που πραγματοποιήσαμε, επιλέξαμε την περίοδο του ρολογιού να είναι $PER=15ns$ για να πετύχουμε τη δυνατότητα απόκρισης του μηχανισμού διάγνωσης. Παρατηρήσαμε ότι η αποφόρτιση της γραμμής Diagnosis_Line σε περίπτωση που ενεργοποιηθεί ο μηχανισμός διάγνωσης από κάποιο σφάλμα στην αλυσίδα σάρωσης, απαιτεί στη χειρότερη περίπτωση χρόνο ίσο με $11,23ns$. Αντίστοιχα, η φόρτιση της ίδιας γραμμής απαιτεί στη χειρότερη περίπτωση χρόνο $14,2ns$. Θέτοντας λοιπόν την περίοδο του ρολογιού να είναι $15ns$, πετυχαίνουμε την απόκριση του συστήματος μέσα σε μια περίοδο του ρολογιού.

5.3. Πειραματικά αποτελέσματα

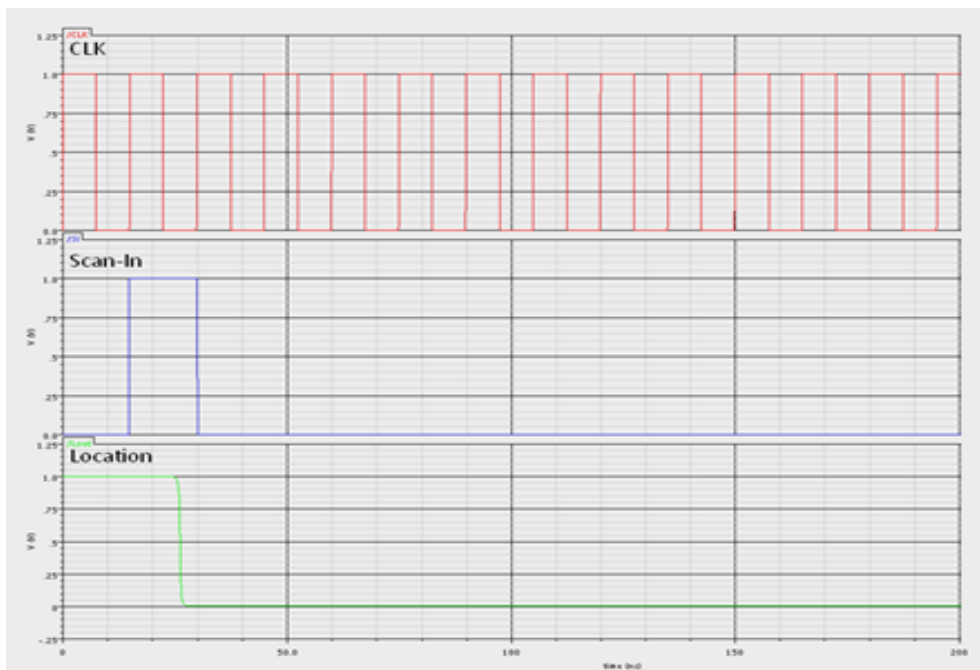
Με σκοπό να αξιολογήσουμε την προτεινόμενη τοπολογία, ως προς την ταχύτητα με την οποία εξάγει αποτελέσματα και την κατανάλωση που παρουσιάζει, εργαστήκαμε πειραματικά χρησιμοποιώντας το εργαλείο CADENCE για το σχεδιασμό και την προσομοίωσή της.

Για την παρατήρηση σφαλμάτων μόνιμης τιμής στο μηδέν (stuck-at-0), η διαδικασία που ακολουθήσαμε ήταν αυτή της ενότητας 5.1.2 και η οποία συνοπτικά έχει ως ακολούθως: μετά την αρχικοποίηση της αλυσίδας στο λογικό '0', χωρίς την παρουσία και υπό την παρουσία του σφάλματος ολισθήσαμε στην αλυσίδα σάρωσης δυο λογικούς άσους και ελέγξαμε αν στο σήμα Location θα έχουμε την αναμενόμενη συμπεριφορά (βλ. Σχήματα 5.3, 5.4). Για την εισαγωγή ενός σφάλματος μόνιμης

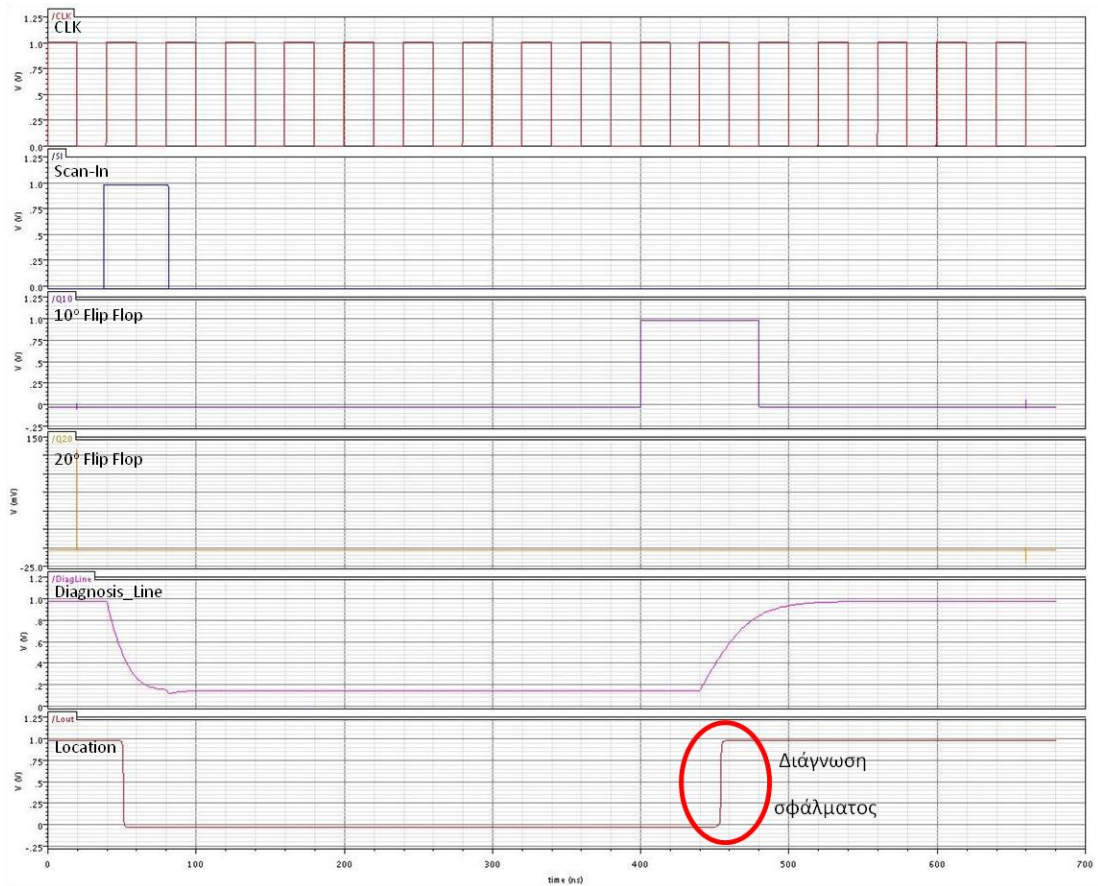
τιμής στο 0 σε ένα Flip-Flop του κυκλώματός μας, αποσυνδέσαμε τη reset είσοδο του Flip-Flop από το σήμα RESET και τη συνδέσαμε στη γη έτσι ώστε μόνιμα το flip flop στην έξοδό του να εμφανίζει την τιμή μηδέν και συνεπώς το σχετικό ημωσ τρανζίστορ να μένει μόνιμα σε μη αγώγιμη κατάσταση, όπως θα συνέβαινε στην περίπτωση ενός stuck-at-0 σφάλματος.

Για την περίπτωση σφαλμάτων μόνιμης τιμής στον άσσο (stuck-at-1), αρκεί να παρατηρήσουμε την έξοδο Scan-Out αφού ολισθήσουμε στην αλυσίδα σάρωσης συνεχόμενα λογικά μηδενικά (βλ. Ενότητα 5.1.2).

Στη συνέχεια στο Σχήμα 5.3, παρουσιάζουμε τις κυματομορφές των σημάτων που προέκυψαν από την προσομοίωση της προτεινόμενης τοπολογίας στην περίπτωση χωρίς σφάλματα. Όπως προαναφέρθηκε, η περίοδος του ρολογιού που εφαρμόσαμε ήταν PER=15ns.



Σχήμα 5.3 Κυματομορφές σημάτων από την προσομοίωση της τεχνικής στην απαλλαγμένη από σφάλματα περίπτωση με ολίσθηση 2 άσσων



Σχήμα 5.4 Κυματομορφές σημάτων από την προσομοίωση της τεχνικής στην περίπτωση stuck-at-0 σφάλματος στο 12^ο Flip Flop της αλυσίδας

Για την περίπτωση stuck-at-0 σφάλματος, οι κυματομορφές των σημάτων ανταποκρίνονται στα αποτελέσματα που αναμέναμε και παρουσιάζονται στο Σχήμα 5.4. Έγινε εισαγωγή stuck-at-0 σφάλματος στο 12^ο Flip-Flop της αλυσίδας και όπως φαίνεται στην προσομοίωση του Σχήματος 5.4, υπήρξε ενεργοποίηση του σήματος διάγνωσης (Location) ύστερα από 12 κύκλους ρολογιού. Από τις μετρήσεις που έγιναν, ο χρόνος που χρειάστηκε το σήμα διάγνωσης για να αποκριθεί μετά την ενεργοποίηση του σφάλματος ήταν 14,3ns. Σύμφωνα με τις προσομοιώσεις ο χρόνος αυτός είναι σχεδόν ανεξάρτητος του σημείου που εισάγουμε το σφάλμα.

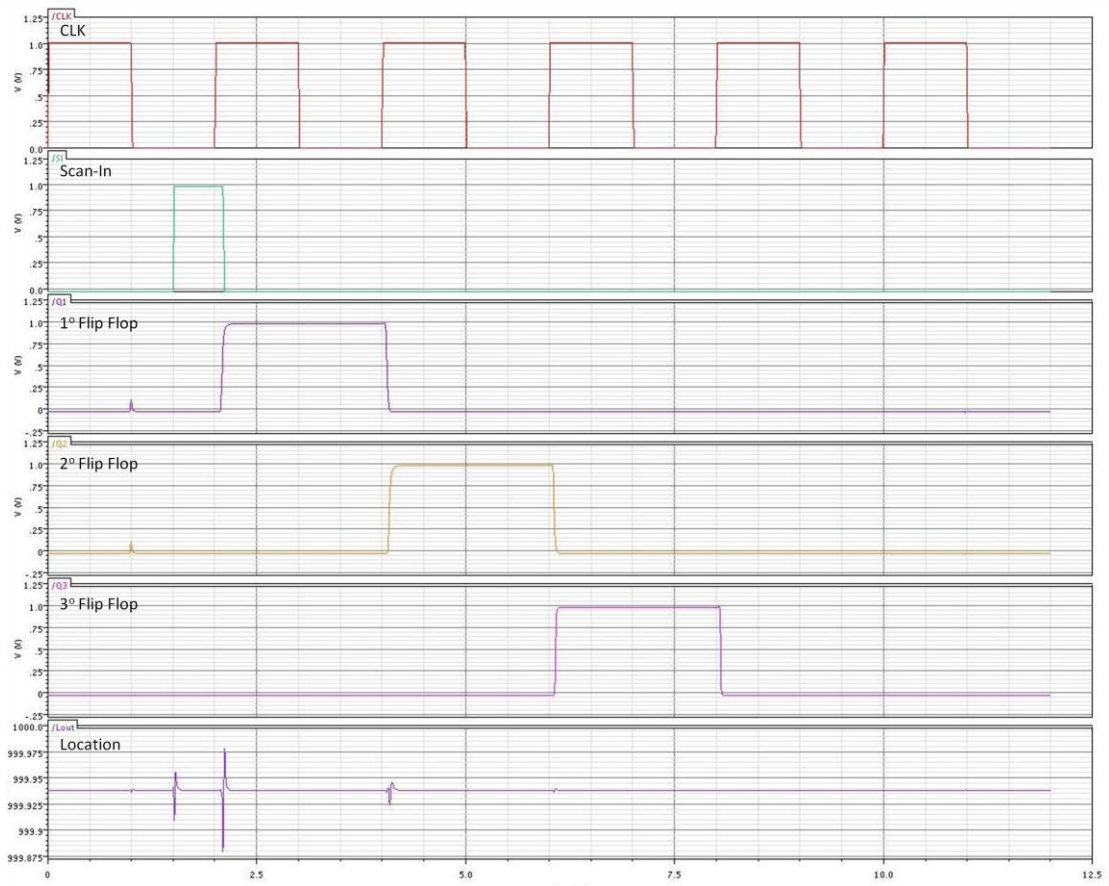
Για την παρατήρηση σφαλμάτων χρονισμού, η διαδικασία που ακολουθήσαμε ήταν αυτή της ενότητας 5.1.3. Οι κυματομορφές που ακολουθούν αφορούν την περίπτωση ενός fast-to-rise σφάλματος και την περίπτωση ενός slow-to-fall σφάλματος. Η διαδικασία που ακολουθήθηκε, συνοπτικά έχει ως ακολούθως: χωρίς την παρουσία και υπό την παρουσία του κάθε σφάλματος ολισθήσαμε στην αλυσίδα σάρωσης ένα

λογικό άσσο και ελέγξαμε αν στο σήμα Location θα έχουμε την αναμενόμενη συμπεριφορά (βλ. Σχήματα 5.5, 5.6 αντίστοιχα). Για την εισαγωγή ενός σφάλματος χρονισμού στην αλυσίδα σάρωσης χρησιμοποιήσαμε ένα Flip Flop του οποίου το ρολόι είχε υποστεί ολίσθηση στο χρόνο κατά 150ps σε σχέση με το CLK των υπολοίπων Flip Flop, ώστε να προκαλεί σφάλμα παραβίασης του χρόνου συγκράτησης ή του χρόνου αποκατάστασης αντίστοιχα. Ως αποτέλεσμα, τα σχετικά ημιαίωνα τρανζίστορ τροφοδοτούνται ταυτόχρονα με άσσους, ενώ αρχικά είχε ολισθηθεί στην αλυσίδα ένας μόνο άσσος, και έτσι τίθονταν σε αγωγή κατάσταση, όπως θα συνέβαινε και στην περίπτωση ενός αντίστοιχου σφάλματος χρονισμού.

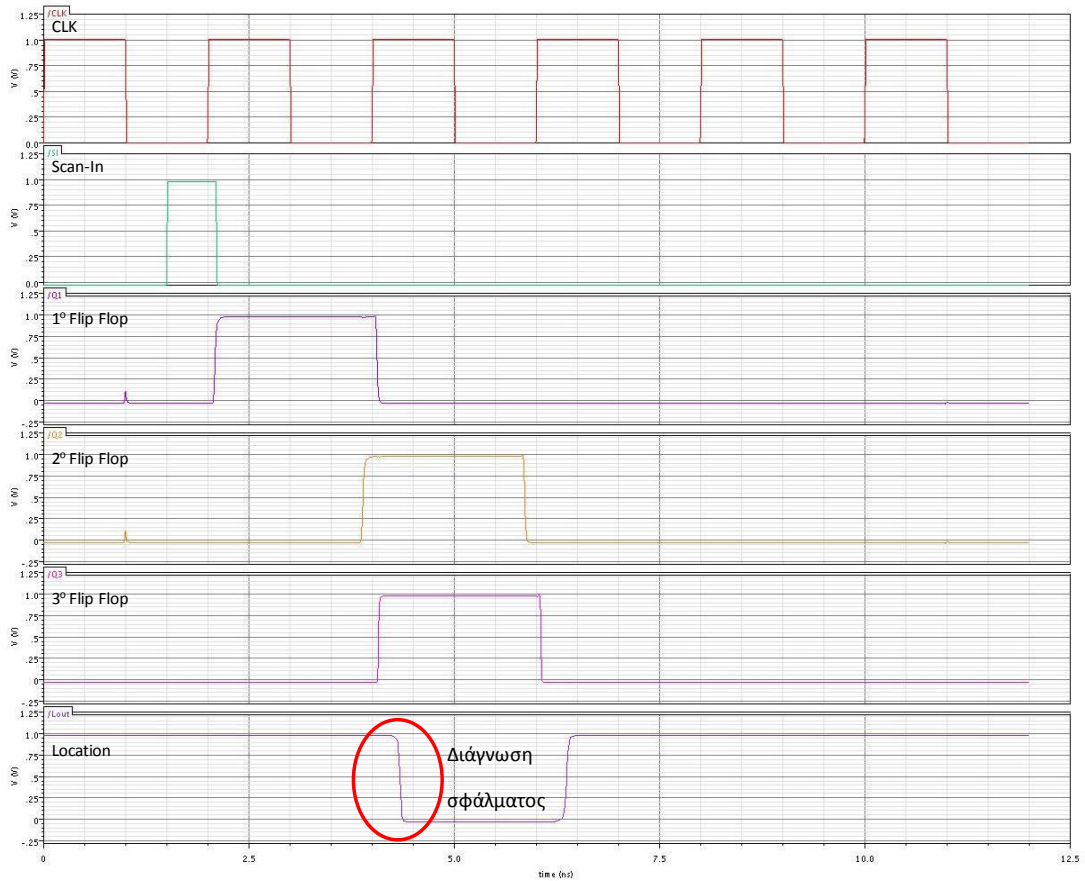
Κατά ανάλογο τρόπο μπορούν να προσομοιωθούν και τα σφάλματα fast-to-fall και slow-to-rise με την ολίσθηση δυο παλμών (λογικών άσσων), παρατηρώντας τον έναν να χάνεται λόγω της μετατόπισης του ρολογιού του προβληματικού Flip Flop και προκαλώντας έτσι τη φόρτιση της γραμμής διάγνωσης.

Για τη διάγνωση των σφαλμάτων χρονισμού των οποίων τις προσομοιώσεις παρουσιάζουμε στη συνέχεια, αρκεί να παρατηρήσουμε την έξοδο του σήματος Location. Στο Σχήμα 5.5 παρουσιάζουμε τις κυματομορφές των σημάτων που προέκυψαν από την προσομοίωση της προτεινόμενης τοπολογίας στην περίπτωση χωρίς σφάλματα με την ολίσθηση 1 άσσου. Η περίοδος του ρολογιού που εφαρμόσαμε ήταν και πάλι PER=15ns.

Ακολουθεί το Σχήμα 5.6, όπου παρουσιάζεται η διάγνωση ενός fast-to-rise σφάλματος και το Σχήμα 5.7 όπου παρουσιάζεται η διάγνωση ενός slow-to-fall σφάλματος αντίστοιχα.

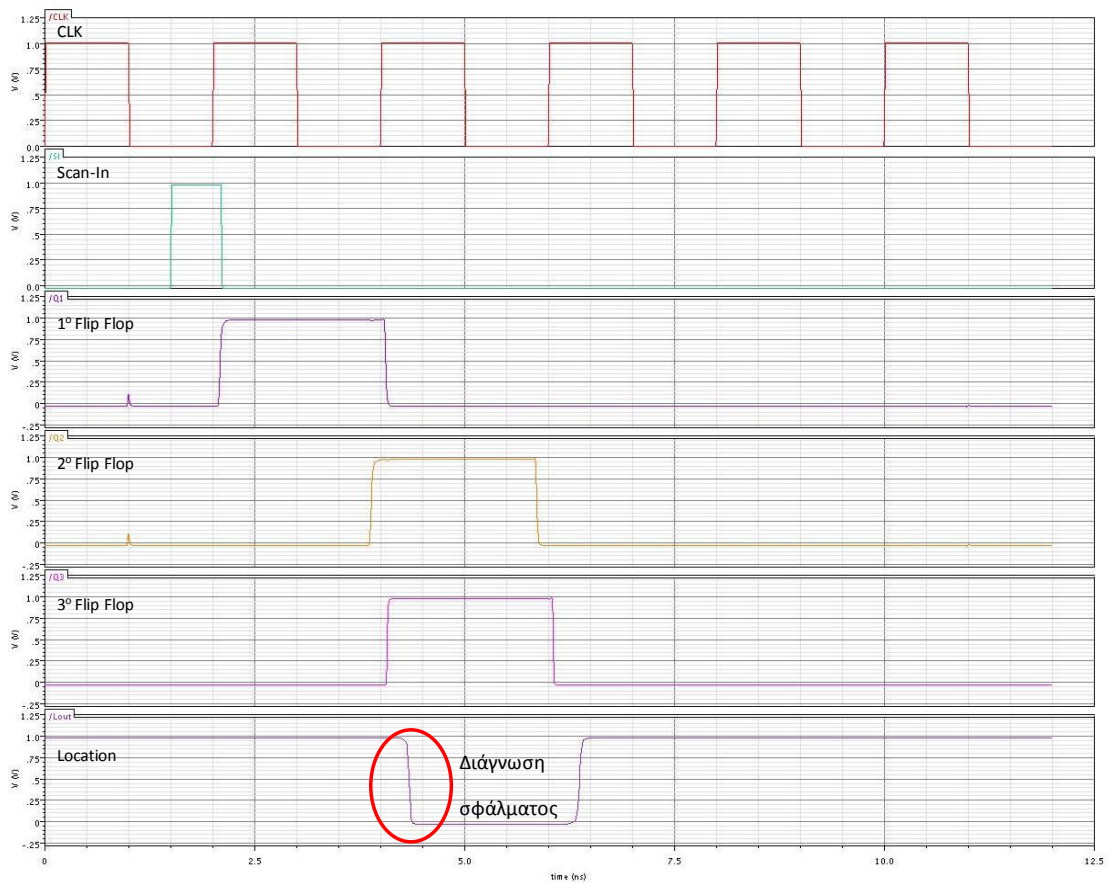


Σχήμα 5.5 Κυματομορφές σημάτων από την προσομοίωση στην απαλλαγμένη από σφάλματα περίπτωση με την ολίσθηση 1 άσσου



Σχήμα 5.6 Κυματομορφές σημάτων από την προσομοίωση στην περίπτωση fast-to-rise σφάλματος στο 2^ο Flip Flop

Για την περίπτωση ενός fast-to-rise σφάλματος, οι κυματομορφές των σημάτων στο Σχήμα 5.6 ανταποκρίνονται στα αποτελέσματα που αναμέναμε. Έγινε εισαγωγή fast-to-rise σφάλματος στο 2^ο Flip-Flop της αλυσίδας και όπως φαίνεται στην προσομοίωση του Σχήματος 5.6, υπήρξε ενεργοποίηση του σήματος διάγνωσης (Location) ύστερα από 2 κύκλους ρολογιού. Από τις μετρήσεις που έγιναν, ο χρόνος που χρειάστηκε το κύκλωμα για να αποκριθεί ήταν 11,23ns. Ο χρόνος είναι και πάλι ανεξάρτητος του σημείου που εισάγουμε το σφάλμα.



Σχήμα 5.7 Κυματομορφές σημάτων από την προσομοίωση στην περίπτωση slow-to-fall σφάλματος στο 2^ο Flip Flop

Για την περίπτωση ενός slow-to-fall σφάλματος, οι κυματομορφές των σημάτων στο Σχήμα 5.7 και πάλι ανταποκρίνονται στα αποτελέσματα που αναμέναμε. Έγινε εισαγωγή ενός slow-to-fall σφάλματος στο 2^ο Flip-Flop της αλυσίδας χρησιμοποιώντας ξεχωριστό σήμα ρολογιού το οποίο έχει κατάλληλη μετατόπιση κατά 150ps σε σχέση με το CLK των υπολοίπων Flip Flop. Όπως φαίνεται στην προσομοίωση του Σχήματος 5.7, υπήρξε ενεργοποίηση του σήματος διάγνωσης (Location) ύστερα από 2 κύκλους ρολογιού.

5.4. Υποστηρικτικό σχήμα διάγνωσης

5.4.1. Παρουσίαση του προβλήματος

Όπως αναφέραμε νωρίτερα, στις μέρες μας και με την συνεχή πρόοδο της τεχνολογίας, εκδηλώνεται ένα μεγάλο ενδιαφέρον προς την ανάπτυξη λύσεων διάγνωσης στην ταχύτητα λειτουργίας σε σχεδιασμούς υψηλής ταχύτητας και υψηλής επίδοσης που βασίζονται στην τεχνική της σάρωσης. Όπως στον έλεγχο στην ταχύτητα λειτουργίας [6, 30], υπάρχουν δυο βασικά σχήματα σύλληψης κατά τη διάρκεια διαδικασιών διάγνωσης στην ταχύτητα λειτουργίας (βλ. Σχήμα 2.8):

- α) Εκκίνηση κατά τη σύλληψη (launch-on-capture) ή διπλή σύλληψη (double capture)
- β) Εκκίνηση κατά την ολίσθηση (launch-on-shift) ή ασύμμετρη φόρτωση (skewed load)

Με στόχο την εξασφάλιση της μέγιστης διαγνωστικής ανάλυσης των υπαρχόντων τεχνικών υπό την παρουσία κυκλωμάτων συμπίεσης των αποκρίσεων του ελέγχου ορθής λειτουργίας (test response compaction circuitry) στη έξοδο μιας αλυσίδας σάρωσης, προτείνεται στη συνέχεια ένα κατάλληλο υποστηρικτικό σχήμα.

Στους σύγχρονους σχεδιασμούς πολλαπλών αλυσίδων σάρωσης, στις εξόδους των αλυσίδων χρησιμοποιούνται κυκλώματα που επιτελούν συμπίεση των αποκρίσεων της αλυσίδας (πχ. συμπιεστές γραμμικής φάσης και ολισθητές καταχωρητές πολλαπλών εισόδων - MISRs). Αυτή η κυκλωμάτωση επιφέρει περαιτέρω μείωση της διαγνωστικής ανάλυσης καθώς ένας μεγάλος αριθμός από Flip Flop χαρακτηρίζονται ως ύποπτα και σε πολλές περιπτώσεις εμποδίζει την αναγνώριση των ελαττωματικών αλυσίδων σάρωσης και κατά συνέπεια τον εντοπισμό των ελαττωματικών Flip Flop(s) ή των Flip Flop εκείνων τα οποία συνέλαβαν ένα σφάλμα λόγω κάποιου σφάλματος εντός της συνδυαστικής λογικής. Σημειωτέον ότι τα ύποπτα Flip Flop μπορεί να κυμαίνονται από μερικές δεκάδες έως και μερικές εκατοντάδες, ενώ ένας αριθμός υπόπτων Flip Flop άνω των τριών δεν θεωρείται βοηθητικός για την ανάλυση σφαλμάτων [14], [26].

5.4.2. Τεχνικές που έχουν προταθεί στη βιβλιογραφία για διάγνωσης σφαλμάτων υπό την παρουσία κυκλωμάτων συμπίεσης

Οι τεχνικές που παρουσιάστηκαν σε προηγούμενη ενότητα έχουν ως βασική αδυναμία το γεγονός ότι δεν λαμβάνουν υπόψη την παρουσία σχημάτων συμπίεσης των αποκρίσεων ελέγχου στην έξοδο των αλυσίδων σάρωσης και τα οποία μπορεί να μειώσουν την διαγνωστική ανάλυση. Μειωμένη διαγνωστική ανάλυση παρουσιάζουν και οι μέθοδοι που βασίζονται στο λογισμικό καθώς και οι βασισμένες στο προφίλ σήματος μέθοδοι.

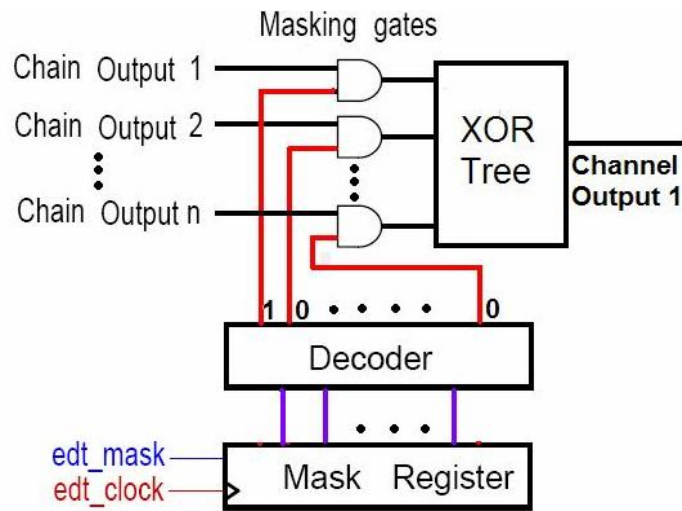
Οι Huang, Cheng και Rajski [26], πρότειναν ένα γενικό αλγόριθμο που μπορεί να εφαρμοστεί για διάγνωση σφαλμάτων σε αλυσίδες σάρωσης υπό την παρουσία κυκλωμάτων συμπίεσης των αποκρίσεων στις εξόδους τους. Η κύρια ιδέα πίσω από την προσέγγιση που πρότειναν είναι η χρήση πυλών απόκρυψης (masking gates), δηλαδή AND πυλών, στην έξοδο κάθε αλυσίδας σάρωσης έτσι ώστε κάθε φορά μόνο μια αλυσίδα σάρωσης να τροφοδοτεί το κύκλωμα συμπίεσης (βλ. Σχήμα 4.10). Οι πύλες απόκρυψης ελέγχονται από ένα καταχωρητή απόκρυψης που φορτώνεται με ένα διάνυσμα απόκρυψης πριν από την εφαρμογή ενός διανύσματος διάγνωσης. Με τον τρόπο αυτό, οι αποκρίσεις διάγνωσης που συλλέγονται κάθε φορά, προέρχονται από μια μόνο αλυσίδα και δεν συμπίεζονται με αποκρίσεις άλλων αλυσίδων ώστε να χαθεί σημαντική πληροφορία. Συνεπώς, δεν επηρεάζονται από το κύκλωμα συμπίεσης και επεξεργάζονται αξιοποιώντας τις υπάρχουσες μεθόδους διάγνωσης που βασίζονται στο λογισμικό. Παρόλα αυτά, σημειώνεται ότι μετά την εφαρμογή ενός διανύσματος διάγνωσης, χρήσιμες πληροφορίες για τη διάγνωση συλλαμβάνονται και σε άλλες αλυσίδες σάρωσης διαφορετικές από τη μια που ενεργοποιήθηκε. Έτσι, παρατηρώντας μια μεμονωμένη αλυσίδα σάρωσης αυτές οι πληροφορίες χάνονται. Κατά συνέπεια, για να είναι εγγυημένη η διαγνωστική ανάλυση της επιλεγμένης μεθόδου που βασίζεται στο λογισμικό, για κάθε διάνυσμα διάγνωσης που εφαρμόζεται, αν όχι όλες οι αλυσίδες σάρωσης στη γενική περίπτωση, τουλάχιστον οι απαραίτητες, θα πρέπει να παρατηρούνται η μία μετά την άλλη. Πρέπει δηλαδή στη γενική περίπτωση το διάνυσμα διάγνωσης να εφαρμόζεται n φορές, όπου n είναι ο αριθμός των παράλληλων αλυσίδων σάρωσης, και κάθε φορά μια διαφορετική αλυσίδα σάρωσης να παρατηρείται. Η διαδικασία που ακολουθείται, αποτελείται από τρία βασικά βήματα:

Μοντελοποιείται ο συμπίεστής ως μια συνάντηση $r = \Phi(R)$, όπου R είναι η απόκριση ελέγχου πριν την συμπίεση και r είναι η απόκριση μετά τη συμπίεση. Το αρχικό κύκλωμα έπειτα μετατρέπεται σε ένα κύκλωμα με αλυσίδες ψευδο-σάρωσης ενσωματώνοντας τη συνάρτηση Φ . Οι αποκρίσεις πριν και μετά τη συμπίεση παριστάνονται ως πίνακες R και r αντίστοιχα.

Στη συνέχεια, γίνεται ανάγνωση του αρχείου καταγραφής σφαλμάτων και αναγνώριση των ελαττωματικών αλυσίδων και των τύπων των σφαλμάτων με τη χρήση διανυσμάτων απόκρυψης (masking patterns), ώστε κάθε φορά να μπλοκάρονται όλες οι αλυσίδες εκτός από τη μια που υπόκειται σε παρατήρηση.

Ακολούθως, γίνεται δεύτερη ανάγνωση του αρχείου καταγραφής σφαλμάτων και στο κύκλωμα που έχει υποστεί μετατοπή ακολουθεί προσομοίωση του σφάλματος στις αλυσίδες σάρωσης που βρέθηκαν ως ελαττωματικές, με σκοπό τον εντοπισμό του ελαττωματικού κελιού της αλυσίδας σάρωσης που βρέθηκε να παρουσιάζει σφάλμα. Τα αποτελέσματα της προσομοίωσης συγκρίνονται με τα συμπίεσιμα δεδομένα που συλλέχθηκαν στον ελεγκτή. Τέλος, τα κελιά σάρωσης με τα υποψήφια σφάλματα που παρουσίασαν το καλύτερο ταίριασμα αναφέρονται ως ύποπτα.

Για την απομόνωση μιας αλυσίδας προς παρατήρηση τη φορά, είναι απαραίτητη η χρήση ενός δέντρου XOR πυλών και μιας ακολουθίας δεδομένων απόκρυψης ώστε να πραγματοποιείται μπλοκάρισμα των υπολοίπων αλυσίδων σάρωσης. Μια τέτοια λογική παρουσιάζεται στο Σχήμα 4.10. Μια κωδικοποιημένη λέξη απόκρυψης ολισθαίνει στον καταχωρητή απόκρυψης. Μετά την αποκωδικοποίηση, καθίσταται παρατηρήσιμη μόνο η έξοδος μιας αλυσίδας μέσα από το κανάλι εξόδου 1, ενώ όλες οι υπόλοιπες αλυσίδες σάρωσης αποκρύπτονται για τη συγκεκριμένη ακολουθία δεδομένων.



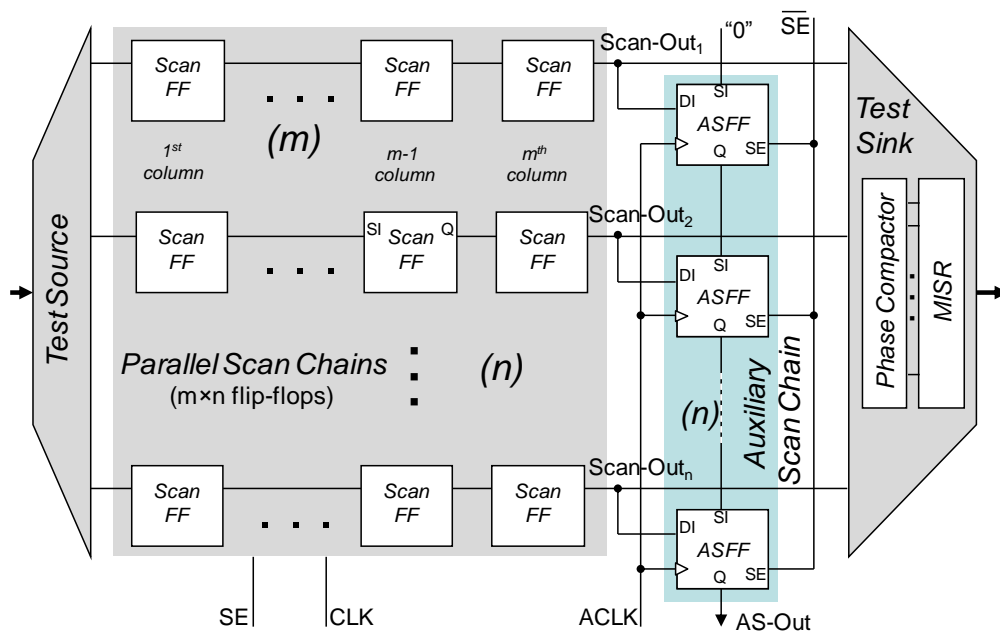
Σχήμα 5.8 Διάγνωση σφαλμάτων σε αλυσίδες σάρωσης με συμπιεστές εξόδου

Μια ενυπάρχουσα αδυναμία αυτής της μεθόδου είναι ότι δεν είναι ανεξάρτητη από το χρησιμοποιούμενο κύκλωμα συμπίεσης (σε αυτή τη δουλειά θεωρείται ένας συγκεκριμένος συμπιεστής, χωρίς την παρουσία MISR). Επιπλέον, απαιτείται μια επιπλέον είσοδος σάρωσης για τη φόρτωση του διανύσματος απόκρυψης, ενώ απαιτείται και επιπρόσθετος χρόνος για την εισαγωγή αυτού του διανύσματος στο σχετικό καταχωρητή κατά τη διάρκεια των διαγνωστικών διαδικασιών. Οι Tzeng C-W. και Huang S-Y [32] για τη διασφάλιση υψηλής διαγνωστικής ανάλυσης στην περίπτωση κατά την οποία υπάρχουν σφάλματα τόσο στις αλυσίδες σάρωσης όσο και στην συνδυαστική λογική, πρότειναν ένα σχήμα διαμοιρασμένης απόκρυψης (split-masking). Το σχήμα αυτό επιτρέπει τη συλλογή των αποκρίσεων από τις ελαττωματικές αλυσίδες σάρωσης και τις απαλλαγμένες από σφάλματα αλυσίδες, ακόμα και ταυτόχρονα αν χρειαστεί, μέσα από πολλαπλά κανάλια εξόδου. Εφαρμόζονται διανύσματα ελέγχου που ενεργοποιούν τα διάφορα είδη σφαλμάτων στις αλυσίδες σάρωσης και χρησιμοποιείται ένας επιλογέας καναλιού ο οποίος αποφασίζει ποιες αλυσίδες σάρωσης θα περάσουν τα δεδομένα τους για συμπίεση σε κάθε χρησιμοποιούμενο κανάλι εξόδου. Οι τελικές αποκρίσεις συγκρίνονται με τις αναμενόμενες τιμές εξόδου για τις επιλεγμένες αλυσίδες σάρωσης και με τη χρήση ενός X-συμπιεστή [34] εντοπίζονται οι θέσεις των σφαλμάτων.

Και αυτή η τοπολογία παρουσιάζει ακριβώς τα ίδια μειονεκτήματα με αυτά που αναλύθηκαν νωρίτερα για την εργασία [26].

5.4.3. Προτεινόμενο σχήμα διάγνωσης

Ο υποστηρικτικός σχεδιασμός που προτείνεται είναι μια τεχνική που βασίζεται στο υλικό, η οποία είναι ανεξάρτητη από το μοντέλο σφάλματος και το κύκλωμα συμπίεσης που χρησιμοποιείται για τον έλεγχο των αποκρίσεων μιας αλυσίδας σάρωσης. Είναι επίσης κατάλληλη για τον εντοπισμό πολλαπλών σφαλμάτων και υποστηρίζει τις τεχνικές διάγνωσης στην ταχύτητα λειτουργίας. Η γενική αρχιτεκτονική αποτελείται από πολλαπλές αλυσίδες σάρωσης και παρουσιάζεται στο ακόλουθο Σχήμα 5.8.



Σχήμα 5.9 Πολλαπλές αλυσίδες σάρωσης με μια βοηθητική αλυσίδα σάρωσης

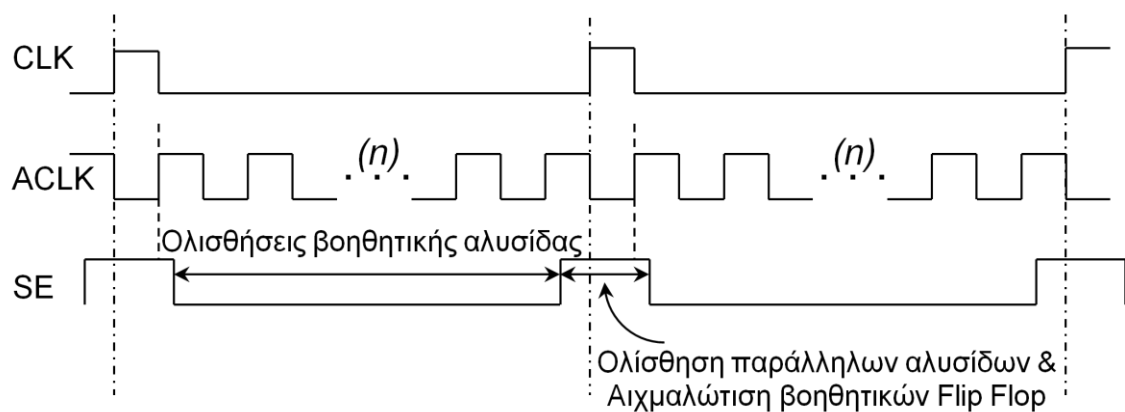
Καθώς στα VLSI κυκλώματα χρησιμοποιούνται πολλαπλές παράλληλες αλυσίδες σάρωσης για λόγους ταχύτητας του ελέγχου, στη προτεινόμενη τεχνική θεωρείται ένας αριθμός n παράλληλων αλυσίδων σάρωσης, η καθεμία αποτελούμενη από m Flip Flops. Επίσης θεωρείται μια πηγή διανυσμάτων ελέγχου/διάγνωσης (Test Source) για τις αλυσίδες σάρωσης, καθώς και ένα κύκλωμα υπεύθυνο για τη συλλογή των αποκρίσεων ελέγχου των αλυσίδων σάρωσης (Test Sink) [6].

Δομή και λειτουργία υποστηρικτικού σχεδιασμού:

Με στόχο να αντιμετωπιστούν αποτελεσματικά τα προβλήματα που αναφέραμε ότι παρουσιάζουν οι προϋπάρχουσες τεχνικές, όπως αυτό της μειωμένης διαγνωστικής

ανάλυσης, στη τοπολογία αυτή το κύκλωμα συμπίεσης των αποκρίσεων ελέγχου παρακάμπτεται με τη χρήση μιας μικρής βοηθητικής αλυσίδας σάρωσης. Η αλυσίδα αυτή σχηματίζεται με τη χρήση ενός Flip Flop σάρωσης στην έξοδο κάθε μίας αλυσίδας σάρωσης (Auxiliary Scan Flip Flop – ASFF) όπως φαίνεται στο Σχήμα 5.8. Το σήμα εισόδου DI κάθε ενός ASFF τροφοδοτείται από την πύλη Scan-Out της αντίστοιχης αλυσίδας σάρωσης ενώ η έξοδος κάθε βοηθητικού Flip Flop τροφοδοτεί το σήμα εισόδου Scan-In του επόμενου κ.ο.κ. Η είσοδος Scan-In του πρώτου ASFF τροφοδοτείται με μηδενικά και η έξοδος του τελευταίου παρέχει την απόκρισή του στην AS-Out θύρα της αλυσίδας. Η είσοδος επίτρεψης σάρωσης SE των βοηθητικών Flip Flop τροφοδοτείται από το συμπλήρωμα του αντίστοιχου σήματος SE που χρησιμοποιείται στις παράλληλες αλυσίδες σάρωσης.

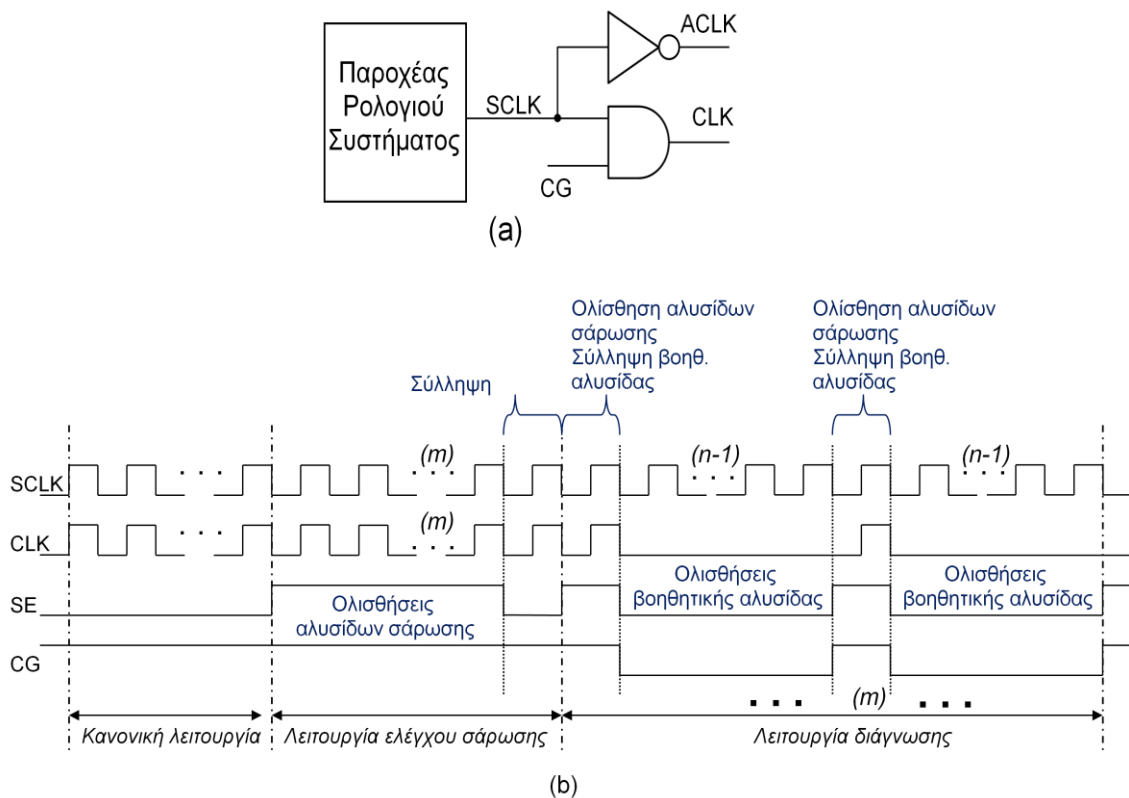
Μόλις τα αποτελέσματα της διαγνωστικής διαδικασίας συλληφθούν στις παράλληλες αλυσίδες σάρωσης, συλλέγονται στην θύρα AS-Out ως ακολούθως: σε κάθε κύκλο ρολογιού για την ολίσθηση των παράλληλων αλυσίδων, η απόκρισή τους στις πύλες Scan-Out συλλαμβάνεται από τα αντίστοιχα ASFFs. Έπειτα, οι παράλληλες αλυσίδες σάρωσης παγώνουν και το περιεχόμενο της βοηθητικής αλυσίδας ολισθαίνει εκτός. Μετά ακολουθεί άλλος ένας κύκλος ολίσθησης στις παράλληλες αλυσίδες κ.ο.κ μέχρις ότου όλα τα δεδομένα διάγνωσης να συλλεχθούν μέσω της AS-Out θύρας προσπερνώντας την κυκλωμάτωση συμπίεσης της Test Sink μονάδας.



Σχήμα 5.10 Σήματα ρολογιού και κυματομορφές ενεργοποίησης σάρωσης

Με σκοπό την ανεξάρτητη ενεργοποίηση μεταξύ των παράλληλων αλυσίδων και της βοηθητικής αλυσίδας, δηλαδή το «πάγωμα» των παράλληλων αλυσίδων σάρωσης όταν ενεργοποιείται η βοηθητική αλυσίδα, χρησιμοποιείται ένα ξεχωριστό σήμα

ρολογιού ACLK στην βοηθητική αλυσίδα σάρωσης όπως φαίνεται στο Σχήμα 5.9. Η παρουσία αυτού του σήματος δεν επιφέρει πρόσθετο κόστος καθώς η δρομολόγησή του είναι εξαιρετικά απλή. Σύμφωνα με το σχήμα, για κάθε ολίσθηση (CLK παλμό) στις παράλληλες αλυσίδες σάρωσης, ακολουθούν n ολισθήσεις (ACLK παλμοί) στη βοηθητική αλυσίδα σάρωσης όπως απαιτείται από την προτεινόμενη διαδικασία διάγνωσης. Το επιπρόσθετο σήμα ACLK μπορεί να είναι το συμπλήρωμα του σήματος ρολογιού του συστήματος SCLK, δοθέντος ότι το CLK σήμα που τροφοδοτεί τις παράλληλες αλυσίδες σάρωσης είναι καθολικά αποκλειόμενο (globally gated) από το σήμα CG όπως φαίνεται στο Σχήμα 5.10(a).

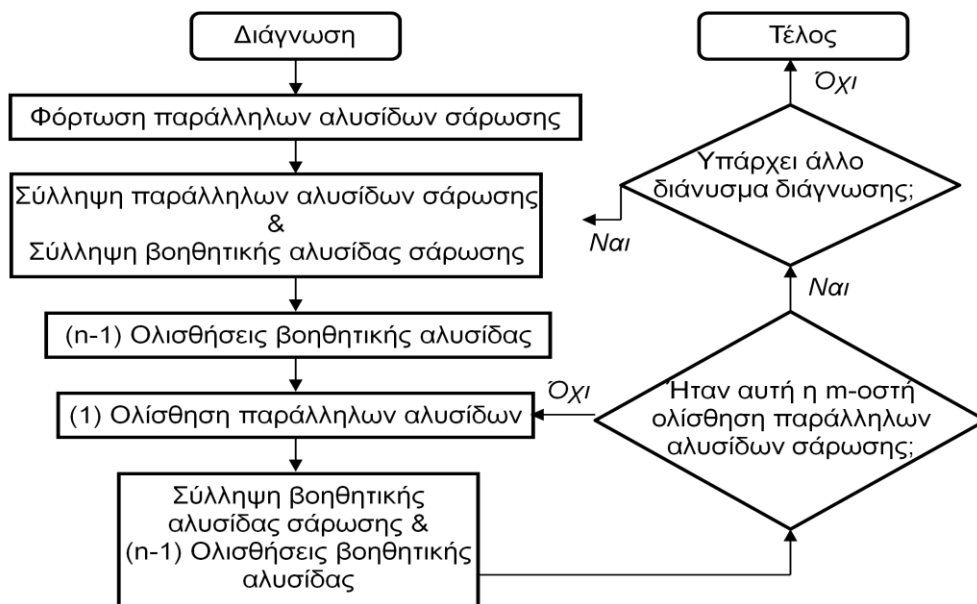


Σχήμα 5.11 (a) Παραγωγή ρολογιού

(b) κυματομορφές σημάτων σε όλους τους τύπους λειτουργίας

Στο Σχήμα 5.10(b) παρουσιάζονται οι κυματομορφές των σημάτων SCLK, CLK, SE και CG για τους τρεις τύπους λειτουργίας (κανονική, ελέγχου και διάγνωσης). Σύμφωνα με αυτές, κατά τη λειτουργία διάγνωσης, για κάθε n κύκλους του SCLK σήματος τα σήματα SE και CG είναι ενεργά (σε λογικό ένα) κατά τη διάρκεια του

πρώτου κύκλου έτσι ώστε να επιτραπεί μια μόνο ολίσθηση στις παράλληλες αλυσίδες σάρωσης και να ενεργοποιηθεί η σύλληψη των δεδομένων εξόδου στη βοηθητική αλυσίδα. Έπειτα, ακολουθούν $n-1$ κύκλοι, με τα σήματα SE και CG να είναι ανενεργά, για να ολισθήσουν προς την έξοδο τα περιεχόμενα της βοηθητικής αλυσίδας σάρωσης, όπως φαίνεται στο Σχήμα 5.9. Η διαδικασία αυτή επαναλαμβάνεται m φορές όσα δηλαδή τα Flip-Flip των παράλληλων αλυσίδων [συνολικά $m \times (n-1)$ ολισθήσεις για κάθε διάνυσμα διάγνωσης]. Ολόκληρη η διαδικασία παρουσιάζεται στο ακόλουθο διάγραμμα ροής του Σχήματος 5.11.

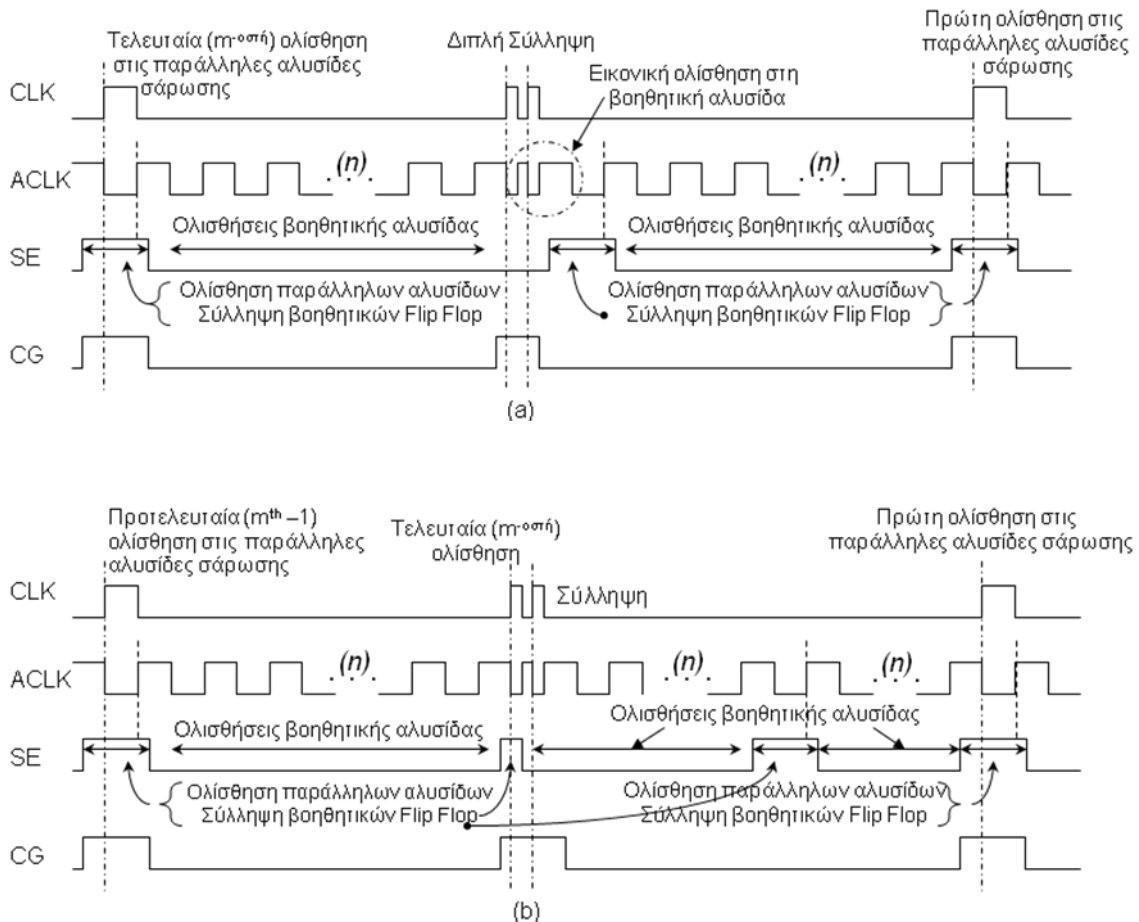


Σχήμα 5.12 Διάγραμμα ροής της λειτουργίας των αλυσίδων σάρωσης κατά τη λειτουργία διάγνωσης

Στοχεύοντας στη μείωση του αριθμού των ακροδεκτών, η έξοδος διάγνωσης (AS-Out) μπορεί να πολυπλεχθεί με μια θύρα εξόδου του Test Sink κυκλώματος, χρησιμοποιώντας ως σήμα ελέγχου το SE σήμα. Στη λειτουργία ελέγχου, όπου εκτελούνται οι λειτουργίες ολίσθησης στις παράλληλες αλυσίδες σάρωσης, το σήμα SE είναι σε λογικό ένα και η κανονική έξοδος της Test Sink κυκλωμάτωσης είναι συνδεδεμένη με το εξωτερικό περιβάλλον. Στη λειτουργία διάγνωσης, όπου εκτελούνται λειτουργίες ολίσθησης στη βοηθητική αλυσίδα σάρωσης, το σήμα SE είναι σε λογικό μηδέν και η έξοδος AS-Out είναι συνδεδεμένη με το εξωτερικό περιβάλλον.

Διάγνωση στην ταχύτητα λειτουργίας:

Η τεχνική υποστηρίζει τη διάγνωση στην ταχύτητα λειτουργίας, όπως φαίνεται στο Σχήμα 5.12 όπου παρουσιάζονται οι κυματομορφές των σημάτων που αντιστοιχούν στους δυο τύπους διάγνωσης στην ταχύτητα λειτουργίας με τη χρήση αλυσίδων σάρωσης: launch-on-capture και launch-on-shift, όπως αυτές παρουσιάστηκαν στο κεφάλαιο 2 (βλ. Σχήμα 2.8).



Σχήμα 5.13 Κυματομορφές σημάτων σε λειτουργίες διάγνωσης στην ταχύτητα λειτουργίας (a) launch-on-capture (b) launch-on-shift

Στο Σχήμα 5.12(a) παρουσιάζονται οι κυματομορφές σημάτων που αντιστοιχούν στην launch-on-capture διαδικασία. Σύμφωνα με την προτεινόμενη τεχνική διάγνωσης, ύστερα από την τελευταία ολίσθηση των παράλληλων αλυσίδων σάρωσης, ακολουθούν $(n-1)$ ολισθήσεις στη βοηθητική αλυσίδα σάρωσης για την εξαγωγή των δεδομένων διάγνωσης στο εξωτερικό περιβάλλον του ολοκληρωμένου. Έπειτα, δυο συνεχόμενοι παλμοί ρολογιού εφαρμόζονται (ο δεύτερος παλμός στην ταχύτητα

κανονικής λειτουργίας) για την πυροδότηση μιας μετάβασης και τη σύλληψη της απόκρισης διάγνωσης του επόμενου διανύσματος διάγνωσης. Το σήμα SE παραμένει σε λογικό μηδέν κατά τη διάρκεια του παλμού διπλής σύλληψης, όπως απαιτείται, και συνεπώς λαμβάνουν χώρα στη βοηθητική αλυσίδα σάρωσης δυο εικονικές ολισθήσεις χωρίς να επηρεάζεται η διαγνωστική λειτουργία. Επιπλέον, το σήμα ελέγχου του ρολογιού CG είναι σε λογικό ένα κατά τη διάρκεια της εφαρμογής του παλμού διπλής σύλληψης. Σημειώνεται ότι όπως είναι σύνηθες σε σχεδιασμούς βασισμένους στη σάρωση, ο παροχέας του ρολογιού δύναται να προμηθεύει είτε το σήμα ρολογιού κανονικής λειτουργίας είτε το σήμα ρολογιού για σάρωση. Έπειτα, το σήμα SE τίθεται σε λογικό ένα έτσι ώστε η βοηθητική αλυσίδα σάρωσης να συλλάβει την πρώτη απόκριση της διάγνωσης από τις παράλληλες αλυσίδες σάρωσης, ενώ το CG σήμα τίθεται σε λογικό μηδέν για να αποφευχθούν ανεπιθύμητες ολισθήσεις στις παράλληλες αλυσίδες σάρωσης. Έπειτα, $(n-1)$ λειτουργίες ολίσθησης ακολουθούν στην βοηθητική αλυσίδα σάρωσης και τα βήματα του διαγράμματος ροής που φαίνεται στο Σχήμα 5.11 εφαρμόζονται για τις υπόλοιπες ολισθήσεις (συμπεριλαμβανομένης και της τελευταίας) στις παράλληλες αλυσίδες σάρωσης για την εξαγωγή του συνόλου των δεδομένων διάγνωσης. Η παραπάνω διαδικασία ακολουθείται για κάθε διάνυσμα διάγνωσης στην ταχύτητα λειτουργίας.

Το Σχήμα 5.12(b) παρουσιάζει τις κυματομορφές των σημάτων που αντιστοιχούν στην διαδικασία διάγνωσης στην ταχύτητα λειτουργίας launch-on-shift. Σε αυτή τη περίπτωση η τελευταία ολίσθηση στις παράλληλες αλυσίδες σάρωσης (με το $SE=1$) εξυπηρετεί επίσης στην πυροδότηση μιας μετάβασης στη συνδυαστική λογική. Έπειτα το σήμα SE γυρνάει γρήγορα στο λογικό μηδέν και ένα παλμός ρολογιού σύλληψης (στην κανονική ταχύτητα λειτουργίας) εφαρμόζεται ακολούθως και α) στην βοηθητική αλυσίδα σάρωσης για τη σύλληψη των τελικών δεδομένων διάγνωσης της προηγούμενης απόκρισης της διάγνωσης και β) στις παράλληλες αλυσίδες σάρωσης για τη σύλληψη της νέας απόκρισης της διάγνωσης. Το σήμα CG είναι σε λογικό ένα κατά τη διάρκεια των ζευγών παλμών ρολογιού CLK. Σημειώνεται ότι λόγω της διαδικασίας διάγνωσης στην ταχύτητα λειτουργίας, δεν υπάρχει διαθέσιμος χρόνος μεταξύ της τελευταίας ολίσθησης στις παράλληλες αλυσίδες σάρωσης και της σύλληψης της επόμενης απόκρισης σε αυτές για την εκτέλεση των αναμενόμενων ολισθήσεων στη βοηθητική αλυσίδα σάρωσης. Παρόλα αυτά, στο μεταξύ τα δεδομένα διάγνωσης της τελευταίας ολίσθησης έχουν ήδη

συλληφθεί στη βοηθητική αλυσίδα σάρωσης. Έτσι, οι $(n-1)$ λειτουργίες ολίσθησης στη βοηθητική αλυσίδα ακολουθούν ακριβώς μετά τη σύλληψη στις παράλληλες αλυσίδες σάρωσης. Έπειτα, μόνο το σήμα SE γυρνάει σε λογικό ένα (όχι το CG σήμα) έτσι ώστε να συλληφθεί η πρώτη απόκριση διάγνωσης στη βοηθητική αλυσίδα σάρωσης χωρίς καμία ολίσθηση στις παράλληλες αλυσίδες σάρωσης. Στη συνέχεια, άλλο ένα σύνολο $(n-1)$ ολισθήσεων στη βοηθητική αλυσίδα ακολουθούν για την εξαγωγή αυτών των δεδομένων. Μετέπειτα, τα βήματα του διαγράμματος ροής του Σχήματος 5.11 εφαρμόζονται μέχρι την τελευταία ολίσθηση στις παράλληλες αλυσίδες σάρωσης για την πλήρη εξαγωγή των αντίστοιχων δεδομένων διάγνωσης. Η παραπάνω διαδικασία ακολουθείται για κάθε διάλυσμα διάγνωσης στην ταχύτητα λειτουργίας.

5.4.4. Συμπεράσματα για το υποστηρικτικό σχήμα διάγνωσης

Το προτεινόμενο υποστηρικτικό σχήμα διάγνωσης είναι: α) ανεξάρτητο από την επιλεγμένη μέθοδο διάγνωσης που βασίζεται στο υλικό ή το λογισμικό, β) ανεξάρτητο από το κύκλωμα συμπίεσης των αποκρίσεων ελέγχου που χρησιμοποιείται και γ) ανεξάρτητο από το θεωρούμενο μοντέλο σφαλμάτων. Επιπλέον, εγγυάται τη διαγνωστική ανάλυση της επιλεγμένης μεθόδου διάγνωσης.

Η τεχνική αυτή επιφέρει όπως είναι αναμενόμενο ένα κόστος σε υλικό, το οποίο είναι μεγαλύτερο από αυτό της εργασίας [26] ενώ εξαρτάται από τον αριθμό των παράλληλων αλυσίδων σάρωσης που παρατηρούνται σε σχέση με την τεχνική στην εργασία [32]. Το κόστος αυτό οφείλεται στην παρουσία της βοηθητικής αλυσίδας σάρωσης, της οποίας το μέγεθος καθορίζεται από το πλήθος των παράλληλων αλυσίδων σάρωσης. Υπάρχει δηλαδή επιβάρυνση κόστους καθώς απαιτείται η προσθήκη ίσου αριθμού Flip Flop στη βοηθητική αλυσίδα σάρωσης με το πλήθος των παράλληλων αλυσίδων. Παρόλα αυτά, το κόστος αυτό είναι πολύ χαμηλό. Για την κατασκευή της βοηθητικής αλυσίδας απαιτούνται μόνο n Flip Flop και δοθέντος των ήδη υπαρχόντων $m \times n$ Flip Flop στις παράλληλες αλυσίδες, το επιπλέον κόστος είναι πολύ μικρό (π.χ. για την αλυσίδα σάρωσης με $m=100$ και $n=1000$, το ποσοστιαίο κόστος είναι 1% επί της επιφάνειας των αλυσίδων σάρωσης). Επιπλέον, η προτεινόμενη τεχνική απαιτεί μόνο δυο σήματα ελέγχου. Η σύγκριση της τεχνικής με τις αντίστοιχες τεχνικές στις εργασίες [26] και [32] συνοψίζεται στον Πίνακα 1.

Πίνακας 1: Συγκρίσεις

	Διαγνωστικός σχεδιασμός στη εργασία [26]	Διαγνωστικός σχεδιασμός στη εργασία [32]	Προτεινόμενος σχεδιασμός
Εξάρτηση από τη μέθοδο διάγνωσης	Όχι	Ναι	Όχι
Εξάρτηση από τον σχεδιασμό για συμπίεση	Ναι	Ναι	Όχι
Κόστος υλικού	$n(\text{AND}) + \log_2(n)(\text{FF}) + I[\text{αποκωδικοποιητής: } \log_2(n) \text{ έως } n]$	$n*q(\text{AND}) + n*q(\text{XOR}) + q*\log_2(n)(\text{FF}) + q*[\text{αποκωδικοποιητές: } \log_2(n) \text{ έως } n]$	$n(\text{FF})$
Εσωτερικά σήματα ελέγχου	n	$n*q$	2
Ολισθήσεις ρολογιού ανά διάνυσμα διάγνωσης	$m*n + \log_2(n)$	$\geq (m*n)/q + \log_2(n)$	$m*n$

m =μεγ.μήκος αλυσίδας σάρωσης, n = #παράλληλων αλυσίδων σάρωσης, q = #παράλληλων αλυσίδων υπό παρατήρηση,

FF= Flip-Flop

Η αποτελεσματικότητα του προτεινόμενου υποστηρικτικού σχήματος παρουσιάζεται στον Πίνακα 2 αναλύοντας την επίδοσή της σε πέντε βιομηχανικά κυκλώματα που παρουσιάζονται στην εργασία [14], χρησιμοποιώντας την αντίστοιχη διαγνωστική μέθοδο που βασίζεται στο λογισμικό που υιοθετείται στην εργασία [14]. Ο Πίνακας 2 συνοψίζει τα αποτελέσματα. Κάθε γραμμή σε αυτόν τον πίνακα αντιστοιχεί σε μια ελαττωματική μονάδα στο σχετικό κύκλωμα. Οι στήλες 2, 3 και 4 παρουσιάζουν τον αριθμό των πυλών, τον αριθμό των αλυσίδων σάρωσης και το μέγιστο μήκος αλυσίδας σάρωσης αντίστοιχα. Οι στήλες 5, 6 και 7 παρουσιάζουν τον αριθμό των διανυσμάτων διάγνωσης που χρησιμοποιούνται, τον αριθμό των κύκλων ολίσθησης που απαιτούνται για την εφαρμογή αυτών των διανυσμάτων και τη διαγνωστική ανάλυση αντίστοιχα. Η διαγνωστική ανάλυση ορίζεται ως 1 προς τον αριθμό των υπόπτων Flip Flop (δηλ. η βέλτιστη τιμή είναι μονάδα) [26]. Ως διανύσματα διάγνωσης χρησιμοποιούνται τα διανύσματα ελέγχου που αποτυγχάνουν. Θεωρώντας μια περίοδο ρολογιού $5ns$, ο χρόνος εφαρμογής της διάγνωσης είναι λιγότερος από $10ms$ σε όλες τις περιπτώσεις. Σημειώνεται ότι ο χρόνος διάγνωσης και η ανάλυση διάγνωσης είναι ανεξάρτητα από το κύκλωμα συμπίεσης των αποκρίσεων ελέγχου σε κάθε κύκλωμα.

Πίνακας 2: Παρουσίαση αποτελεσμάτων

Chip	Προδιαγραφές			Διάγνωση		
	#Πύλες	#Αλυσίδες	Μέγιστο μήκος αλυσίδας	#Διανύσματα διάγνωσης	#Κύκλοι ολίσθησης	Διαγνωστική ανάλυση
A	1.4M	40	1624	25	1,624,000	1
B ₁	2.4M	81	1327	15	1,612,305	1
B ₂				15	1,612,305	0.25
C ₁	322K	2	5354	1	10,708	0.17
C ₂				103	1,102,924	1
D	369K	2	9414	56	1,054,368	0.5
E	2.6M	96	1259	15	1,812,960	1

Ως τελικό συμπέρασμα, το προτεινόμενο υποστηρικτικό σχήμα διάγνωσης σφαλμάτων σε αλυσίδες σάρωσης είναι εξίσου απλό και λύνει αποτελεσματικά το πρόβλημα της μείωσης της διαγνωστικής ανάλυσης που οφείλεται στη συμπίεση των αποκρίσεων ελέγχου. Το γεγονός ότι η απόδοση του νέου σχήματος είναι ανεξάρτητη από το μοντέλο σφαλμάτων, την κυκλωμάτωση συμπίεσης των αποκρίσεων που χρησιμοποιείται καθώς και το γεγονός ότι μπορεί να συνδυαστεί με οποιαδήποτε διαγνωστική μέθοδο για τη διασφάλιση της διαγνωστικής ανάλυσης, το καθιστά πιο αποτελεσματικό από προηγούμενες τεχνικές που έχουν προταθεί στη βιβλιογραφία.

ΚΕΦΑΛΑΙΟ 6. ΣΥΜΠΕΡΑΣΜΑΤΑ

Η παρούσα διατριβή παρουσιάζει μια νέα τεχνική για τη διάγνωση σφαλμάτων σε αλυσίδες σάρωσης. Πρόκειται για μια τεχνική που βασίζεται στο υλικό και πιο συγκεκριμένα στην προσθήκη δύο τρανζίστορ ανά Flip-Flop, για τον εντοπισμό σφαλμάτων σε μια αλυσίδα σάρωσης, γεγονός που επιφέρει ένα πολύ χαμηλό κατασκευαστικό κόστος σε σύγκριση με παλαιότερες τεχνικές στη βιβλιογραφία.

Πιο συγκεκριμένα, προτείνεται η προσθήκη κυκλωμάτωσης που αποτελείται από δυο εν σειρά συνδεδεμένα npn τρανζίστορ ανά Flip-Flop. Το μεν πρώτο οδηγείται από την είσοδο του Flip-Flop ενώ το δεύτερο οδηγείται από την έξοδο του Flip-Flop. Τα τρανζίστορ συνδέονται σε μια γραμμή διάγνωσης η οποία είναι κοινή για όλα τα Flip-Flop στην αλυσίδα σάρωσης. Ανάλογα με το είδος του σφάλματος που παρουσιάζεται στην αλυσίδα σάρωσης, παρατηρώντας την τάση στη γραμμή διάγνωσης μπορούμε να εντοπίσουμε τη θέση του σφάλματος. Αυτό επιτυγχάνεται καταμετρώντας τον αριθμό των κύκλων του ρολογιού που έχουν προηγηθεί πριν την αλλαγή της τάσης της γραμμής διάγνωσης *Diagnosis_Line*, ώστε εύκολα και γρήγορα να εντοπίσουμε τη θέση του σφάλματος στην αλυσίδα σάρωσης.

Θα μπορούσε κανείς να υποστηρίξει πως ακόμα και μια τέτοια τεχνική δεν υπερτερεί έναντι των άλλων μεθόδων διάγνωσης, δηλαδή μεθόδων που βασίζονται στο λογισμικό και των μεθόδων που βασίζονται στο προφίλ, καθώς καλείται παρόλα αυτά να εισάγει επιπλέον κυκλωμάτωση που για τους άλλους τύπους μεθόδων αυτό δεν είναι απαραίτητο. Είναι σημαντικό στο σημείο αυτό λοιπόν να αναφέρουμε τα μειονεκτήματα των μεθόδων αυτών. Μια μέθοδος που βασίζεται στο λογισμικό εισάγει πιθανά υπονήφια σφάλματα και εκτελεί προσομοιώσεις για διάφορα διανύσματα σάρωσης με σκοπό να συγκρίνει τις αποκρίσεις με τις πραγματικές

αποκρίσεις ώστε να εντοπίσει το σφάλμα. Αυτές οι λειτουργίες όμως είναι πολύπλοκες και χρονοβόρες και επιπλέον όταν υπάρχουν πολύ μικρές διαφοροποιήσεις μεταξύ των εσφαλμένων αποκρίσεων η μέθοδος καταλήγει σε εσφαλμένες ταυτοποιήσεις σφαλμάτων ή μειωμένη διαγνωστική ανάλυση. Από την άλλη, σε μια μέθοδο που βασίζεται στο προφίλ σήματος εφαρμόζονται τεχνικές επεξεργασίας σήματος στις αποκρίσεις της σάρωσης ώστε να εντοπιστούν τα ελαττωματικά Flip Flop. Οι τεχνικές αυτές απαιτούν μεγάλα σύνολα δεδομένων διάγνωσης και υποφέρουν εξίσου από μειωμένη διαγνωστική ανάλυση. Συμπερασματικά, ελαχιστοποιώντας το κύριο μειονέκτημα των μεθόδων που βασίζονται στο υλικό, δηλαδή του κόστους σε επιφάνεια πυριτίου, πετυχαίνουμε να παρουσιάσουμε μια αποτελεσματική διαγνωστική τεχνική.

Η προτεινόμενη τεχνική επιτρέπει τον εντοπισμό τόσο σφαλμάτων μόνιμης τιμής όσο και σφαλμάτων χρονισμού, χωρίς μείωση της απόδοσης του συστήματος στο οποίο ενσωματώνεται. Από τα πειραματικά αποτελέσματα προέκυψε πως η απόκριση της τεχνικής κατά τη διάγνωση ενός σφάλματος είναι πολύ γρήγορη.

Συμπερασματικά, η προτεινόμενη τεχνική πετυχαίνει με πολύ μικρή πολυπλοκότητα στην σχεδίασή της, αλλά και με πολύ χαμηλό κατασκευαστικό κόστος, αποτελεσματικότητα στη διάγνωση διαφόρων τύπων σφαλμάτων σε μια αλυσίδα σάρωσης, χωρίς να επηρεάζει την απόδοση του συστήματος. Ένα βασικό μειονέκτημα είναι ότι επιτυγχάνει τη διάγνωση μονών και όχι πολλαπλών σφαλμάτων σε μια αλυσίδα σάρωσης. Επέκταση αυτής της εργασίας στο μέλλον θα μπορούσε να είναι η μελέτη της δυνατότητας διάγνωσης πολλαπλών σφαλμάτων σε μια αλυσίδα σάρωσης. Πρέπει όμως να επισημάνουμε ότι πολλαπλά σφάλματα σε διαφορετικές αλυσίδες σάρωσης καλύπτονται από την παρούσα τεχνική.

Στην διατριβή παρουσιάζεται επιπρόσθετα ένας υποστηρικτικός σχεδιασμός που στοχεύει στη διάγνωση σφαλμάτων που συμβαίνουν όχι μόνο στις αλυσίδες σάρωσης αλλά και στην συνδυαστική λογική του κυκλώματος, όταν υπάρχει η παρουσία κυκλωμάτων συμπίεσης των αποκρίσεων στις εξόδους των αλυσίδων σάρωσης.

Σύμφωνα με τον σχεδιασμό αυτό, τα κυκλώματα συμπίεσης παρακάμπτονται με τη χρήση μιας μικρής βοηθητικής αλυσίδας σάρωσης η οποία συλλέγει τις αποκρίσεις των παράλληλων αλυσίδων σάρωσης πριν αυτές συμπιεστούν. Πρόκειται για μια

τεχνική που επιτρέπει τη διάγνωση τόσο μονών όσο και πολλαπλών σφαλμάτων, ενώ ταυτόχρονα υποστηρίζει τη διάγνωση στην ταχύτητα λειτουργίας. Εν γένει, ο υποστηρικτικός σχεδιασμός που προτείνεται, εξασφαλίζει υψηλή απόδοση ανεξάρτητα από την κυκλωμάτωση συμπίεσης των αποκρίσεων των αλυσίδων σάρωσης, το επιλεγμένο μοντέλο σφαλμάτων και τη διαγνωστική μέθοδο που χρησιμοποιείται όταν στο ολοκληρωμένο κύκλωμα υπάρχει η παρουσία κυκλωμάτων συμπίεσης.

ΑΝΑΦΟΡΕΣ

- [1] G. Moore, “Cramming more components onto integrated circuits”, *Electronics*, pp.114–117, April 19, 1965.
- [2] W. J. Dally and J. W. Poulton, “Digital Systems Engineering”, Cambridge University Press, 1998.
- [3] W. Y. Chen, S. K. Gupta, and M. A. Breuer, “Analytical models for crosstalk excitation and propagation in VLSI circuits”, *IEEE Trans. on Computer-Aided Design*, pp. 1117–1131, October, 2002.
- [4] V. D. Agrawal and J. J. Danaher, “A Tutorial on Test Power”, *Inter. Symposium on Low-Power Electronics and Design (ISLPED)*, 2008.
- [5] J. Rabaey, A. Chandrakasan and B. Nikolic, “Ψηφιακά Ολοκληρωμένα Κυκλώματα”, Εκδόσεις Κλειδάριθμος, 2006.
- [6] L. T. Wang, C. W. Wu and X. Wen, “VLSI Test Principles and architectures”, Morgan Kaufmann, 2006.
- [7] T. W. Williams and N. C. Brown, “Defect level as a function of fault coverage”, *IEEE Trans. on Computers*, pp. 987–988, December, 1981.
- [8] N. Jha and S. Gupta, “Testing of Digital Systems”, Cambridge University Press, 2003.
- [9] M. L. Bushnell and V. D. Agrawal, “Essentials of Electronic Testing for Digital”, *Memory & Mixed-Signal VLSI Circuits*, 2000.
- [10] S. Mourad and Y. Zorian, “Principles of testing electronic systems”, Wiley Inter-science, 2000.
- [11] E. J. McIluskey and J. F. Wakerly, “A circuit for detecting and Analysing Temporary Failure”, *Proc. of COMPCON*, pp. 317-321, 1981.
- [12] O. Tasar and V. Tasar, “A study of Intermittent Faults in Digital Computers”, *Proc. of AFIPS Conf.*, pp. 807-811, 1977.

- [13] J. Savir, "Testing for Intermittent Failures in Combinational Circuits by Minimizing the Mean Testing Time for a Given Test Quality", Proc. of 3rd USA-JAPAN Comp. Conf., pp. 155-161, 1978.
- [14] R. Guo and S. Venkataraman, "An algorithmic technique for diagnosis of faulty scan chains", IEEE Trans. on Computer-aided design of integrated circuits and systems, vol.25, no.9, pp. 1861-1868, September, 2006.
- [15] Θ. Χανιωτάκης, "Σχεδίαση αυτοελεγχόμενων κυκλωμάτων σε VLSI τεχνολογία", Διδακτορική διατριβή, Πανεπιστήμιο Αθηνών, Τμήμα Πληροφορικής, 1998.
- [16] J. L. Schafer, F. A. Policastri and R. J. McNulty, "Partner SRLs for improved shift register diagnostics", IEEE VLSI Test Symposium, pp. 198-201, 1992.
- [17] S. Edirisooriya and G. Edirisooriya, "Diagnosis of scan path failures", IEEE VLSI Test Symposium, pp. 250-255, 1995.
- [18] S. Narayanan and A. Das, "An efficient scheme to diagnose scan chains", IEEE Inter. Test Conf., pp. 704-713, 1997.
- [19] Y. Wu, "Diagnosis of scan chain failures", Intern. Symposium on Defect and Fault Tolerance in VLSI Systems, pp. 217-222, 1998.
- [20] K. Stanley, "High-accuracy flush-and-scan software diagnostics", IEEE Des. Test Comput., pp. 56-62, 2001.
- [21] S. Y. Huang, "Diagnosis of Byzantine open-segment faults", Proc. Asian Test Symp., pp. 248-253, November, 2002.
- [22] G. Edirisooriya and S. Edirisooriya, "Scan chain fault diagnosis with fault dictionaries", Proc. Intern. Symposium on Circuits and Systems (ISCAS), pp. 1912-1915, 1995.
- [23] S. Narayanan and A. Das, "Flip-Flop Design and Technique for Scan Chain Diagnosis", U.S. Patent, no.5, 1999.
- [24] P. Song, "A New Scan Structure for Improving Scan Chain Diagnosis and Delay Fault Coverage", Proc. 9th IEEE North Atlantic Test Workshop (NATW), pp. 14-18, 2000.

- [25] F. Motika, P. J. Nigh and P. T. Tran, “Diagnostic Method for Structural Scan Chain Designs”, US patent 6961886, Patent and Trademark Office, 2004.
- [26] Y. Huang, W. T. Cheng and J. Rajski, “Compressed pattern diagnosis for scan chain failures”, IEEE Inter. Test Conference, 2005.
- [27] S. Kundu, “On diagnosis of faults in a scan chain”, Proc. VLSI Test Symp., pp. 303-308, 1993.
- [28] J. C.-M. Li, “Diagnosis of single stuck-at faults and multiple timing faults in scan chains”, IEEE Trans. Very Large Scale Integr. (VLSI) Syst., vol.13, no.6, pp. 708-718, June, 2005.
- [29] Y. Huang, W.-T. Cheng and F.-M. Kuo, “Scan chain diagnosis by adaptive signal profiling with manufacturing ATPG patterns”, Asian Test Symp., 2009.
- [30] L.-T. Wang, C. Stroud and N. Touba, “System on Chip Test Architectures”, Morgan Kaufmann, 2008.
- [31] F. Wang, Y. Hu, H. Li and X. Li, “Design-for-diagnosis technique for diagnosing both scan chain faults and combinational circuit faults”, Asia-Pacific Design Automation Conference, pp. 571-576, 2008.
- [32] C.-W. Tzeng and S.-Y. Huang, “Split-Masking: An Output Masking Scheme for Effective Compound Defect Diagnosis in Scan Architecture with Test Compression”, IEEE Tran. on Computer-Aided Design of Integrated Circuits and Systems, pp. 834-839, 2010.
- [33] J. Saxena, K. M. Butler, V. B. Jayaram, S. Kundu, N. V. Arvind, P. Sreepakash, and M. Hachinger, “A case study of IR-drop in structured at-speed testing”, Proc. IEEE Inter. Test Conf., pp. 1098–1104, September, 2003.
- [34] S. Mitra and K. S. Kim, “X-compact: An efficient response compaction technique”, IEEE Trans. Comput.-Aided Design Integr. Circuits System, vol.23, no.3, pp.421-432, March, 2004.
- [35] E. M. Δούναβη, “Διάγνωση σφαλμάτων μόνιμης τιμής σε αλυσίδες σάρωσης”, Πτυχιακή εργασία, Τμήμα Πληροφορικής Πανεπιστήμιο Ιωαννίνων, 2009.
- [36] J.-S. Yang and S.-Y. Huang, “Quick scan chain diagnosis using signal profiling”, Proc. IEEE Inter. Conf. On Computer Design, pp. 157-160, October, 2005.

ΣΥΝΤΟΜΟ ΒΙΟΓΡΑΦΙΚΟ

Η Δούναβη Ελένη-Μαρία γεννήθηκε το 1986 στην Αθήνα.

Το 2004 αποφοίτησε από το 1^ο Ενιαίο Λύκειο Βάρης και στη συνέχεια φοίτησε στο Τμήμα Πληροφορικής του Πανεπιστημίου Ιωαννίνων, από όπου και αποφοίτησε το έτος 2010. Το ίδιο έτος έγινε δεκτή στο μεταπτυχιακό πρόγραμμα σπουδών του Τμήματος Μηχανικών Η/Υ και Πληροφορικής του Πανεπιστημίου Ιωαννίνων όπου οι σπουδές της επικεντρώθηκαν στην κατεύθυνση «Τεχνολογίες-Εφαρμογές».

Τα ερευνητικά της ενδιαφέροντα εστιάζονται στους τομείς της σχεδίασης ολοκληρωμένων κυκλωμάτων.